

Radios de la Serie EM200/EM400

Facilidades de mantenimiento y servicio

Revisión: Septiembre de 2004

Derechos de propiedad intelectual del software para computadora

Contenido

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO.

INFORMACIÓN DE SEGURIDAD

Normas de seguridad y exposición a la energía de RF



Precaución

Antes de usar el radio lea las instrucciones de operación para uso seguro del producto contenidas en el folleto "Normas de seguridad y exposición a la energía de RF" incluido con el radio.

¡ATENCIÓN!

Este radio se debe usar únicamente como herramienta ocupacional, según lo establecen las regulaciones de la FCC (Comisión Federal de Comunicaciones de EE.UU.) relativas a la exposición a la energía de radiofrecuencia. Antes de usar este producto, lea la información relacionada con la energía de radiofrecuencia y las instrucciones de operación que aparecen en el folleto "Normas de seguridad y exposición a la energía de RF", incluido con el radio (publicación Motorola identificada con el nº de referencia 68P81095C98), a fin de garantizar la conformidad con los límites de exposición a la energía de radiofrecuencia.

Para consultar la lista de antenas, baterías y demás accesorios aprobados por Motorola, visite el siguiente sitio Web: http://www.motorola.com/cgiss/index.shtml.

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO

Capítulo 1

INTRODUCCIÓN

1.0 Alcance del manual

El presente manual está dirigido al personal técnico familiarizado con este tipo de equipos. Contiene información necesaria para el servicio del equipo descrito, actualizada para la fecha de impresión. Los cambios posteriores pueden incorporarse mediante la revisión completa del manual o en forma de anexos.

NOTA Antes de hacer funcionar o de probar estas unidades, lea la sección "Normas de seguridad y exposición a la energía de RF" que aparece al comienzo de este manual.

2.0 Garantía

Motorola ofrece asistencia prolongada para sus productos. Esta asistencia incluye el cambio total y/o la reparación del producto durante el período de garantía, y el servicio/reparación o apoyo con partes de repuesto una vez expirada la garantía. Toda “devolución para cambio” o “devolución para reparación” a un centro de servicio autorizado Motorola deberá ir acompañada de un formulario de reclamación de garantía. Para obtener dicho formulario, llame a un concesionario autorizado Motorola.

2.1 Período de garantía e instrucciones en caso de devolución

Los términos y condiciones de la garantía aparecen definidos completamente en el contrato con el concesionario, distribuidor o revendedor Motorola. Dichas condiciones pueden cambiar cada cierto tiempo, por lo que las notas siguientes cumplen únicamente una función orientadora.

En los casos en que el producto está cubierto por una garantía de “devolución para reemplazo” o de “devolución para reparación”, deberá efectuarse una inspección del producto antes de devolver la unidad a Motorola. Dicha inspección tiene por objeto asegurar que el producto está bien programado o que no ha sufrido daños no amparados por la garantía.

2.2 Después de expirar la garantía

Posteriormente al período de garantía, Motorola continuará brindando apoyo a sus productos de dos formas:

1. La División de Productos y Servicios de Radio (RPSD)* de Motorola ofrecerá servicios de reparación a precios competitivos, tanto al usuario final como al concesionario.
2. En segundo lugar, la División de Productos y Servicios de Radio (RPSD) suministrará módulos y partes individuales, los cuales podrán ser adquiridos por los concesionarios que cuenten con la capacidad técnica necesaria para realizar el análisis de fallas y las reparaciones.

* La División de Productos y Servicios de Radio (RPSD) se conocía anteriormente como División de Accesorios y Productos de Posventa (AAD).

3.0 Pedidos de partes de repuesto

3.1 Información básica para pedidos

Al realizarse pedidos de repuestos o de información sobre productos deberán incluirse los números de identificación completos. Este requisito se aplica a todos los componentes, kits y chasis. Cuando no se conozca el número de parte de algún componente, el pedido deberá incluir el número del chasis o del kit al que pertenezca el componente, así como una descripción suficiente para su identificación.

3.2 Motorola en línea

Las personas con acceso a Motorola Online pueden consultar el catálogo de Motorola en línea:

https://businessonline.motorola.com

3.3 Pedidos por correo

Envíe sus pedidos a la siguiente dirección:

Pedidos internacionales:

Motorola, Inc.
Customer Care and Services Division*
Attention: Order Processing
2200 Galvin Dr.
Elgin, IL 60123
U.S.A.

3.4 Pedidos por teléfono

División de Productos y Servicios de Radio (RPSD)*
(Estados Unidos y Canadá)
7:00 a.m. a 7:00 p.m. (hora estándar del centro de EE.UU.)
De lunes a viernes (Chicago, EE.UU.)
1-800-422-4210
+1-847-538-8023 (llamadas internacionales)

3.5 Pedidos por fax

División de Productos y Servicios de Radio (RPSD)
(Estados Unidos y Canadá)
1-800-622-6210
+1-847-576-3023 (llamadas internacionales)

USFGMD
(Pedidos del gobierno federal de EE.UU.)
1-800-526-8641 (para órdenes de compra de equipo y repuestos)

4.0 Identificación de partes y piezas

División de Productos y Servicios de Radio (RPSD)
(Estados Unidos y Canadá)
1-800-422-4210, menú 3
+1-847-538-0021 (internacional) (voz)

* La División de Productos y Servicios de Radio (RPSD) se conocía anteriormente como División de Accesorios y Productos de Posventa (AAD).

5.0 Asistencia técnica

El grupo de asistencia técnica está a disposición del concesionario/distribuidor para ayudar a solucionar cualquier problema de funcionamiento que pueda surgir. Preferiblemente, debe hacerse un primer contacto telefónico. Cuando necesite comunicarse con el grupo de asistencia técnica de Motorola (visite MOL en https://businessonline.motorola.com y seleccione “contact us”), tenga a la mano el **número de modelo** y el **número de serie** de la unidad.

5.1 Centros regionales de servicio de Motorola

Centro de Servicio de Motorola de Colombia

Carrera 7 Nº 71-52
Torre B, Piso 13
Oficina 1301
Bogotá, Colombia
+57-1-376-6990

Centro de Servicio de Motorola de México

Bosques de Alisos Nº 125
Col. Bosques de las Lomas
CP 05120, México D. F.
+52-5-257-6700

6.0 Información de modelos de radio

El número de modelo y el número de serie están ubicados en una etiqueta pegada por la parte posterior del radio. Se puede determinar la potencia de salida de radiofrecuencia, la banda de frecuencias, los protocolos y los paquetes físicos. En el ejemplo siguiente se muestra el número de modelo de un radio móvil y sus características específicas.

Tabla 1-1 Número de modelo del radio (ejemplo: LAM50FNC9AA1)

	Tipo de unidad	Serie del modelo	Banda de frecuencias	Nivel de potencia	Paquetes físicos	Separación entre canales	Protocolo	Nivel de funciones
LA **LA** = Código del país	**M** **M** = Unidad móvil	**50**	**J** VHF1 (136-162 MHz) **K** VHF2 (146-174 MHz) **Q** UHF1 (403-440 MHz) **R** UHF2 (438-470 MHz) **S** UHF3 (465-495 MHz) **T** UHF4 (490-527 MHz)	**N** 1-25 W **P** 25-40 W **Q** 25-45 W	**C** EM200 **F** EM400	**9** Programable	**AA** Convencional MDC	**1** RF Conector: Mini UHF

Capítulo 2

MANTENIMIENTO

1.0 Introducción

En este capítulo del manual se describe:

- mantenimiento preventivo
- manipulación segura de componentes CMOS
- procedimientos y técnicas de reparación

2.0 Mantenimiento preventivo

Los radios no requieren un mantenimiento preventivo a intervalos regulares; sin embargo, se recomienda verificar anualmente los parámetros de transmisión y efectuar periódicamente una inspección visual y limpieza.

2.1 Inspección

Cerciórese de que las superficies externas del radio estén limpias y de que funcionen todos los controles y conmutadores externos. No es aconsejable inspeccionar los circuitos electrónicos internos.

2.2 Limpieza

Los procedimientos siguientes describen los productos y métodos de limpieza sugeridos para limpiar las superficies externas e internas del radio. Las superficies externas son la cubierta frontal, el conjunto de la carcasa y el compartimiento de la batería. Estas superficies se deben limpiar cada vez que, por inspección visual, se detecte la presencia de manchas, grasa o suciedad.

NOTA Las superficies internas se limpiarán únicamente cuando se desarme el radio para labores de servicio o reparación.

El único producto recomendado para la limpieza externa del radio es una solución suave de detergente para lavar platos y agua, en una proporción de 0,5%. El único líquido recomendado por el fabricante para limpiar las tarjetas de circuito impreso y sus componentes es el alcohol isopropílico (70% por volumen).



PRECAUCIÓN: Los efectos producidos por ciertos productos químicos así como sus vapores pueden ser perjudiciales en determinados plásticos. Evite los aspersores en aerosol, limpiadores para sintonizadores y demás productos químicos.

1. Limpieza de superficies plásticas externas
   La solución de detergente y agua debe ser aplicada en pequeñas cantidades, usando un cepillo de cerdas rígidas, cortas y no metálicas para eliminar la suciedad depositada sobre el radio. Seque el radio con un trapo suave, absorbente y sin pelusas, o con un pañuelo de papel. Asegúrese de que no quede agua atrapada cerca de conectores, rendijas o hendiduras.
2. Limpieza de tarjetas de circuito y componentes internos
   Puede aplicarse alcohol isopropílico con un cepillo de cerdas rígidas, cortas y no metálicas, para aflojar cualquier material incrustado o acumulado en sitios difíciles de alcanzar. Cepille con un movimiento tal que permita sacar el material desprendido fuera del radio. Cerciórese de que no caiga alcohol en los controles ni en los componentes de

sintonización. No use aire comprimido para acelerar el proceso de secado pues podría acumular líquido en sitios inadecuados. Luego de terminar la limpieza, seque el área con un trapo suave, absorbente y sin pelusas. No cepille ni aplique alcohol isopropílico al marco, a la cubierta frontal ni a la cubierta posterior.

NOTA Use siempre alcohol limpio y recipientes limpios a fin de evitar la contaminación con materiales disueltos con anterioridad.

3.0 Manipulación segura de componentes CMOS y LDMOS

Esta línea de radios emplea dispositivos de metal-óxido-semiconductor complementario (CMOS). Las características de los dispositivos CMOS los hace susceptibles a daño frente a descargas electrostáticas o de alto voltaje. Este tipo de daño puede permanecer latente y ocasionar fallas al cabo de semanas o meses. Por consiguiente, se deben tomar medidas de precaución especiales para evitar daños a estos dispositivos durante el desmontaje, la localización de problemas y la reparación.

Las medidas de precaución para manipulación de circuitos CMOS son obligatorias y revisten especial importancia en ambientes de baja humedad. NO intente desarmar el radio sin antes consultar el párrafo de PRECAUCIÓN CON LOS CMOS que aparece en la sección del manual titulada “Desmontaje y montaje”.

4.0 Procedimientos y técnicas de reparación generales

Reposición y sustitución de partes

Los componentes dañados deben sustituirse por componentes idénticos. De no haber componentes de reemplazo idénticos en su localidad, consulte la lista de partes para determinar el número de parte Motorola correcto y solicitar el componente al establecimiento de suministro de partes Motorola Communications más cercano que aparece en la sección “Partes y piezas” de este manual.

Tarjetas de circuito rígidas

Esta línea de radios utiliza tarjetas de circuito impreso de capas múltiples pegadas. Puesto que no se puede acceder a las capas internas, hay que seguir algunas indicaciones especiales al soldar y desoldar componentes. Los agujeros metalizados podrían estar interconectando varias capas del circuito impreso. Por consiguiente, tenga cuidado para evitar desprender del agujero metalizado el contacto enchapado del circuito.

Al soldar cerca de los conectores de 18 y 40 pines:

- evite depositar accidentalmente soldadura en el conector
- tenga cuidado de no formar puentes de soldadura entre los pines del conector
- inspeccione detenidamente su trabajo para detectar cortocircuitos producidos por puentes de soldadura.

Componentes integrados

Emplee la estación de reparación de aire caliente RLN4062 o la estación de reparación Motorola 0180381B45 para reemplazo de componentes integrados (chips). Al usar la estación de reparación 0180381B45, seleccione el aplicador Mini-thermojet TJ-65. En cualquiera de las unidades, ajuste el control de temperatura a 370 °C (700 °F), y ajuste el flujo de aire al mínimo. El flujo de aire puede variar según la densidad del componente.

- **Para sacar un componente integrado**:
    1. Emplee el aplicador de aire caliente y coloque la boquilla a unos 3 mm (1/8 pulg.) por encima del componente que va a extraer.
    2. Comience por aplicar el aire caliente. Una vez que la soldadura se funda, extraiga el componente con unas pinzas.
    3. Usando una malla absorbente de soldadura y un soldador o una estación desoldadora succionadora, retire el exceso de soldadura de los contactos de la tarjeta de circuito.
- **Para colocar un componente integrado usando un soldador**:
    1. Seleccione un soldador de punta fina y aplique soldadura fresca a uno de los contactos de soldadura.
    2. Usando unas pinzas, coloque el nuevo componente integrado en su lugar a la vez que calienta la soldadura fresca.
    3. Una vez que la soldadura se adhiera al nuevo componente, deje de calentar la soldadura.
    4. Caliente el otro contacto de la tarjeta con el soldador y aplique soldadura hasta que se adhiera al componente. Si es necesario, retoque el primer lado. Todos los puntos de soldadura deben estar lisos y brillantes.
- **Para colocar un componente integrado usando aire caliente**:
    1. Emplee el aplicador de aire caliente y funda la soldadura sobre los contactos de soldadura para alisarla.
    2. Aplique una gota de fundente en pasta para soldadura en cada contacto de la tarjeta.
    3. Usando unas pinzas, coloque el nuevo componente en su lugar.
    4. Coloque el aplicador de aire caliente a unos 3 mm (1/8 pulg.) por encima del componente y comience a aplicar calor.
    5. Una vez que la soldadura se adhiera al componente, deje de aplicarle calor e inspeccione la reparación. Todos los puntos de soldadura deben estar lisos y brillantes.

Blindajes

Para el desmontaje y montaje de blindajes se empleará la estación R1070 con el control de temperatura ajustado en aproximadamente 215° C (415° F) [máximo 230° C (445° F)].

- **Para desmontar el blindaje**:

  1. Coloque la tarjeta de circuito en el soporte apropiado de la estación R1070.
  2. Seleccione el cabezal concentrador de calor apropiado e instálelo en el cilindro calentador.
  3. Agregue fundente en pasta para soldadura alrededor de la base del blindaje.
  4. Coloque el blindaje debajo del cabezal concentrador de calor.
  5. Baje la punta de vacío y acóplela al blindaje encendiendo la bomba de vacío.
  6. Baje el cabezal concentrador hasta una distancia aproximada de 3 mm (1/8 pulg.) por encima del blindaje.
  7. Encienda el calentador y espere a que el blindaje se despegue de la tarjeta de circuito.
  8. Una vez que se despegue el blindaje, apague el calentador, sujete la pieza con unas pinzas y apague la bomba de vacío.
  9. Retire la tarjeta de circuito del soporte de la unidad R1070.

- **Para colocar el blindaje:**

  1. Si es necesario, agregue soldadura al blindaje usando un soldador con punta fina.
  2. Acto seguido, frote la punta del soldador sobre el blindaje para alisar el exceso de soldadura. Use malla absorbente de soldadura y un soldador para retirar el exceso de soldadura de los contactos de la tarjeta de circuito.
  3. Vuelva a colocar la tarjeta de circuito en el soporte para tarjetas de la estación R1070.
  4. Coloque el blindaje en la tarjeta de circuito usando unas pinzas.
  5. Coloque el cabezal concentrador de calor sobre el blindaje y bájelo hasta una distancia aproximada de 3 mm (1/8 pulg.) por encima del blindaje.
  6. Encienda el calentador y espere a que se funda la soldadura.
  7. Acto seguido, apague el calentador, suba el cabezal concentrador de calor y espere aproximadamente un minuto a que se enfríe la pieza.
  8. Retire la tarjeta de circuito e inspeccione la reparación. No es necesario limpiar el área reparada.

5.0 Notas para todos los esquemas eléctricos y tarjetas de circuito

* Componente sensible a la frecuencia. Remítase a la lista de partes eléctricas para determinar los valores y modos de empleo.

1. A menos que se indique de otra manera, los valores de las resistencias se expresan en ohmios (k = 1000), y los valores de los condensadores en picofaradios (pF) o microfaradios (µF).
2. Los voltajes CC se miden entre el punto indicado y la tierra de chasis mediante un multímetro de CC Motorola o un instrumento equivalente.
   Las mediciones del transmisor deben realizarse usando una bobina de choque de 1,2 µH en serie con la punta de prueba medidora de voltaje para evitar que se cargue el circuito.
3. Leyenda de puntos de interconexión:

Nombre de la señal	Descripción de la señal
16_8MHz	Frecuencia de referencia de 16,8 MHz que va del sintetizador al ASFIC
3V	Regulador de RF de 3 V
5V	Regulador de RF de 5 V
5V_CH	5 V opcionales para la unidad de control
9V	Fuente de alimentación regulada de 9,3 V
9R	9 V para activar RX_INJ cuando RX_EN está activo
ASFIC_CS	Selección de chip del ASFIC
B+	Voltaje de alimentación de 13,8 V
BATT_SENSE	Línea de monitoreo del voltaje de batería
BOOT_EN_IN_CH	Selector del modo de autocarga
BW_SEL	Selector de ancho de banda (12,5 KHz, 25 KHz)
CH_ACT	Señal indicadora de actividad en el canal (silenciador rápido)
COMM_DATA_SEL_CH	Selector de comandos/datos del manejador de teclado
D3_V3	Voltaje de alimentación regulado de 3,3 V para la memoria de voz
DEMOD	Señal de salida de audio proveniente del circuito integrado del receptor
DETECTOR_AUDIO_SEND_BRD	Audio no filtrado para tarjeta opcional
DISPLAY_CS_CH	Selección de chip de la unidad de control
EMERGENCY_ACCES_CONN	Línea de emergencia para activar los reguladores de voltaje del radio
EMERGENCY_SENSE	Monitoreo de emergencia al µP
EXTERNAL_MIC_AUDIO ACCES_CONN	Entrada de micrófono externo (proveniente del conector de accesorio)
F1200	Línea de interrupción proveniente del ASFIC CMP
FILT_SW_B+	Voltaje de alimentación conmutado de 13,8 V
FLAT_TX_AUDIO_INPUT_ACCESS_CONN	Entrada de transmisión no filtrada proveniente del conector de accesorio
HANDSE RX_AUDIO_CH	Salida de audio del auricular

HOOK_CH	Entrada del conmutador del gancho
HSIO	Salida de datos / entrada de reloj de alta velocidad
IGNITION	Línea de ignición para conectar el regulador de voltaje del radio
KEYPAD_COL_CH	Columna de la matriz del teclado
LOC_DIST	Activa el atenuador para la línea de recepción
LSIO	Salida de datos / entrada de reloj de baja velocidad
MIC_AUDIO_CH	Entrada del micrófono
MIC_PTT_CH	Entrada del PTT del micrófono
MOD_IN	Señal de modulación proveniente del ASFIC
MOD_OUT	Señal de modulación hacia el sintetizador
ONOFF_SENSE	Conmutador de detección encendido/apagado
OPT_DATA_R_OPRD	Solicitud de transmisión de datos de la tarjeta opcional
OPT_EN_OPBD	Selección de chip de la tarjeta opcional
PA_BIAS	Voltaje de polarización del control del PA
PA_CURRENT	No usado
POST_LIMITER_TX AUDIO_RETURN_OPT_BRD	Entrada de transmisión no filtrada proveniente de la tarjeta opcional
PROG x IN ACC y	Entrada de uso general "x", pin del conector de accesorio "y"
PROG x INOUT ACC y	Entrada/salida de uso general "x", pin del conector de accesorio "y"
PROG x OUT ACC y	Salida de uso general "x", pin del conector de accesorio "y"
PWR_SET	Voltaje de control de potencia del PA
RESET	Línea de reinicialización
RSSI	Indicador de intensidad de la señal recibida
RX	Señal de recepción
RX AUD RTN	Entrada/salida de la tarjeta opcional del trayecto de audio del receptor
RX_AUDIO_OUTPUT_ACCESS_CONN	Audio filtrado y no filtrado hacia el conector de accesorio
RX_EN	Habilitar recepción
RX_INJ	Señal de RF del VCO al receptor
SCI_CH	Línea de comunicación serie bidireccional
SHIFT_R_CS	Selección de chip de SPI para la unidad de control
SPI_CLK	Reloj (CLOCK) del bus de la interfaz de periféricos serie
SPI_MISO	Entrada de datos del bus de la interfaz de periféricos serie
SPI_MOSI	Salida de datos del bus de la interfaz de periféricos serie
SPKR-	Salida de parlante negativa del PA de audio
SPKR+	Salida de parlante positiva del PA de audio
SQ_DET	Señal de detección del silenciador
SYNTH_CS	Selección de chip del sintetizador

SYNTH_LOCK	Señal de bloqueo del reloj del µP
TX AUDIO_RETURN_OPT_BRD	Salida de la tarjeta opcional hacia el trayecto de audio de transmisión
TX AUDIO_SEND_OPT_BRD	Audio del micrófono hacia la tarjeta opcional
TX_INJ	Señal de RF del VCO al PA del transmisor
TX_EN	Habilitar transmisión
UNMUTED RX_AUDIO_SEND_OPT_BRD	Audio filtrado desenmudecido hacia la tarjeta opcional
uP_CLK	Señal de reloj del µP
VoL_INDIRECT	Entrada del potenciómetro de volumen
VOX	Nivel de transmisión activada por voz
VS AUDIO_SEL	Señal de conmutación para habilitar señal de salida de audio de tarjeta opcional
VS GAIN_SEL	Línea de selección de ganancia para memoria de voz
VS_MIC	Señal de audio de memoria de voz al trayecto del micrófono
VS_INT	Línea de interrupción de la memoria de voz
VS_RAC	Señal de reloj para dirección de columna de memoria de voz
VSTBY	Voltaje de alimentación de 3,3 V para el µP cuando el radio está apagado

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO

Capítulo 3

ÚTILES DE SERVICIO

1.0 Equipo de prueba recomendado

La Tabla 3-1 muestra los útiles de servicio recomendados para el mantenimiento del radio. Si bien todos estos artículos se pueden adquirir a través de Motorola, la mayoría de ellos son equipos de uso corriente en el taller. Pueden usarse equipos similares a los que se presentan en la lista, siempre que los mismos cuenten con capacidades equivalentes.

Tabla 3-1 Útiles de servicio

Nº de parte Motorola	Descripción	Aplicación
RLN4460_	Equipo de prueba portátil	Facilita la conexión al conector hembra de audio/ accesorio. Permite la conmutación para las pruebas del radio.
RVN4195_	Software de Programación (CPS) - Software en CD-ROM (MDC) - Sintonizador (Tuner)	Programa las opciones del cliente y los datos de canales. Ajusta los parámetros de hardware, la etapa de entrada, la potencia, la desviación, etc.
AARKN4081_	Cable de programación con RIB interna	Incluye la capacidad de la caja de interfaz del radio (RIB).
FKN8096_	Adaptador para datos y para programación de memoria Flash	Usado con el RKN4081 (adaptador de 10 a 8 pines para conector telefónico frontal con conmutador de datos/programación de Flash).
AARKN4083_	Cable de programación/prueba de unidad móvil	Conecta el radio a la RIB (RLN4008_) a través del conector de accesorio posterior.
FKN8113_	Cable adaptador	Usado con el RKN4083 (adaptador de 20 a 16 pines para conector de accesorio posterior).
RLN4008_	Caja de interfaz del radio.	Facilita las comunicaciones entre el radio y el adaptador de comunicación serie de la computadora.
HSN9412_	Fuente de alimentación para montaje en la pared	Usado para alimentar la RIB (120 V CA)
HLN8027_	Adaptador mini UHF a BNC	Permite conectar el puerto de la antena del radio al cable con conector BNC del equipo de prueba.
8180384N64	Eliminador de cubierta (25 W)	Dispositivo de prueba utilizado para la prueba en banco de la tarjeta de circuito impreso del radio.
3080369B71	Cable de interfaz de la computadora	Conecta la RIB a la computadora (25 pines).
3080369B72	Cable de interfaz de la computadora	Conecta la RIB a la computadora (9 pines) (Usado con los modelos IBM PC y AT; otros modelos IBM emplean el cable B71 antes mencionado).
6686119B01	Herramienta para desmontaje	Facilita el desmontaje de la unidad de control del radio.
6680334F39	Herramienta hexagonal	Facilita el desmontaje del conector de la antena.

2.0 Equipo de prueba

La Tabla 3-2 incluye el equipo de prueba necesario para el mantenimiento de este radio y de otros radios bidireccionales.

Tabla 3-2 Equipo de prueba recomendado

Nº de parte Motorola	Descripción	Características	Aplicación
R2000, R2600 R2400 o R2001 con la opción troncalizada para los sistemas Privacy Plus™ y Smartnet™ †	Monitor de servicio	Este monitor reemplaza los artículos que aparecen más abajo marcados con un asterisco (*).	Medidor de frecuencia y desviación, y generador de señales, para la alineación de los radios y una amplia gama de procedimientos de solución de problemas.
*R1049	Multímetro digital		Es recomendable contar con dos medidores capaces de medir voltajes y corrientes tanto alternas como continuas.
*S1100	Oscilador de audiofrecuencia	Tonos de 67 a 200 Hz	Usado con el monitor de servicio de radio para inyección de tonos PL
*S1053, *SKN6009, *SKN6001	Voltímetro de CA, cable de alimentación para medidor, puntas de prueba para medidor	• 1 mV a 300 V • 10 MΩ de impedancia de entrada	Mediciones del voltaje de audio
R1053	Osciloscopio de doble trazo	Ancho de banda de 20 MHz, ajustable entre 5 mV/cm y 20 V/cm	Mediciones de formas de onda
R1443	Vatímetro de banda ancha		Mediciones de salida de potencia del transmisor
S1339	Milivoltímetro de RF	100 µV a 3 VRF, 10 kHz a 1,2 GHz	Mediciones de nivel de RF
*R1013	Medidor de SINAD		Mediciones de sensibilidad del receptor
S1348 (prog)	Fuente de alimentación de CC	0-20 V CC, 0-20 A	Alimentación eléctrica del banco de trabajo de 13,8 V CC



Radios de la Serie EM200/EM400

Información de servicio de la unidad de control

Revisión: Agosto de 2004

Derechos de propiedad intelectual del software para computadora

Contenido

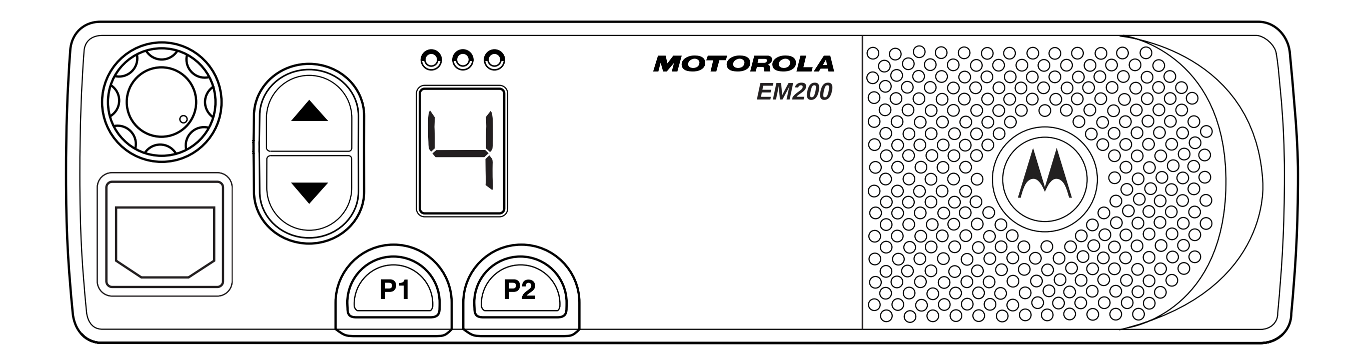
Capítulo 4 *ESQUEMAS ELÉCTRICOS, PLANOS DE UBICACIÓN DE COMPONENTES Y LISTAS DE PARTES DE LA UNIDAD DE CONTROL*

Capítulo 1

VISIÓN GENERAL

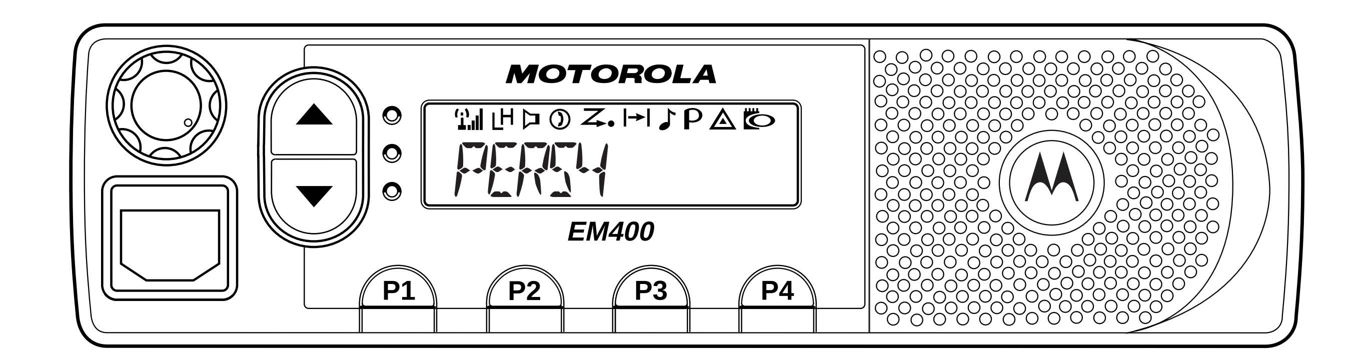
1.0 Modelo EM200

La unidad de control contiene el parlante interno, la perilla de encendido/apagado/volumen, el conector de micrófono, varios botones para operar el radio, tres diodos emisores de luz (LED) para indicar al usuario el estado del radio, y una pantalla de un solo carácter de 7 segmentos para presentar información numérica, p. ej., el número del canal.



2.0 Modelos EM400

La unidad de control contiene el parlante interno, la perilla de encendido/apagado/volumen, el conector de micrófono, varios botones para operar el radio, tres diodos emisores de luz (LED) para indicarle al usuario el estado del radio, y una pantalla de cristal líquido (LCD) de 8 caracteres para presentar información alfanumérica, p. ej., el número del canal o el nombre de la dirección de llamada.





ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO

Capítulo 2

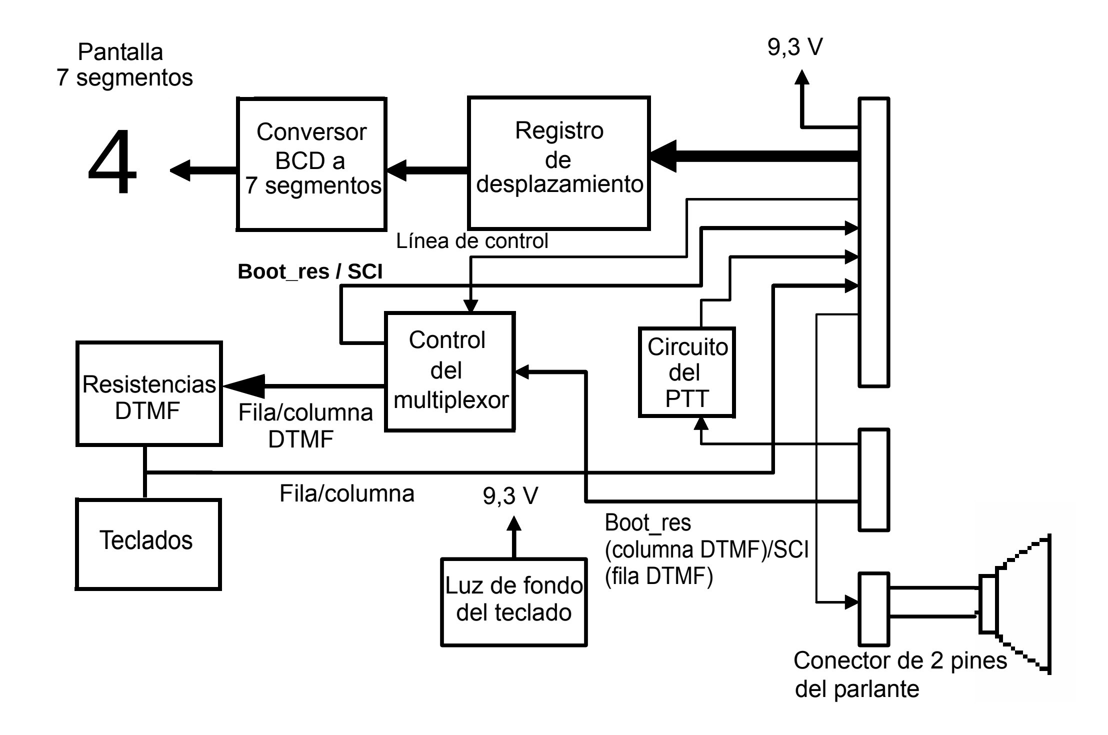
DESCRIPCIÓN DE FUNCIONAMIENTO

1.0 Introducción

En este capítulo se presenta una descripción detallada del funcionamiento de los circuitos de la unidad de control. Para obtener más detalles sobre los procedimientos de solución de problemas, consulte el capítulo correspondiente en esta sección.

2.0 Modelo de unidad de control para el EM200

La unidad de control contiene el parlante interno, la perilla de encendido/apagado/volumen, el conector de micrófono, varios botones para operar el radio y tres diodos emisores de luz (LED) para indicar al usuario el estado del radio, y una pantalla de 7 segmentos para presentar información numérica.



2.1 Fuentes de alimentación

La fuente de alimentación de la unidad de control es de 9,3 V y llega del radio anfitrión a través del conector J803-9. El voltaje de 9,3 V se emplea para los LED y la luz de fondo, mientras que el de 5 V se utiliza para el manejador de la pantalla y el desplazador de nivel. El voltaje de 3 V estabilizado se usa para las demás partes.

2.2 Interfaz de periféricos serie (SPI)

El radio anfitrión (maestro) se comunica con la unidad de control a través del bus SPI. Al registro de desplazamiento (U801) se conectan tres líneas: el reloj SPI (J803-17), el MOSI SPI (J803-16) y la selección de chip del registro de desplazamiento (J803-15).

Cuando el radio anfitrión necesita enviar datos al registro de desplazamiento, el radio activa la línea de selección de chip del registro de desplazamiento y los datos se cargan en este último. Por ejemplo: el radio anfitrión envía datos para cambiar el canal mostrado en pantalla o el estado de los LED.

2.3 Teclado

El teclado de la unidad de control está compuesto de cuatro teclas. Todas las teclas están configuradas como dos líneas analógicas que son leídas por el µP. El voltaje de las líneas analógicas varía entre 0 V y 3,3 V, dependiendo de la tecla que se presione. Si no se presiona ninguna tecla, el voltaje de ambas líneas es 3,3 V. La configuración de teclas se puede ver como una matriz donde las dos líneas representan una fila y una columna. Cada línea se conecta a un divisor de resistencias alimentado por 3,3 V. Si se presiona un botón, se conecta a tierra una resistencia específica de cada línea del divisor y, por consiguiente, se reducen los voltajes de las líneas analógicas. El µP mide los voltajes de las líneas mediante un conversor A/D interno (puertos PE 6 - 7), a fin de identificar el botón presionado. Para determinar cuál tecla fue presionada, hay que considerar el voltaje de ambas líneas.

Las mismas líneas analógicas también admiten un micrófono con teclado. La pulsación de una tecla del micrófono se procesa de la misma forma que la pulsación de una tecla de la unidad de control.

2.4 Circuito de luz de fondo y de estado de los LED

Todos los LED indicadores (rojo, amarillo, y verde) se manejan mediante fuentes de corriente. Para cambiar el estado de un LED, el radio anfitrión envía un mensaje de datos al registro de desplazamiento de la unidad de control a través del bus SPI. El registro de desplazamiento de la unidad de control determina el estado de los LED a partir de la información recibida, y enciende y apaga los LED a través de Q5-Q7.

La luz de fondo del teclado está siempre encendida. La corriente de la luz de fondo del teclado proviene de dos fuentes de corriente que a su vez se alimentan de la fuente de 9,3 V. La corriente de LED la determina la resistencia conectada al emisor del transistor de la fuente de corriente respectiva.

2.5 Señales del conector del micrófono

La línea MIC_PTT (J802-3) se pone a tierra cuando se presiona el botón PTT del micrófono. Cuando se suelta, esta línea se pone en 9,3 V a través de R805. Se utilizan dos etapas de transistores (Q802, Q801 y componentes asociados) para lograr el cambio de nivel entre 9,3 V y 3,3 V requerido por el µP, sin afectar el nivel de detección (activo bajo al presionarse el botón de transmisión [PTT]).

Dos de las líneas del conector del micrófono (J802-2,7) cumplen una de dos funciones, según el tipo de micrófono o de SCI (interfaz de comunicación serie) que se les conecte. Se emplea un conmutador electrónico (U803) para alternar estas dos líneas entre la operación del teclado de micrófono y la operación de la SCI. La señal del conmutador (mux) es controlada por el µP a través de J803-20 y desplazada de nivel (e invertida) por el transistor Q812. Cuando MUX_CTRL (J803-20) está a nivel bajo, el conmutador electrónico está en el modo de teclado de micrófono. El

pin 2 del conector de micrófono (J802) se conecta a la línea de fila del teclado que va a J803-13 y el pin 7 se conecta a la línea de columna del teclado que va a J803-12. Cuando MUX_CTRL (J803-20) está a nivel alto, el conmutador electrónico está en el modo de SCI. El conector del micrófono (pin 2 de J802) se conecta a la línea de la SCI que va a J803-4 y el pin 7 se conecta a la línea BOOT_RES que va a J803-11.

La línea HOOK (J802-6) se usa para indicarle al µP el tipo de micrófono o de SCI que está enchufado en el conector del micrófono. El voltaje de la línea HOOK es monitoreado por el µP (puerto PE0, MIC_SENSE) a través de un divisor de resistencias ubicado en la tarjeta principal. Cuando la línea HOOK se pone a tierra (micrófono colgado) o flotando (voltaje nominal de 2,8 V), el µP ajusta el mux (U803) para operación de teclado a fin de permitir el uso de micrófonos con teclado. Cuando la línea HOOK se conecta a 9,3 V, el µP ajusta el mux para la operación de la SCI. Este modo también se usa para seleccionar la operación de micrófonos de bajo costo en la que se aumenta la ganancia de la trayectoria del micrófono (en la tarjeta principal) para compensar la falta de un preamplificador en el micrófono de bajo costo.

Si la línea BOOT_RES (J802-7) se conecta a un voltaje > 5V (p. ej. 9,3 V) al encender el radio, el µP arranca en el modo de autocarga y no en el modo de operación normal. Este modo se utiliza para programar un nuevo firmware en la memoria FLASH (U404 de la tarjeta principal).

2.6 Parlante

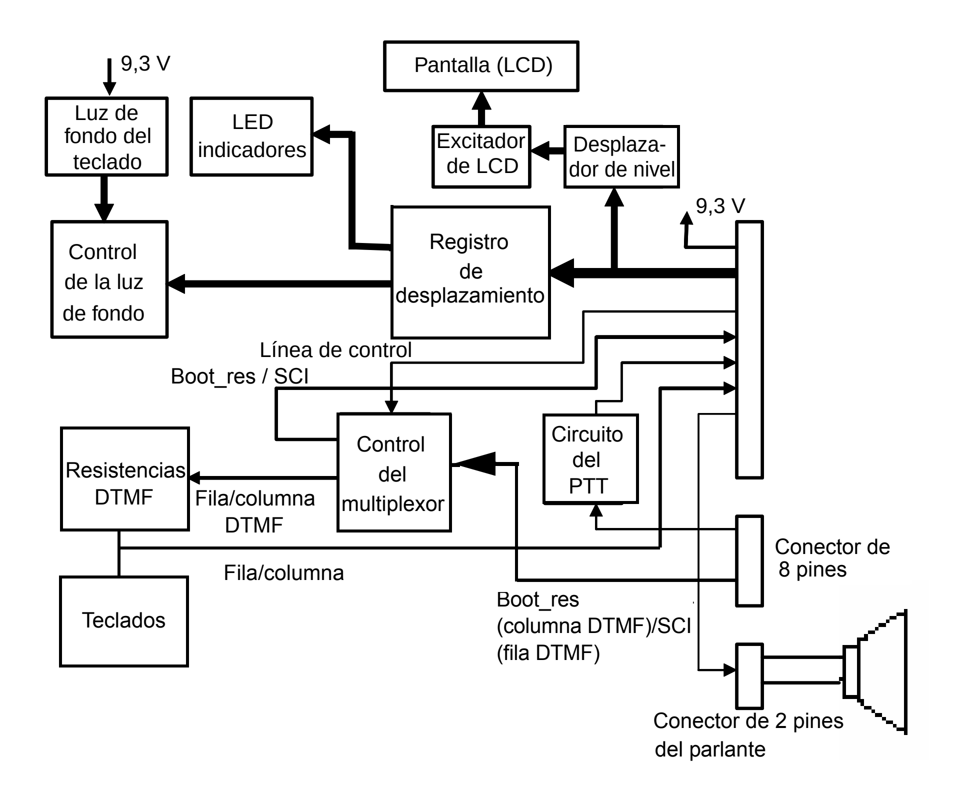
La unidad de control contiene un parlante para el audio de recepción. La señal de audio de recepción, proveniente de la salida de audio diferencial del amplificador de audio ubicado en el controlador del radio, se alimenta a través del conector J803-1, 2 a los pines 1 y 2 del conector del parlante P801. El parlante está enchufado al conector del parlante P801. El parlante de la unidad de control se puede desconectar si se usa un parlante externo enchufado en el conector de accesorio.

2.7 Protección contra cargas electrostáticas transitorias

Los diodos VR801, VR802, VR803 y VR804 protegen los componentes sensibles de la unidad de control frente a cargas electrostáticas transitorias. Los diodos limitan los voltajes transitorios a niveles tolerables. Los condensadores asociados brindan protección contra la interferencia de radiofrecuencia (RFI).

3.0 Modelo de unidad de control para el EM400

La unidad de control contiene el parlante interno, la perilla de encendido/apagado/volumen, el conector de micrófono, varios botones para operar el radio, tres diodos emisores de luz (LED) para indicarle al usuario el estado del radio, y una pantalla de cristal líquido (LCD) de 8 caracteres para presentar información alfanumérica, p. ej., el número del canal o el nombre del individuo/grupo de llamada.



3.1 Fuentes de alimentación

La fuente de alimentación de la unidad de control es de 9,3 V, proveniente del radio anfitrión a través del conector J103-9. El voltaje de 9,3 V se emplea para los LED y la luz de fondo, mientras que el de 5 V se utiliza para el manejador de la pantalla (U3) y el desplazador de nivel (U4). El voltaje de 3 V estabilizado se usa para las demás partes.

3.2 Interfaz de periféricos serie (SPI)

El radio anfitrión (maestro) se comunica con la unidad de control a través del bus SPI. Al registro de desplazamiento (U8) se conectan cuatro líneas: el reloj del SPI (J103-17), el MOSI del SPI (J103-16), la selección de chip del registro de desplazamiento (J103-15) y la selección de chip del manejador de pantalla (J103-18).

Cuando el radio anfitrión necesita enviar datos al registro de desplazamiento, el radio activa la línea de selección de chip del registro de desplazamiento y los datos se cargan en este último. Por ejemplo: el radio anfitrión envía datos para cambiar el canal mostrado en pantalla o el estado de los LED.

3.3 Teclado

El teclado de la unidad de control está compuesto de cuatro teclas. Todas las teclas están configuradas como dos líneas analógicas que son leídas por el µP. El voltaje de las líneas analógicas varía entre 0 V y 3,3 V dependiendo de la tecla que se presione. Si no se presiona ninguna tecla, el voltaje de ambas líneas es 3,3 V. La configuración de teclas se puede ver como una matriz donde las dos líneas representan una fila y una columna. Cada línea se conecta a un divisor de resistencias alimentado por 3,3 V. Si se presiona un botón, se conecta a tierra una resistencia específica de cada línea del divisor y, por consiguiente, se reducen los voltajes de las líneas analógicas. El µP mide los voltajes de las líneas mediante un conversor A/D interno (puertos PE 6 - 7), a fin de identificar el botón presionado. Para determinar cuál tecla fue presionada, hay que considerar el voltaje de ambas líneas.

Las mismas líneas analógicas también admiten un micrófono con teclado. La pulsación de una tecla del micrófono se procesa en la misma forma que la pulsación de una tecla de la unidad de control.

3.4 Manejador de la pantalla

La pantalla de cristal líquido (36 x 4 segmentos) está controlada por U3. Tiene un reloj incorporado en la tarjeta, el cual está controlado por R28 (comúnmente 20 kHz medidos en el pin 2). U3 se alimenta de la fuente de 5 V y se controla a través del bus SPI (SPI_CLK J103-17, SPI_MOSI J103-16, selección de chip de la pantalla de cristal líquido J103-18). La línea de selección de chip está en nivel activo bajo. U2 se usa para realizar el desplazamiento entre el nivel de 3,3 V usado por el µP y el nivel de 5 V requerido por U3.

3.5 Circuito de luz de fondo y de estado de los LED

Todos los LED indicadores (rojo, amarillo, y verde) se manejan mediante fuentes de corriente. Para cambiar el estado de un LED, el radio anfitrión envía un mensaje de datos al registro de desplazamiento de la unidad de control a través del bus SPI. El registro de desplazamiento de la unidad de control determina el estado del LED a partir de la información recibida, y enciende y apaga los LED a través de Q8-Q10.

La luz de fondo de la pantalla y de las teclas se proporciona mediante una matriz de 21 LED distribuidos en 7 columnas y 3 filas. Los LED se alimentan de un circuito de corriente constante (Q12, U1 y componentes asociados). Hay cuatro niveles de luz de fondo: apagado, bajo, medio y alto; dichos niveles se controlan mediante dos salidas (pines 15, 1) del registro de desplazamiento (U8). La corriente se controla mediante el transistor Q12. El amplificador operacional U1 monitorea la corriente midiendo la caída de voltaje sobre R26, R27 y ajustando la polarización de Q12 para alcanzar el nivel requerido, fijado por el registro de desplazamiento combinado o/ps. Cuando se encuentra en el estado apagado, Q11 también está activado y baja el voltaje de la base de Q12 para forzarlo a apagarse. Esto asegura que los LED se apaguen completamente. Q11 se controla a través del pin 3 del registro de desplazamiento U8.

3.6 Señales del conector del micrófono

La línea MIC_PTT (J102-3) se pone a tierra cuando se presiona el botón PTT del micrófono. Cuando se suelta, esta línea se pone en 9,3 V a través de R33. Se utilizan dos etapas de transistores (Q14, Q13 y componentes asociados) para lograr el cambio de nivel entre 9,3 V y 3,3 V requerido por el µP, sin afectar el nivel de detección (activo bajo al presionarse el botón de transmisión [PTT]).

Dos de las líneas del conector del micrófono (J102-2, 7) cumplen una de dos funciones, según el tipo de micrófono o de SCI (interfaz de comunicación serie) que se les conecte. Se emplea un conmutador electrónico (U41) para alternar estas dos líneas entre la operación del teclado de micrófono y la operación de la SCI. La señal del conmutador (mux) es controlada por el µP a través de J103-20 y luego desplazada de nivel (e invertida) por el transistor Q41. Cuando MUX_CTRL (103-20) está a nivel bajo, el conmutador electrónico está en el modo de teclado de micrófono. El pin 2 del conector de micrófono (J102) se conecta a la línea de fila del teclado que va a J103-13 y el pin 7 se conecta a la línea de columna del teclado que va a 103-12. Cuando MUX_CTRL (103-20) está a nivel alto, el conmutador electrónico está en el modo de SCI. El conector del micrófono (pin 2 de J102) se conecta a la línea de la SCI que va a J103-4 y el pin 7 se conecta a la línea BOOT_RES que va a J103-11.

La línea HOOK (J102-6) se usa para indicarle al µP el tipo de micrófono o de SCI que está enchufado en el conector del micrófono. El voltaje de la línea HOOK es monitoreado por el µP (puerto PE0, MIC_SENSE) a través de un divisor de resistencias ubicado en la tarjeta principal. Cuando la línea HOOK se pone a tierra (micrófono colgado) o flotando (voltaje nominal de 2,8 V), el µP ajusta el mux (U8) para operación de teclado a fin de permitir el uso de micrófonos con teclado. Cuando la línea HOOK se conecta a 9,3 V, el µP ajusta el mux para la operación de la SCI. Este modo también se usa para seleccionar la operación de micrófonos de bajo costo en la que se aumenta la ganancia de la trayectoria del micrófono (en la tarjeta principal) para compensar la falta de un preamplificador en el micrófono de bajo costo.

Si la línea BOOT_RES (J102-7) se conecta a un voltaje > 5V (p. ej. 9,3 V) al encender el radio, el µP arranca en el modo de autocarga y no en el modo de operación normal. Este modo se utiliza para programar un nuevo firmware en la memoria Flash (U404 de la tarjeta principal).

3.7 Parlante

La unidad de control contiene un parlante para el audio de recepción. La señal de audio de recepción, proveniente de la salida de audio diferencial del amplificador de audio ubicado en el controlador del radio, se alimenta a través del conector J103-1, 2 a los pines 1 y 2 del conector del parlante P101. El parlante está enchufado al conector del parlante P101. El parlante de la unidad de control se puede desconectar si se usa un parlante externo enchufado en el conector de accesorio.

3.8 Protección contra cargas electrostáticas transitorias

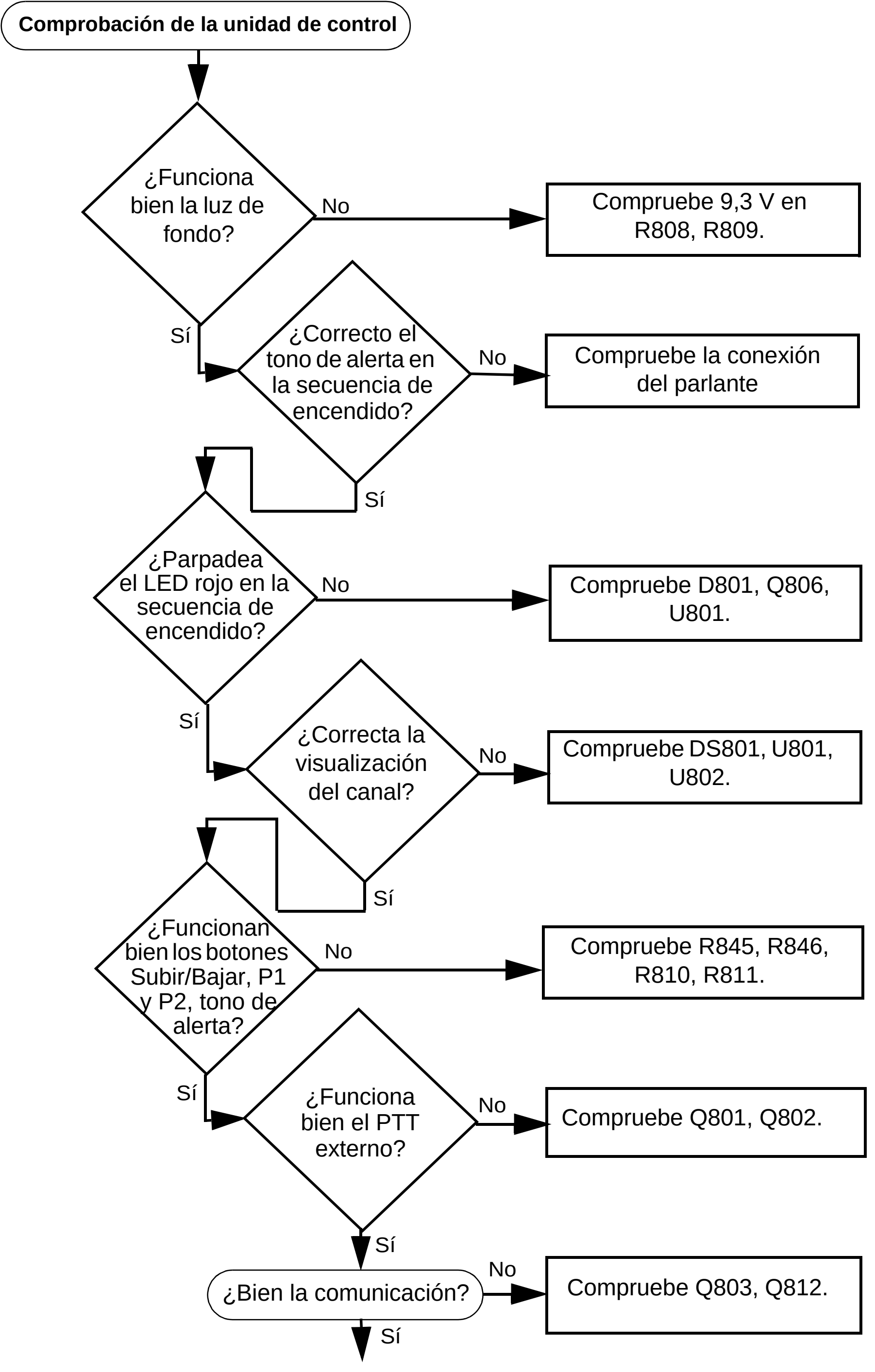
Los diodos VR1 - VR4 protegen los componentes sensibles de la unidad de control frente a cargas electrostáticas transitorias. Los diodos limitan los voltajes transitorios a niveles tolerables. Los condensadores asociados brindan protección contra la interferencia de radiofrecuencia (RFI).

Capítulo 3

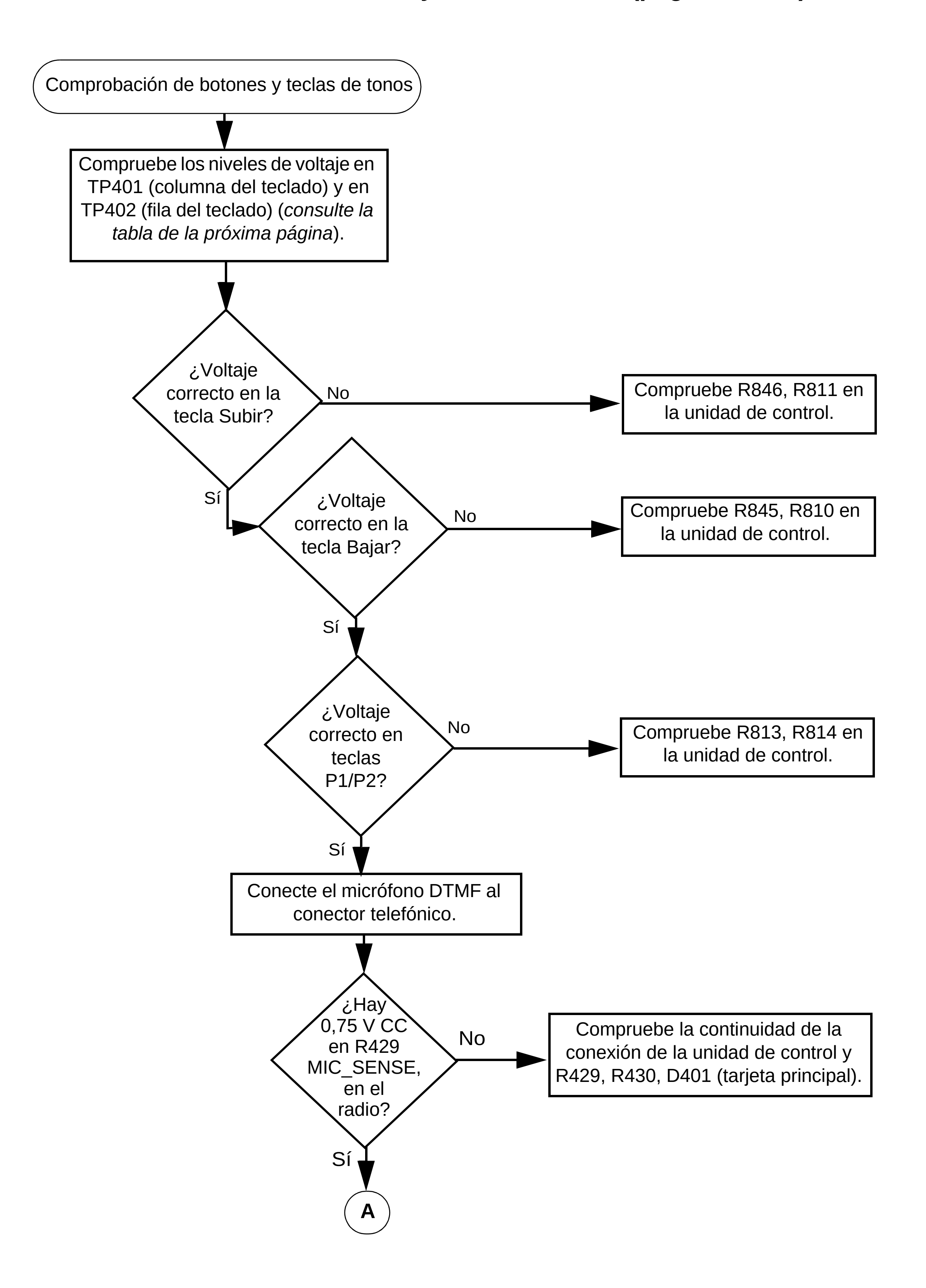
CUADROS DE SOLUCIÓN DE PROBLEMAS

1.0 Cuadro de solución de problemas de la unidad de control del EM200

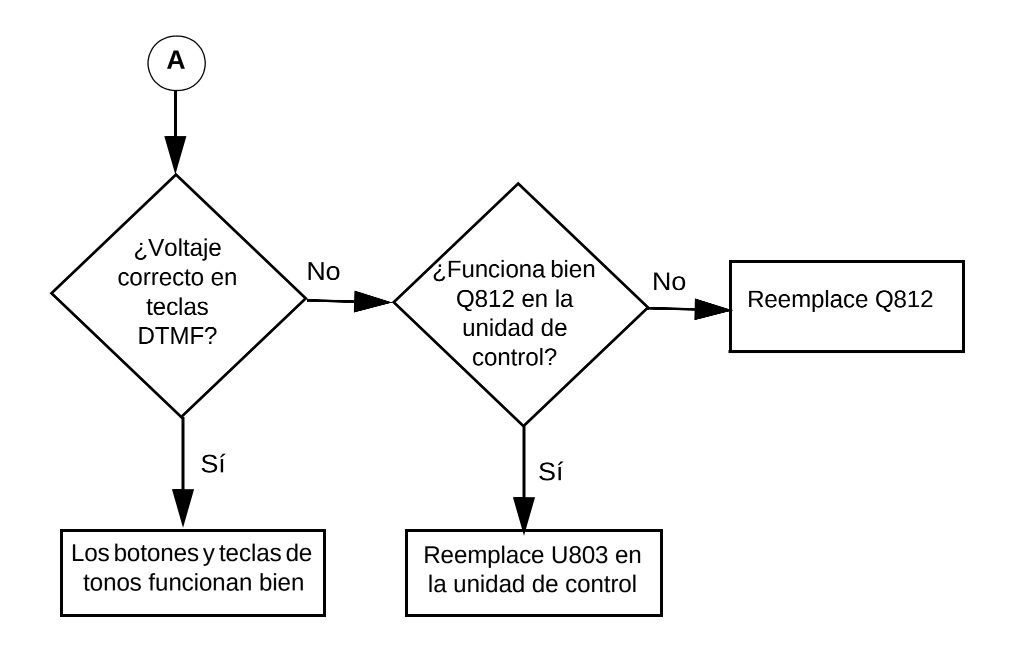
1.1 Falla de la unidad de control



1.2 Error en la selección de botones y teclas de tonos (página 1 de 2)



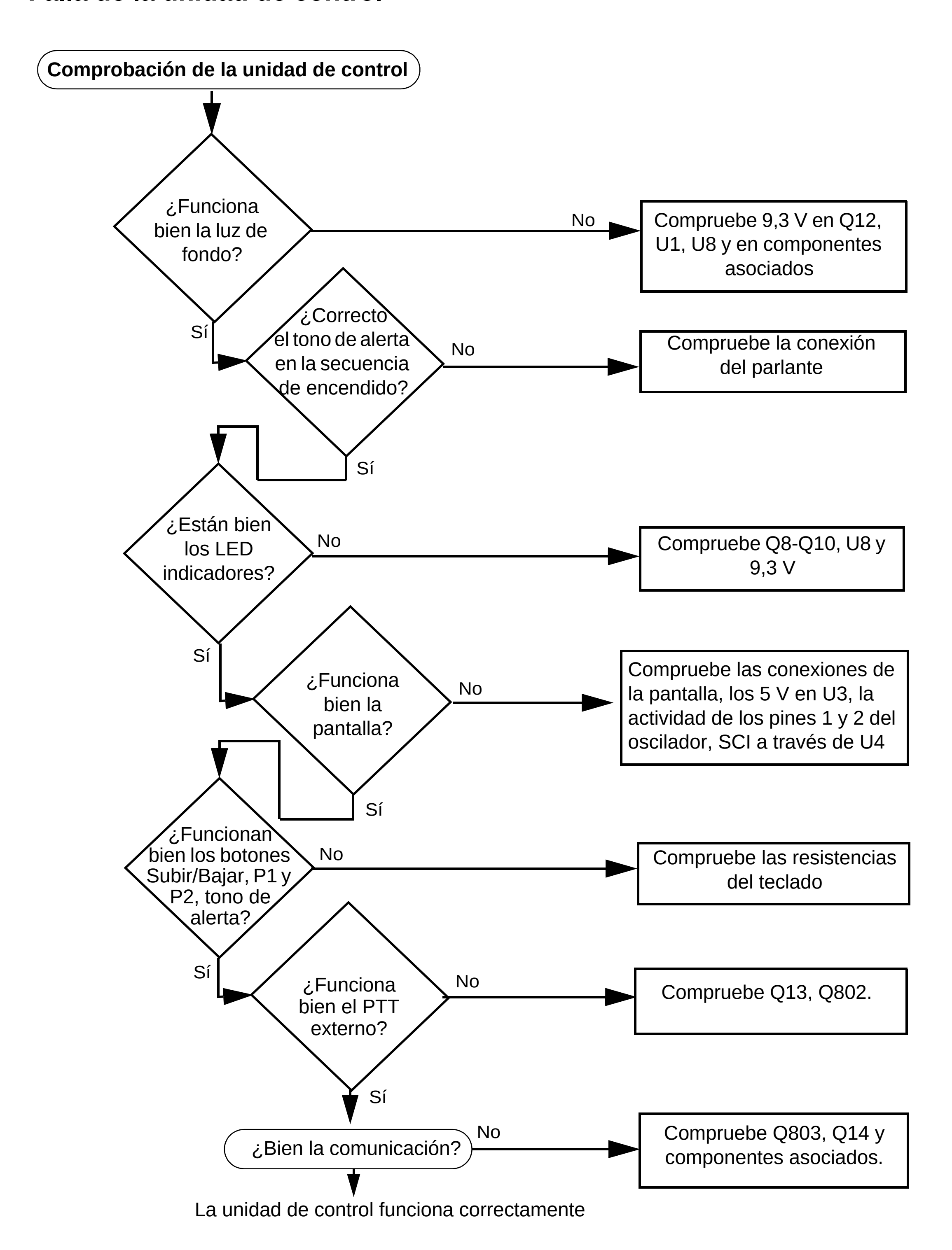
1.3 Error en la selección de botones y teclas de tonos (página 2 de 2)



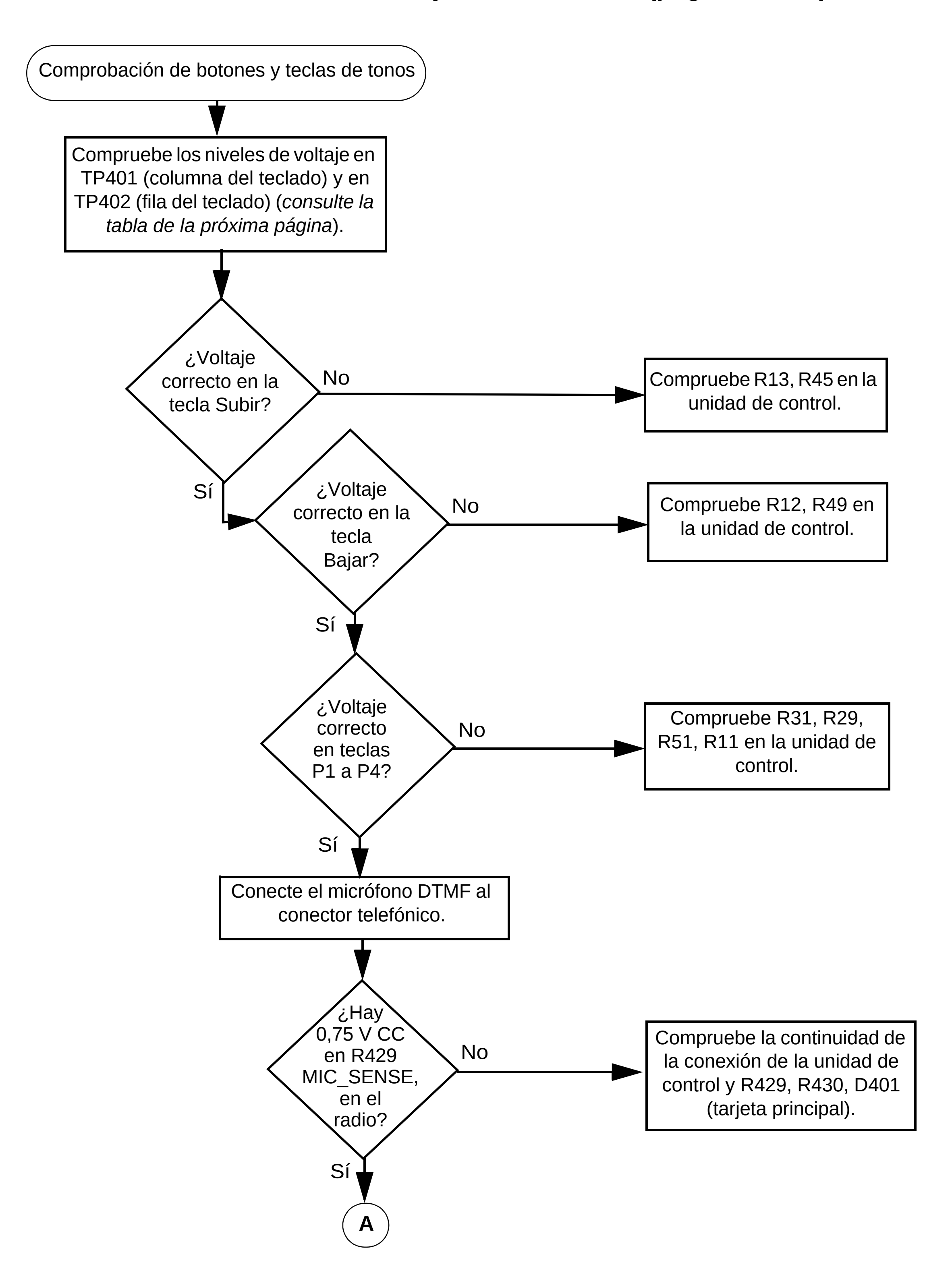
Voltaje en TP402: fila del teclado (Key_Row)	Voltaje Key_Col (TP401)	Voltaje en TP401: columna del teclado (Key_Column)					
		0,008 V	**0,675 V**	**1,346 V**	**1,997 V**	**2,650 V**	**3,300 V**
	0,008 V						Subir
	0,675 V			1	2	3	
	1,346 V		4	5	6	7	
	1,997 V		8	9	0	*	
	2,650 V		#	C	B	A	
	3,300 V	**Bajar**	**Tecla izquierda P1**	**Tecla derecha P2**			**Reposo**

2.0 Cuadro de solución de problemas de la unidad de control del EM400

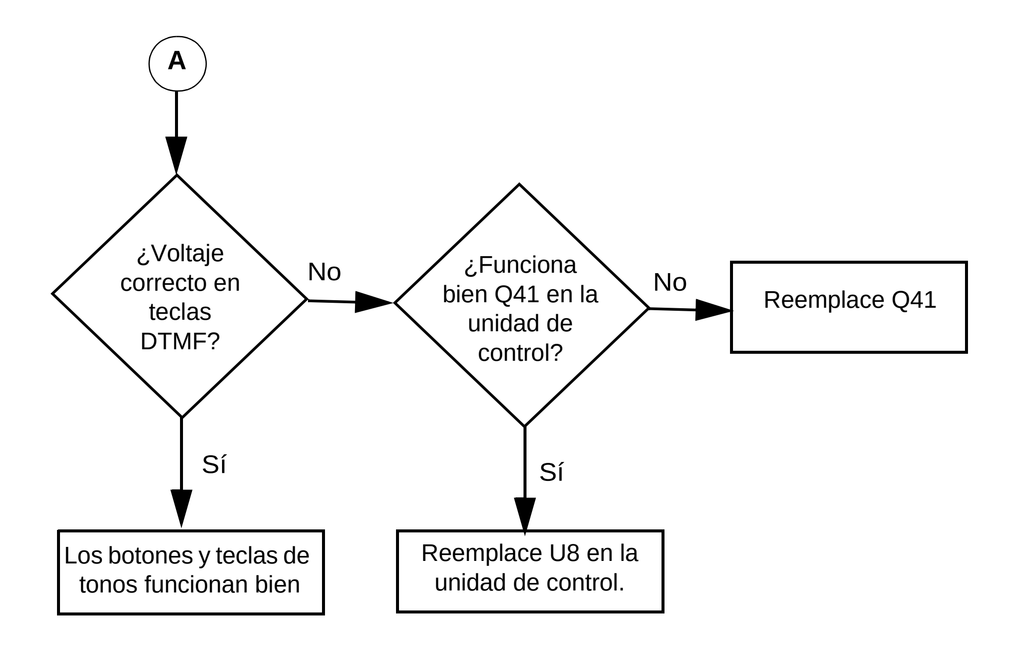
2.1 Falla de la unidad de control



2.2 Error en la selección de botones y teclas de tonos (página 1 de 2)



2.3 Error en la selección de botones y teclas de tonos (página 2 de 2)



	Voltaje Key_Col (TP401)	Voltaje en TP401: columna del teclado (Key_Column)					
		0,008 V	**0,675 V**	**1,346 V**	**1,997 V**	**2,650 V**	**3,300 V**
Voltaje en TP402: fila del teclado (Key_Row)	0,008 V						Subir
	0,675 V			1	2	3	
	1,346 V		4	5	6	7	
	1,997 V		8	9	0	*	
	2,650 V		#	C	B	A	
	3,300 V	**Bajar**	**Tecla izquierda P1**	**Tecla derecha P2**	**P3**	**P4**	**Reposo**

Capítulo 4

ESQUEMAS ELÉCTRICOS, PLANOS DE UBICACIÓN DE COMPONENTES Y LISTAS DE PARTES DE LA UNIDAD DE CONTROL

1.0 Ubicación de los esquemas eléctricos y tarjetas de circuitos

Tabla 4-1 Diagramas y listas de partes de la unidad de control

Tarjeta de circuito impreso: Unidad de control del EM200 Lado superior de la tarjeta principal **8488998U01** Lado inferior de la tarjeta principal **8488998U01**	Página 4-3 Página 4-3
Esquemas eléctricos Hoja 1 de 1	Página 4-4
Lista de partes **8488998U01**	Página 4-5

Tabla 4-2 Diagramas y listas de partes de la unidad de control

Tarjeta de circuito impreso: Unidad de control del EM400 Lado superior de la tarjeta principal **8489714U01** Lado inferior de la tarjeta principal **8489714U01**	Página 4-6 Página 4-6
Esquemas eléctricos Hoja 1 de 1	Página 4-7
Lista de partes **8489714U01**	Página 4-8

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO



Radios de la Serie EM200/EM400

Información de servicio del radio

UHF1 (403-440 MHz) de 1-25 W

Revisión: Agosto de 2004

Derechos de propiedad intelectual del software para computadora

Contenido

Capítulo 1 *CUADRO DE MODELOS Y ESPECIFICACIONES TÉCNICAS*

Capítulo 2 *DESCRIPCIÓN DE FUNCIONAMIENTO*

Capítulo 3 *CUADROS DE SOLUCIÓN DE PROBLEMAS*

Chapter 4 *ESQUEMAS ELÉCTRICOS, PLANOS DE UBICACIÓN DE COMPONENTES Y LISTAS DE PARTES DE UHF1*

Capítulo 1

CUADRO DE MODELOS Y ESPECIFICACIONES TÉCNICAS

1.0 Cuadro de modelos EM200/EM400 de UHF1 (403-440 MHz)

UHF1, 25 W, 403-440 MHz			
Modelo			**Descripción**
LAM50QNC9AA1_			EM200 403-440 MHz, 25 W, 4 canales, mini UHF
	LAM50QNF9AA1_		EM400 403-440 MHz, 25 W, 32 canales, mini UHF
		Ítem	**Descripción**
X		PMUE2000_	Super Tanapa para el EM200, UHF1, 25 W, 4 canales, mini UHF
	X	PMUE2003_	Super Tanapa para el EM400, UHF1, 25 W, 32 canales, mini UHF
X		PMUE2028_S	Tarjeta de servicio para el EM200, UHF1, mini UHF
	X	PMUE2030_S	Tarjeta de servicio para el EM400, UHF1, mini UHF
X	X	HKLN4212	CD-ROM con manual de usuario/instalación para la serie E (español/inglés/portugués)

x = Indica que se requiere uno de cada uno.

2.0 Especificaciones técnicas

Generales	
Especificación	**UHF1**
Dimensiones (altura x ancho x largo)	1,73 × 6,67 × 4,65 pulg. (44 mm × 169 mm × 118 mm)
Peso	1,02 kg (2,25 lb)
Salida de potencia (en espera)	300 mA
Salida de potencia de audio (parlante externo de 7,5 W y 8Ω)	1,5 A
Transmisión	8 A a 25 W
Números de modelo:	LAM50QNC9AA1_N LAM50QNF9AA1_N
Separación entre canales:	12,5 / 20 / 25 kHz
Rango de frecuencias:	403-440 MHz
Estabilidad de frecuencia (-30° C a +60° C, ref. 25° C)	±2,5 PPM
Designación FCC	ABZ99FT4047

Transmisor

Especificación	UHF1
Salida de potencia	1-25 W
Limitación de modulación	±2,5 kHz a 12,5 kHz ±4,0 kHz a 20 kHz/ ±5,0 kHz a 25 kHz
Ruido y zumbido de FM	-35 dB a 12,5 kHz -40 dB a 25 kHz
Emisiones por conducción/ radiación	-36 dBm < 1 GHz / -30 dBm > 1 GHz
Respuesta de audio (0,3 - 3 kHz)	TIA 603
Distorsión de audio de transmisión	< 3%

Receptor

Especificación	UHF1
Sensibilidad (12 dB de SINAD) según EIA	0,35 µV a 12,5 kHz 0,3 µV a 25 kHz
Intermodulación según TIA 603	-60 dB a 12,5 kHz -70 dB a 25 kHz
Selectividad de canal adyacente	-60 dB a 12,5 kHz -70 dB a 25 kHz
Respuestas espurias	70 dB
Potencia nominal de audio	4 W (con parlante interno) 13 W (con parlante externo)
Distorsión de audio	3 %
Ruido y zumbido	-35 dB a 12,5 kHz -40 dB a 25 kHz
Respuesta de audio (0,3 - 3 kHz)	ETS 300 y TIA 603
Emisión de espurias por conducción y radiación	-57 dBm <1 GHz / -47 dBm >1 GHz

Especificaciones sujetas a cambio sin previo aviso. Todos los métodos y especificaciones eléctricas están basados en las normas EIA/TIA 603.

Capítulo 2

DESCRIPCIÓN DE FUNCIONAMIENTO

1.0 Introducción

En este capítulo se presenta una descripción detallada del funcionamiento de los circuitos UHF del radio. Esta sección del manual incluye la descripción de funcionamiento y solución de problemas de los circuitos asociados con el controlador.

2.0 Receptor de UHF (403-440 MHz)

2.1 Etapa de entrada del receptor

La señal recibida se aplica al conector de entrada de la antena del radio y se encamina a través del filtro de armónicas y del conmutador de antena. La pérdida de inserción del filtro de armónicas y el conmutador de antena es menor que 1 dB. La señal se encamina al primer filtro (3 polos), el cual presenta una pérdida de inserción menor que 3 dB. La salida del filtro se acopla a la base del LNA (Q303), que brinda una ganancia de 13 dB y una figura de ruido mejor que 2 dB. La fuente de corriente Q301 se utiliza para mantener la corriente de colector de Q303. El diodo CR301 protege Q303 cortando el exceso de voltaje de las señales de entrada. La salida de Q303 se aplica al segundo filtro (4 polos), el cual presenta una pérdida de inserción menor que 2,5 dB. En el modo distante, Q304 se enciende y hace que D305 conduzca, saltándose así C327 y R338. En el modo local, la señal pasa a través de C327 y R338, insertándose 5 db de atenuación. Dado que el atenuador está ubicado después del amplificador de RF, la sensibilidad del receptor se reduce solamente en 5 db, mientras que se eleva la intercepción total de entrada de tercer orden.

El primer mezclador es del tipo pasivo y doblemente equilibrado, conformado por T300, T301 y U302. Este mezclador proporciona todo el rechazo necesario de la respuesta espuria en la mitad de la frecuencia intermedia. La inyección del lado de baja frecuencia a +10 dBm se entrega al primer mezclador. La salida del mezclador se conecta a su vez a una red dúplex que acopla su salida con la entrada del filtro piezoeléctrico (FL300) en la frecuencia intermedia de 44,85 MHz. La red dúplex termina en una resistencia de 50 ohmios (R340) en todas las demás frecuencias.

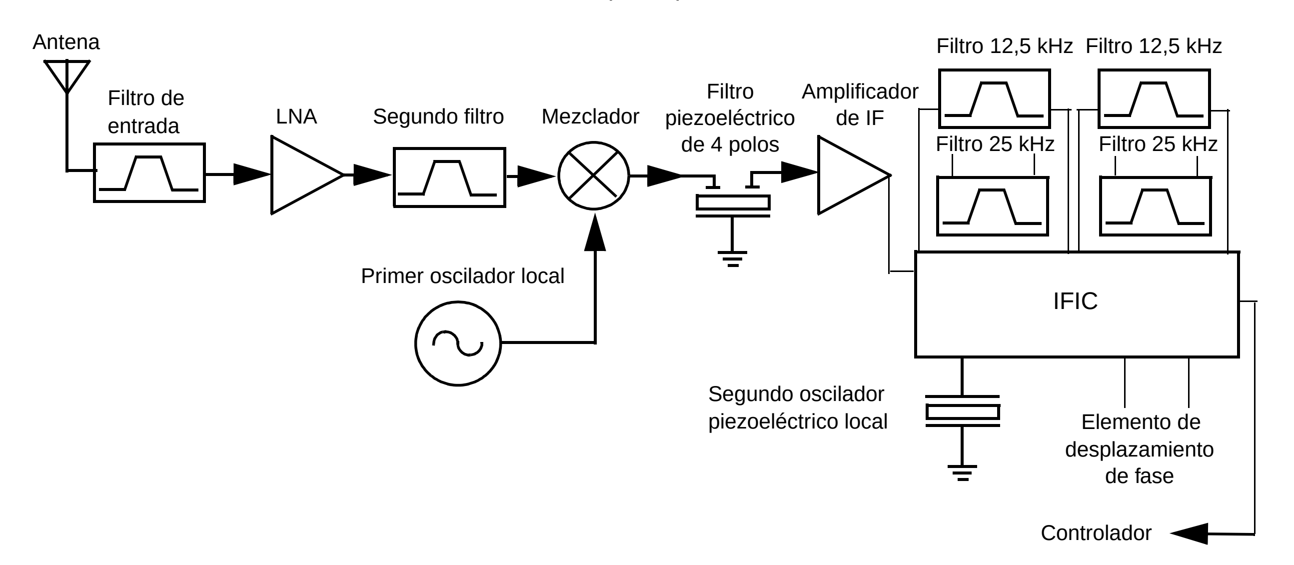


Figura 2-1 Diagrama de bloques del receptor de UHF

2.2 Etapa de salida del receptor

La señal de frecuencia intermedia (IF) proveniente del filtro piezoeléctrico entra al amplificador de IF, el cual proporciona 20 db de ganancia y alimenta el circuito integrado de IF a través del pin 1. La señal de la primera IF en 44,85 MHz se mezcla con el segundo oscilador local (LO) a 44,395 MHz para producir la segunda IF en 455 MHz. El segundo oscilador local utiliza el cristal externo Y301. La segunda señal de IF es amplificada y filtrada mediante dos filtros cerámicos externos (FL303/ FL302 para una separación entre canales de 12,5 KHz y FL304/FL301 para una separación entre canales de 25 KHz). El circuito integrado de IF demodula la señal mediante un detector de cuadratura y envía el audio detectado (por el pin 7) a los circuitos de procesamiento de audio. En el pin 5 del circuito integrado de IF está disponible un voltaje proporcional a la intensidad de la señal recibida (RSSI) con un rango dinámico de 70 dB.

3.0 Amplificador de potencia del transmisor de UHF (403-440 MHz)

El PA de 25 W del radio es un amplificador de tres etapas utilizado para reforzar la salida del circuito integrado VCOBIC al nivel de transmisión del radio. En las tres etapas se utiliza tecnología LDMOS. La ganancia de la primera etapa (U101) se ajusta y controla mediante el pin 7 de U103-2 a través de U103-3. Le sigue una etapa LDMOS, Q105, y una etapa final LDMOS, Q100.

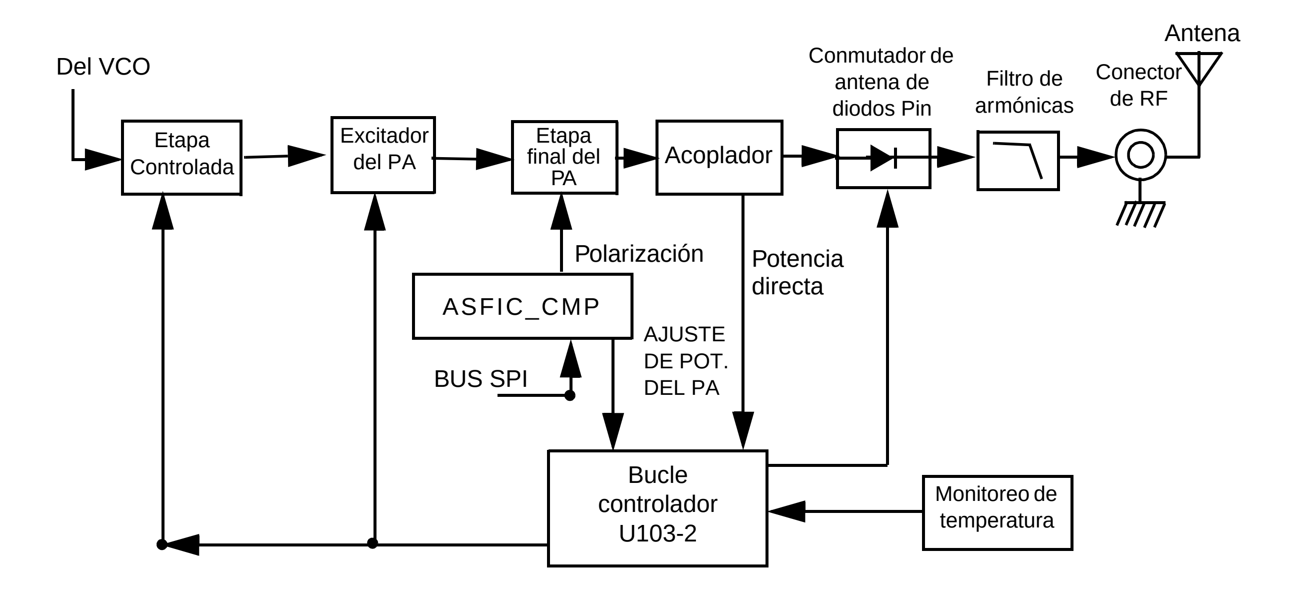


Figura 2-2 Diagrama de bloques del transmisor de UHF

Los componentes U101, Q105 y Q100 son de montaje en superficie. Un clip metálico asegura un buen contacto térmico entre el excitador, la etapa final y el chasis.

3.1 Primera etapa del controlador de potencia

La primera etapa (U101) está formada por un circuito integrado de 20 dB de ganancia que contiene dos etapas amplificadoras con transistores de efecto de campo (FET) LDMOS. Amplifica la señal de RF proveniente del VCO (TX_INJ). La salida de potencia de la etapa U101 es controlada

mediante un voltaje CC aplicado al pin 1 que proviene del pin 8 del amplificador operacional U103-3. El voltaje de control varía simultáneamente la polarización de dos etapas de transistores FET dentro de U101. Este punto de polarización determina la ganancia total de U101 y, por lo tanto, su nivel de excitación de salida hacia Q105, que a su vez controla la salida de potencia del PA. El amplificador operacional U103-3 monitorea la corriente de drenaje de U101 a través de la resistencia R122 y ajusta el voltaje de polarización de U101.

En el modo de recepción, el voltaje CC proveniente de la línea RX_EN enciende Q101, el cual a su vez apaga el voltaje de polarización a U101.

3.2 Etapa excitadora de potencia controlada

La siguiente etapa está conformada por un dispositivo LDMOS (Q105) que proporciona una ganancia de 12 dB. Este dispositivo requiere una polarización de compuerta positiva y un flujo de corriente de reposo para un funcionamiento adecuado. La polarización se ajusta durante el modo de transmisión mediante el amplificador operacional de control de corriente de drenaje U102-1, y se envía a la compuerta de Q105 a través de la red de resistencias R175, R147.

El amplificador operacional U102-1 monitorea la corriente de drenaje de Q105 a través de las resistencias R126-8 y ajusta el voltaje de polarización de Q105.

En el modo de recepción, el voltaje CC proveniente de la línea RX_EN enciende Q102, el cual a su vez apaga el voltaje de polarización a Q105.

3.3 Etapa final

La etapa final está compuesta por un dispositivo LDMOS (Q100) que proporciona una ganancia de 12 dB. Este dispositivo también requiere una polarización de compuerta positiva y un flujo de corriente de reposo para un funcionamiento adecuado. El voltaje de la línea PA_BIAS se ajusta en el modo de transmisión mediante el ASFIC y se envía a la compuerta de Q100 a través de la red de resistencias R134, R131. Este voltaje de polarización se ajusta en la fábrica. Si se reemplaza el transistor, el voltaje de polarización deberá ser ajustado utilizando el Sintonizador (Tuner). Se debe proceder con cuidado para no exceder el voltaje de polarización máximo permitido, pues podría dañarse el dispositivo. La corriente de drenaje del dispositivo proviene directamente de la entrada de la fuente de alimentación CC del radio, B+, a través de L117 y L115.

Una red adaptadora compuesta de C1004-5, C1008 y C1021, junto con dos microcintas, transforman la impedancia de 50 ohmios y alimentan el acoplador direccional.

3.4 Acoplador direccional

El acoplador direccional es un circuito impreso de microcinta que acopla una pequeña cantidad de potencia directa de la potencia de RF proveniente de Q100. La señal acoplada se rectifica y resulta en una potencia de salida proporcional al voltaje CC rectificado por el diodo D105; y el voltaje CC resultante se envía a la sección de control de potencia para asegurar que la potencia directa que sale del radio se mantenga constante.

3.5 Conmutador de antena

El conmutador de antena utiliza la fuente de CC disponible (B+) para el dispositivo de la última etapa (Q100). La operación básica consiste en encender ambos diodos PIN (D103, D104) durante

la activación del transmisor mediante una polarización directa. Esto se logra reduciendo el voltaje en el cátodo de D104 a alrededor de 12,4 V (caída de 0,7 V a través de cada diodo). La corriente a través de los diodos debe ser ajustada a unos 100 mA para abrir completamente el trayecto de transmisión a través de la resistencia R108. Q106 es una fuente de corriente controlada por Q103 que se enciende en modo de transmisión mediante TX_EN. VR102 asegura que el voltaje en la resistencia R107 nunca exceda los 5,6 V.

3.6 Filtro de armónicas

Los inductores L111 y L113, junto con los condensadores C1011, C1023, C1020, C1016 y C1026, forman un filtro pasabajos para atenuar la energía de las frecuencias armónicas provenientes del transmisor. La resistencia R150 junto con L126 drenan toda carga electrostática que de otra manera podría generarse en la antena. El filtro de armónicas también evita que las señales de RF por encima de la banda pasante del receptor lleguen a los circuitos del mismo, mejorando de esta forma el rechazo a las respuestas espurias.

3.7 Control de potencia

La potencia de salida se regula mediante un bucle de control para detección de potencia directa. Un acoplador direccional toma una muestra de la potencia de RF directa y reflejada. La señal de potencia directa de RF muestreada se rectifica mediante el diodo D105, y el voltaje CC resultante se envía al amplificador operacional U100. La corriente de salida de error se envía a un integrador y se convierte en el voltaje de control. Este voltaje controla la polarización de las etapas del preexcitador (U101) y del excitador (Q105). El nivel de potencia de salida se ajusta por medio de un convertidor digital-analógico (DAC), PWR_SET, en el circuito integrado de procesamiento de audio (U504), el cual actúa en la referencia del bucle de control de potencia directa.

El sensor de temperatura protege la etapa final Q100 frente al sobrecalentamiento mediante un incremento de la corriente de error. El termistor RT100 mide la temperatura de Q100 en la etapa final. La salida del divisor de voltaje se encamina al amplificador operacional U103 y seguidamente se envía a la unión sumadora. El diodo Zener VR101 mantiene el voltaje de control del bucle por debajo de 5,6 V y elimina la corriente CC proveniente del regulador de 9,3 V U501.

Se utilizan dos bucles locales para el preexcitador (U101) y para el excitador (Q105), a fin de estabilizar la corriente de cada etapa.

En el modo de recepción, los dos transistores Q101 y Q102 se saturan y apagan el transmisor poniendo a tierra el control del preexcitador U101 y del excitador Q105.

4.0 Síntesis de frecuencia de UHF (403-440 MHz)

El sintetizador consiste en un oscilador de referencia (Y201), un sintetizador Fractional-N (LVFRAC-N) de bajo voltaje (U200) y un oscilador controlado por voltaje (VCO) (U201).

4.1 Oscilador de referencia

El oscilador de referencia está compuesto de un oscilador Colpitts controlado por cristal (Y201) con una frecuencia de 16,8 MHz. El transistor del oscilador y el circuito de arranque están ubicados en el LVFRAC-N (U200), mientras que los condensadores de realimentación del oscilador, el cristal y los varactores de sintonización son externos. Un conversor analógico-digital (A/D), alojado en el interior del LVFRAC-N (U200) y controlado por el microprocesador a través de la SPI, ajusta el

voltaje de la salida WARP en el pin 25 de U200. Así se ajusta la frecuencia del oscilador. Por consiguiente, la salida del cristal Y201 se aplica al pin 23 de U200.

El método de compensación de temperatura consiste en aplicar una curva inversa de voltaje de Bechmann, que adapta la curva de Bechmann del cristal a un varactor que constantemente corrige la frecuencia del oscilador. El fabricante caracteriza el cristal dentro de un rango específico de temperatura e incluye esta información en un código de barras que se imprime en el paquete del cristal. En producción, este código del cristal se lee a través de un lector de códigos de barras bidimensional y se guardan los parámetros.

Este oscilador posee una compensación de temperatura que le proporciona una exactitud de +/-2,5 PPM entre -30 y 60°C. El esquema de compensación de temperatura se implementa mediante un algoritmo basado en cinco parámetros del cristal (cuatro de ellos caracterizan la curva inversa de voltaje de Bechmann y uno la exactitud de frecuencia del oscilador de referencia a 25°C). El LVFRAC-N (U200) se encarga de ejecutar este algoritmo al encender el radio.

El TCXO Y200 junto con la correspondiente circuitería, formada por R204, R205, R210 y C2053, no están colocados en la tarjeta, ya que se ha comprobado que el cristal compensado por temperatura es suficientemente confiable.

4.2 Sintetizador Fractional-N

El LVFRAC-N U200 se compone de un predivisor, un divisor de bucle programable, la lógica del divisor de control, un detector de fase, una bomba de carga, un conversor A/D para modulación digital de baja frecuencia, un atenuador simétrico empleado para equilibrar la modulación analógica de alta y baja frecuencia, un multiplicador de voltaje positivo de 13 V, una interfaz serie para control y un superfiltro para los 5 V regulados.

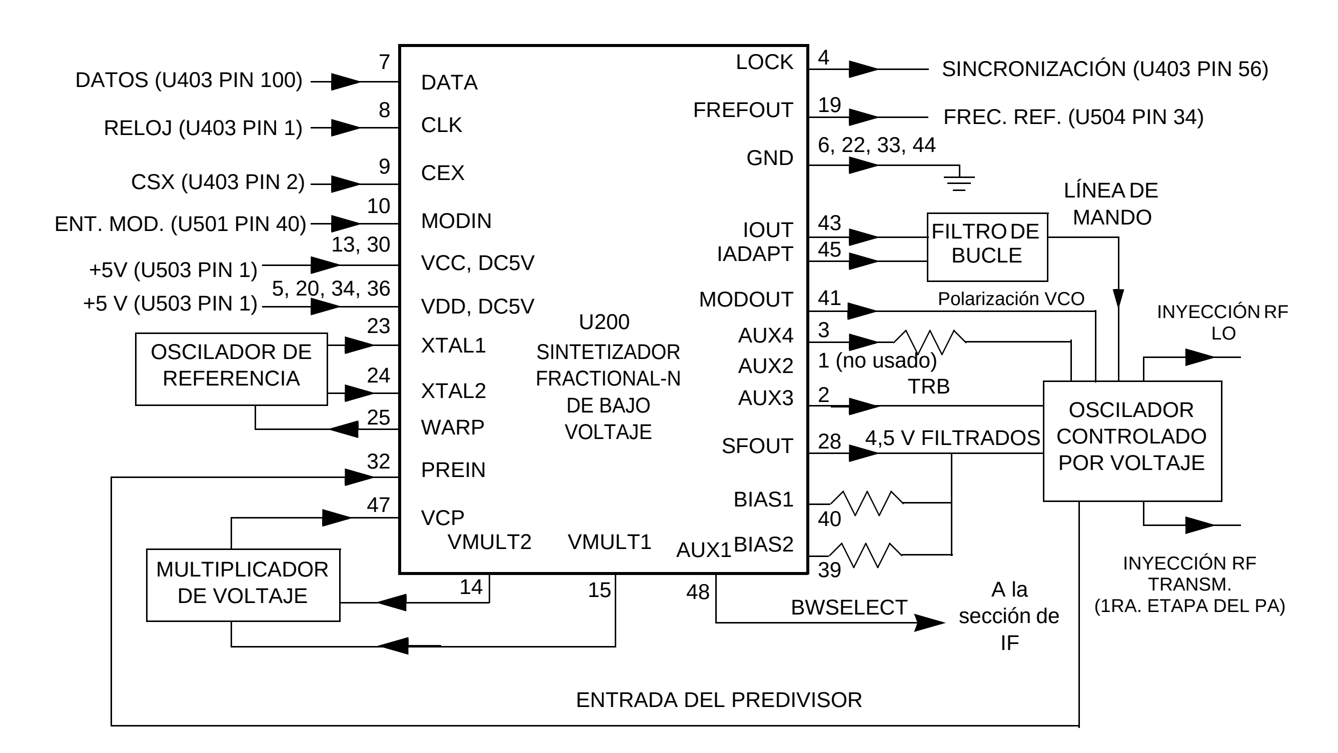


Figura 2-3 Diagrama de bloques del sintetizador de UHF

Un voltaje de 5 V aplicado a la entrada del superfiltro (pin 30 de U200) proporciona una salida de voltaje de 4,5 V CC (VSF) en el pin 28 de U200. Éste proporciona 4,5 V al búfer del VCO, U201.

A fin de generar el alto voltaje necesario para alimentar la etapa de salida del detector de fase (bomba de carga) en el pin VCP (pin 47 de U200), partiendo de una alimentación de bajo voltaje de 3,3 V CC, se emplea un multiplicador de voltaje positivo de 13 V (D200, D201 y condensadores C2024, 2025, 2026, 2055, 2027, 2001).

La salida de sincronización (LOCK) (pin 4 de U200) proporciona información acerca del estado de sincronización del bucle del sintetizador. Un nivel alto en esta salida es señal de un bucle estable. El pin 19 de U200 proporciona una frecuencia de referencia de 16,8 MHz.

4.3 Oscilador controlado por voltaje (VCO)

El oscilador controlado por voltaje (VCO) consta del circuito integrado VCO/búfer(VCOBIC, U201), los circuitos "Tank" de transmisión y recepción, las etapas búfer de recepción externas y la circuitería de modulación.

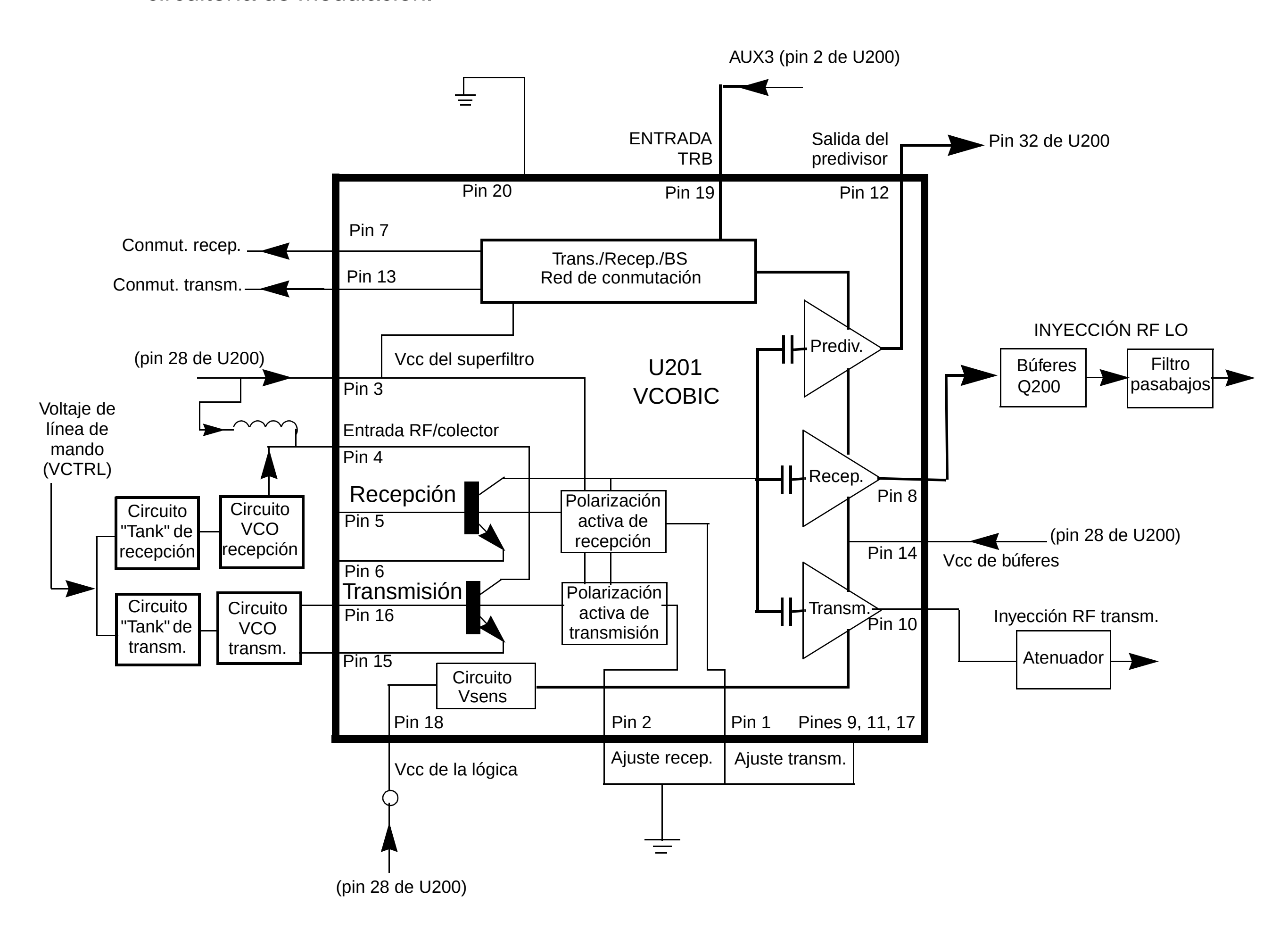


Figura 2-4 Diagrama de bloques del VCO de UHF

El VCOBIC junto con el LVFRAC-N (U200) generan las frecuencias requeridas en los modos de transmisión y recepción. La línea TRB (pin 19 de U201) determina cuál VCO y cuál búfer están habilitados (un nivel alto activa la salida de transmisión en el pin 10, y un nivel bajo activa la salida de recepción en el pin 8). Una muestra de la señal de la salida habilitada se encamina desde el pin 12 de U201 (PRESC_OUT), pasando por un filtro pasabajos, hasta el pin 32 de U200 (PREIN).

Un voltaje de línea de mando entre 3,0 V y 10,0 V en el varactor D204 sintoniza el VCO de transmisión dentro del rango de frecuencias de 403 a 440 MHz, y en el D203 sintoniza el VCO de recepción en el rango de frecuencias de 358,175 a 395,125 MHz.

El amplificador de recepción externo se emplea para aumentar la salida del pin 9 de U201, de 3-4 dBm a los 15 dBm requeridos para el funcionamiento adecuado del mezclador. En el modo de transmisión, la señal de modulación proveniente del LVFRAC-N (pin 41 del U200) se aplica al VCO mediante el circuito de modulación D205, R212, R211, C2073.

4.4 Funcionamiento del sintetizador

El sintetizador se compone de un circuito integrado FRAC-N de bajo voltaje (LVFRAC-N), un oscilador de referencia, los circuitos de bomba de carga, los circuitos de filtro de bucle y una fuente de alimentación de CC. La señal de salida (PRESC_OUT) del VCOBIC (pin 12 del U201) se alimenta a PREIN, pin 32 de U200, a través de un filtro pasabajos que atenúa las frecuencias armónicas y proporciona un nivel de entrada adecuado al LVFRAC-N, con la finalidad de cerrar el bucle del sintetizador.

El predivisor del sintetizador (U200) es un predivisor de doble módulo con relaciones de división seleccionables. La relación de división del predivisor se controla a través de un divisor de bucle, el cual recibe las entradas a través de la SPI. La salida del predivisor se aplica al divisor de bucle. La salida del divisor de bucle se conecta al detector de fase, el cual compara la señal de salida del divisor de bucle con la señal de referencia. La señal de referencia se genera a través de una cadena divisora de la señal del oscilador de referencia (Y201).

La señal de salida del detector de fase es una señal de CC pulsada que se encamina a la bomba de carga. La bomba de carga suministra una corriente por el pin 43 de U200 (IOUT). El filtro de bucle (compuesto de R224, R217, R234, C2074, C2075, C2077, C2078, C2079, C2080, C2028 y L205) transforma esta corriente en un voltaje que se aplica a los diodos varactores D203 y D204 para transmisión y recepción respectivamente. La frecuencia de salida la determina este voltaje de control. La corriente se puede ajustar a un valor fijo en el LVFRAC-N o a un valor determinado por las corrientes que circulan por BIAS 1 (pin 40 de U200) o BIAS 2 (pin 39 de U200). Las corrientes se ajustan variando el valor de R200 y R206 respectivamente. La selección de las tres diferentes fuentes de polarización se realiza mediante programación de software.

Para modular el bucle del sintetizador, se emplea un método de modulación de dos sectores a través de la entrada MODIN (pin 10 del U200) del LVFRAC-N. La señal de audio se aplica al convertidor A/D (trayecto de baja frecuencia) y al atenuador simétrico (trayecto de alta frecuencia). El convertidor A/D transforma la señal de modulación analógica de baja frecuencia en un código digital que se aplica el divisor de bucle, lo cual hace que la portadora se desvíe. El atenuador simétrico se usa para ajustar la sensibilidad de la desviación del VCO con señales moduladoras de alta frecuencia. La salida del atenuador simétrico se presenta en el puerto MODOUT del LVFRAC-N (pin 41 de U200) y se conecta al varactor de modulación del VCO, D205.

5.0 Descripción de funcionamiento del controlador

En esta sección se presenta una descripción detallada del funcionamiento del radio y sus componentes. El radio principal es un diseño de una sola tarjeta, compuesto del transmisor, el receptor y los circuitos controladores. La unidad de control se conecta mediante un cable de extensión. La unidad de control contiene LED indicadores, botones, un conector de micrófono y un parlante.

Además del cable de alimentación y del cable de antena, se puede enchufar un cable de accesorio a un conector ubicado en la parte posterior del radio. El cable de accesorio permite conectar accesorios al radio como, por ejemplo, un parlante externo, un conmutador de emergencia, un botón PTT accionado con el pie, un detector de ignición, etc.

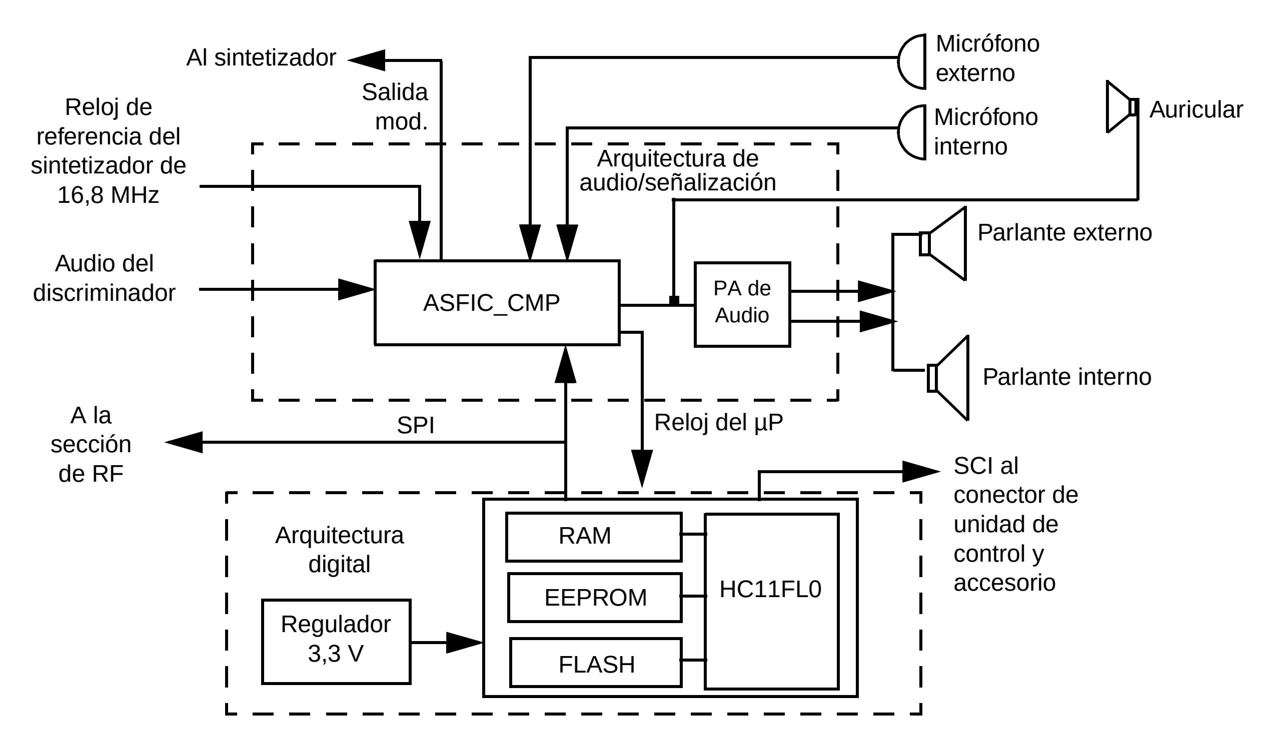


Figura 2-5 Diagrama de bloques del controlador

5.1 Distribución de la alimentación del radio

La distribución de voltaje la proporcionan cinco dispositivos separados:

- FET canal P U514 - Batt + (Ext_SWB+)
- LM2941T U501 - 9,3 V
- LP2951CM U503 - 5 V
- MC 33269DTRK U508 - 3,3 V
- LP2986ILDX U510 - 3,3 V digitales

El voltaje de CC aplicado al conector P2 alimenta directamente la siguiente circuitería:

- Control electrónico de encendido/apagado
- Amplificador de potencia de RF
- FET canal P de 12 voltios - U514
- Regulador de 9,3 V
- PA de audio

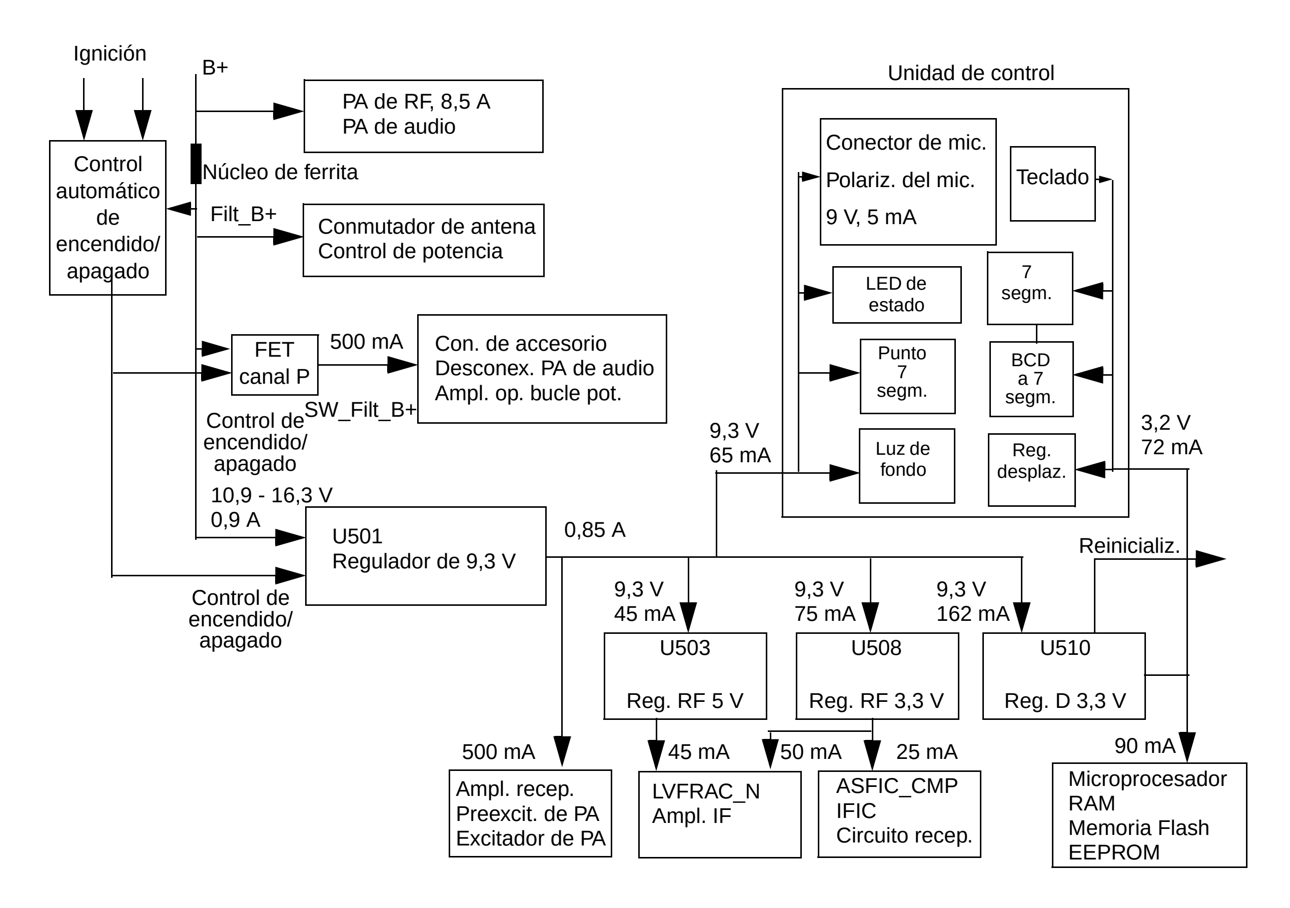


Figura 2-6 Diagrama de bloques de distribución de la alimentación de CC

El regulador U501 se emplea para generar los 9,3 V requeridos por algunos circuitos de audio, los circuitos de RF y la circuitería de control de potencia. Los condensadores de entrada y salida se usan para reducir el ruido de alta frecuencia. Las resistencias R5001 / R5081 ajustan el voltaje de salida del regulador. Esta salida del regulador se habilita electrónicamente mediante una señal de 0 V en el pin 2. Q502, Q505 y R5038 se usan para deshabilitar el regulador cuando el radio se apaga.

El regulador de voltaje U510 proporciona 3,3 V a los circuitos digitales. El voltaje de alimentación proviene de la fuente de 9,3 V regulada. Los condensadores de entrada y salida se usan para reducir el ruido de alta frecuencia y para evitar que la operación resulte afectada durante condiciones transitorias de la batería. U510 proporciona una salida de reinicialización que cae a 0 voltios si la salida del regulador cae por debajo de 3,1 voltios. Este componente se emplea para reinicializar el controlador con el fin de prevenir un funcionamiento incorrecto.

El regulador de voltaje U508 proporciona 3,3 V a los circuitos de RF y al ASFIC_CMP. Los condensadores de entrada y salida se usan para reducir el ruido de alta frecuencia y para evitar que la operación resulte afectada durante estados transitorios de la batería.

El regulador de voltaje U503 proporciona 5 V a los circuitos de RF. Los condensadores de entrada y salida se usan para reducir el ruido de alta frecuencia y para evitar que la operación resulte afectada durante condiciones transitorias de la batería.

El voltaje VSTBY, que se deriva directamente del voltaje de alimentación a través de los componentes R5103 y VR502, se emplea para proteger los datos de la memoria RAM interna. El condensador C5120 permite la desconexión del voltaje de la batería por un par de segundos sin que se pierdan los parámetros de la memoria RAM. El diodo doble D501 impide que la circuitería del radio descargue este condensador. Cuando se conecta el voltaje de alimentación al radio, C5120 se carga a través de R5103 y D501.

5.2 Dispositivos de protección

El diodo VR500 protege frente a descargas electrostáticas, así como frente a inversión de polaridad del voltaje de alimentación y desconexión de cargas.

VR692 - VR699 proporcionan protección frente a descargas electrostáticas.

5.3 Encendido/apagado automático

El radio puede ser encendido de cualquiera de las tres formas siguientes:

- Conmutador de encendido (modo sin ignición)
- Conmutador de ignición y conmutador de encendido (modo con ignición)
- Emergencia

5.3.1 Modo sin ignición

Cuando el radio se conecta por primera vez a la batería del vehículo, Q500 entra en saturación, Q503 se corta, FILT_SW_B+ pasa a través de R5073, D500 y el pin 6 de S5010 (conmutador de encendido). Cuando S5010 está encendido, Filt_B+ pasa a través del pin 5 de S5010, D511, R5069, R5037 y la base de Q505, lo cual hace que se sature éste último. Esto lleva al pin 2 de U501 a 0,2 V a través de R5038 y D502, y activa tanto a U514 como al regulador de 9,3 V, que a su vez suministra voltaje a todos los demás reguladores y hace que se encienda el radio. Cuando a U504 (ASFIC_CMP) le llegan 3,3 V, GCB2 se coloca en 3,3 V, y mantiene a Q505 en saturación, lo que produce el apagado suave.

5.3.2 Modo con ignición

Cuando la ignición se conecta por primera vez, se genera una corriente alta a través del colector de Q500. Esto saca de saturación a Q500 y consecuentemente Q503 se corta. El pin 6 de S5010 recibe el voltaje de ignición a través de R601 (para desconexión de cargas), R610, (R610 y C678 protegen frente a descargas electrostáticas), VR501, R5074 y D500. Cuando S5010 está encendido, FILT_SW_B+ pasa a través del pin 5 de S5010, D511, R5069, R5037 y la base de Q505, lo cual hace que se sature éste último. Esto lleva el pin 2 de U501 a 0,2 V a través de R5038 y D502, y activa tanto a U514 como al regulador de 9,3 V, que a su vez suministra voltaje a todos los demás reguladores y hace que se encienda el radio. Cuando a U504 (ASFIC_CMP) le llegan

3,3 V, GCB2 se coloca en 3,3 V, y mantiene a Q505 en saturación, lo que produce el apagado suave.

Cuando la ignición esta apagada, Q500 y Q503 están también apagados por lo que el pin 6 de S5010 recibe 0 V de la ignición, mientras que Q504 pasa de saturación a corte y ONOFF_SENSE se pone a 3,3 V y le indica al radio que debe realizar un apagado suave mediante el cambio de GCB2 a ‘0’ después del proceso de registro, si es necesario.

5.3.3 Modo de emergencia

Cuando se acciona el conmutador de emergencia (pin 9 de P1) la base de Q506 se conecta a tierra a través de la línea EMERGENCY _ACCES_CONN. Esto hace que Q506 se apague y consecuentemente la resistencia R5020 lleva el colector de Q506 y la base de Q506 a niveles por encima de 2 V. El transistor Q502 se enciende y lleva el pin 2 de U501 a tierra, lo que hace que el radio se encienda. Cuando el conmutador de emergencia se suelta, R5030 lleva la base de Q506 a 0,6 V. Esto hace que el colector del transistor Q506 se ponga en un nivel bajo (0,2 V), y apague de esta forma a Q502.

Mientras que el radio está encendido, el µP monitorea el voltaje en la entrada de emergencia del conector de accesorio a través del pin 62 de U403. Se pueden distinguir tres estados diferentes: kit de emergencia no conectado, kit de emergencia conectado (no presionado) y emergencia presionada.

Si el conmutador de emergencia no se ha conectado o la conexión al interruptor de emergencia está interrumpida, el divisor de resistencias R5030 / R5049 ajusta el voltaje alrededor de 3,14 V (indica que no se ha encontrado el kit de emergencia por la línea EMERGENCY_SENSE). Si hay un conmutador de emergencia conectado, una resistencia a tierra dentro del conmutador reduce el voltaje en la línea EMERGENCY _SENSE, lo cual indica al µP que el conmutador de emergencia está conectado. Cuando el conmutador de emergencia se acciona, la línea EMERGENCY _SENSE se lleva a tierra. El diodo VR503 limita el voltaje para proteger la entrada del µP.

Mientras que EMERGENCY _ACCES_CONN está a nivel bajo, el µP comienza su ejecución, interpreta que la entrada de emergencia está activa a través del nivel de voltaje en el pin 64 del µP y lleva la salida DC POWER ON del pin 13 del ASFIC CMP a un nivel lógico alto. Este nivel alto mantiene a Q505 en saturación para realizar un apagado suave.

5.4 Sintetizador de reloj del microprocesador

La fuente de reloj del sistema del µP es generada por el ASFIC CMP (U504). Al arranque, el circuito integrado del sintetizador (FRAC-N) genera una forma de onda de 16,8 MHz que se envía de la sección de RF al pin 34 del ASFIC CMP. Para el controlador de la tarjeta principal, el ASIFC CMP utiliza 16,8 MHz como señal de reloj de entrada de referencia para su sintetizador interno. El ASFIC CMP, además de la circuitería de audio, tiene un sintetizador programable que puede generar una señal sintetizada dentro del rango de 1.200 Hz a 32,769 MHz en pasos de 1.200 Hz.

Al aplicársele el voltaje por primera vez, el ASFIC CMP genera una onda cuadrada predeterminada CMOS de 3,6864 MHz UP CLK (pin 28 de U504) la cual se encamina al µP (pin 90 de U403). Una vez que el µP comienza a funcionar, reprograma el sintetizador de reloj del ASFIC CMP con una frecuencia de reloj superior (usualmente 7,3728 ó 14,7456 MHz) y seguidamente continúa la operación.

El ASFIC CMP puede reprogramarse para cambiar las frecuencias del sintetizador de reloj a varias horas, según las características del software que se esté ejecutando. Asimismo, la frecuencia del

reloj del sintetizador cambia ligeramente si existe la posibilidad de que las armónicas de la fuente de reloj interfieran con la frecuencia deseada de recepción del radio.

El bucle sintetizador del ASFIC CMP utiliza C5025, C5024 y R5033 para ajustar el tiempo de conmutación y la inestabilidad de la salida del reloj. Si el sintetizador no puede generar la frecuencia de reloj requerida, se coloca de nuevo en la salida predeterminada de 3,6864 MHz.

Debido a que el sintetizador del ASFIC CMP y el sistema del µP no funcionan sin el reloj de referencia de 16,8 MHz (y los reguladores de voltaje), debe ser el primero en verificarse durante la depuración del sistema.

5.5 Interfaz de periféricos serie (SPI)

El µP se comunica con muchos de los circuitos integrados a través del puerto SPI. Este puerto consiste en SPI TRANSMIT DATA (MOSI) (datos de transmisión de SPI) (pin 100 del U403), SPI RECEIVE DATA (MISO) (datos de recepción de SPI) (pin 99 del U403), SPI CLK (reloj de la SPI) (pin 1 del U403) y las líneas de selección de chip que van a los diferentes circuitos integrados, los cuales se conectan a SPI PORT (puerto de SPI) (BUS). Este BUS es un bus síncrono, en el cual la señal del reloj de sincronización CLK se envía simultáneamente con los datos de SPI (SPI TRANSMIT DATA o SPI RECEIVE DATA). Por consiguiente, cuando hay actividad, ya sea en SPI TRANSMIT DATA o bien en SPI RECEIVE DATA, debe haber una señal uniforme en CLK. SPI TRANSMIT DATA se usa para enviar datos en serie del µP a un dispositivo, y SPI RECEIVE DATA se usa para enviar datos de un dispositivo al µP.

Hay dos circuitos integrados en el bus SPI: ASFIC CMP (pin 22 del U504) y la memoria EEPROM (U400). En la sección de RF hay un circuito integrado en el bus SPI: el sintetizador FRAC-N. La línea de selección del chip CSX proveniente del pin 2 del U403 se comparte entre el ASFIC CMP y el sintetizador FRAC-N. Cada uno de estos circuitos integrados lee los datos de la SPI y cuando la información de dirección enviada coincide con la dirección del circuito integrado, los datos siguientes se procesan.

Cuando el µP necesita programar cualquiera de estos circuitos integrados, lleva la línea de selección de chip CSX a un nivel lógico “0” y envía los datos correspondientes junto con las señales de reloj. La cantidad de datos enviados a los diversos circuitos integrados es diferente; p. ej., el ASFIC CMP puede recibir hasta 19 bytes (152 bits). Después de que los datos han sido enviados, la línea de selección de chip regresa a un nivel lógico “1”.

5.6 Interfaz serie SBEP

La interfaz serie SBEP permite al radio comunicarse con el Software de Programación (CPS) o con el Sintonizador Universal (Universal Tuner), ya sea a través de la caja de interfaz del radio (RIB) o del cable con RIB interna. Esta interfaz se conecta con la SCI a través del conector de la unidad de control (pin 17 de J2) y con el conector de accesorio P1-6 y contiene BUS+. La línea es bidireccional, lo que significa que tanto el radio como la RIB pueden manejar la línea. El µP envía datos serie y recibe datos serie a través del pin 97. Cuando el µP detecta actividad en la línea BUS+, comienza la comunicación.

5.7 Entrada/salida de uso general

El controlador cuenta con seis líneas de uso general (PROG I/O) disponibles en el conector de accesorio P1 para interconectarse con opciones externas. Las líneas PROG IN 3 y 6 son líneas de

entrada, PROG OUT 4 es una línea de salida y PROG IN OUT 8, 12 y 14 son bidireccionales. La configuración de software y de hardware del modelo de radio define la función de cada puerto.

- PROG IN 3 puede usarse como una entrada de PTT externa, o como otras señales, según lo especifique el CPS. El µP lee este puerto a través del pin 72 y Q412.
- PROG OUT 4 puede utilizarse como una salida de alarma externa, programada por el CPS. El transistor Q401 es controlado por el µP (pin 55 de U403).
- PROG IN 6 puede usarse como una entrada normal, programada por el CPS. El µP lee este puerto a través del pin 73 y Q411. Este pin también se emplea para comunicarse con la RIB si la resistencia R421 está colocada.
- DIG IN OUT 8, 12 y 14 son líneas bidireccionales y utilizan la misma configuración del circuito. Cada puerto utiliza una salida Q416, Q404, Q405 controlada por los pines 52, 53, 54 del µP. Los puertos de entrada se leen a través de los pines 74, 76 y 77 del µP; usando Q409, Q410, Q411.

5.8 Funcionamiento normal del microprocesador

Para este radio, el µP se configura para funcionar en uno de los dos modos: el modo ampliado o el modo de autocarga (bootstrap). En el modo ampliado, el µP utiliza los dispositivos de memoria externa para funcionar, mientras que en el modo de autocarga el µP usa únicamente su memoria interna. Durante el funcionamiento normal del radio, el µP trabaja en modo ampliado tal como se describe más adelante.

Durante el funcionamiento normal, el µP (U403) trabaja en modo ampliado y tiene acceso a 3 dispositivos de memoria externa: U400 (EEPROM), U402 (SRAM) y U404 (memoria Flash). También, dentro del µP hay 3 Kilobytes de memoria RAM interna, así como la lógica para seleccionar dispositivos de memoria externa.

El espacio en memoria para la EEPROM externa (U400), denominado Codeplug, contiene la información del radio que es específica del cliente. Esta información incluye parámetros tales como: 1) la banda de operación del radio, 2) las frecuencias asignadas a cada canal, y 3) información de sintonización.

La SRAM externa (U402), así como el espacio en memoria de la propia RAM interna del µP, se usan para cálculos temporales requeridos por el software durante su ejecución. Todos los datos almacenados en estas dos ubicaciones se pierden cuando el radio se apaga.

El µP cuenta con un bus de direcciones de 16 líneas de dirección (ADDR 0 - ADDR 15), y con un bus de datos de 8 líneas de datos (DATA 0 - DATA 7). También tiene 3 líneas de control: CSPROG (pin 38 de U403) para la selección de chip por el pin 30 de U404 (FLASH), CSGP2 (pin 41 de U403) para la selección de chip por el pin 20 de U404 (SRAM) y PG7_R_W (pin 4 de U403) para la selección de lectura o escritura. La memoria EEPROM externa (pin 1 de U400).

Cuando el µP está funcionando normalmente, las líneas de dirección y de datos deben estar cambiando entre los niveles lógicos CMOS. Específicamente, los niveles lógicos altos deben estar entre 3,1 y 3,3 V, mientras que los niveles bajos deben estar entre 0 y 0,2 V. No deben observarse otros niveles intermedios, y los tiempos de subida y caída deben ser < 30 ns.

Las líneas de direcciones de orden inferior (ADDR 0 - ADDR 7) y las líneas de datos (DATOS 0 - DATOS 7) deben estar cambiando a velocidad alta; p. ej., habrá que ajustar el barrido del osciloscopio a 1 us/div. o más rápido para poder observar los impulsos individuales. En las líneas de control del µP deben observarse transiciones CMOS de alta velocidad.

En el µP, las líneas XIRQ (pin 48 de U403), MODA LIR (pin 58 de U403), MODB VSTPY (pin 57 de U403) y RESET (pin 94 de U403) deben estar en nivel lógico alto en todo momento durante el funcionamiento normal. Cuando una línea de datos o de dirección se abre o se cortocircuita con una línea adyacente, un síntoma común es que la línea de reinicialización ("RESET") se pone a nivel lógico bajo periódicamente, con un período del orden de 20 ms. En el caso de líneas cortocircuitadas, es posible que también se detecte periódicamente la línea en un nivel intermedio, es decir, alrededor de 2,5 V, lo cual ocurre cuando las líneas unidas intentan colocarse en niveles opuestos.

Las entradas del µP MODA LIR (pin 58 de U403) y MODB VSTPY (pin 57 de U403) deben estar a nivel lógico “1” para que el µP comience a funcionar correctamente. Después de que el µP comienza a funcionar, periódicamente genera impulsos en estas líneas para determinar el modo de funcionamiento deseado. Mientras que la unidad central de procesamiento (CPU) está funcionado, MODA LIR se comporta como salida CMOS con drenaje abierto y se pone a nivel lógico bajo cada vez que el µP comienza una nueva instrucción. Una instrucción normalmente requiere entre 2 y 4 ciclos de bus externo, o de búsqueda y carga (fetch) de instrucciones de la memoria.

Hay ocho puertos del convertidor analógico a digital (A/D) en U403 marcados dentro del bloque del dispositivo como PEO - PE7. Estas líneas monitorean el nivel de voltaje dentro del rango de 0 a 3,3 V de la línea de entrada y convierten ese nivel en un número comprendido entre 0 y 255, el cual es leído por el software para tomar la acción apropiada.

5.9 Memoria estática de acceso aleatorio (SRAM)

La SRAM (U402) contiene cálculos temporales del radio o parámetros que pueden cambiar muy frecuentemente, y que son generados y almacenados por el software durante la operación normal. La información se pierde cuando el radio se apaga.

Esto permite al dispositivo un número ilimitado de ciclos de escritura. La señal CS de U402 (proveniente del pin CSGP2 de U403) se pone en un nivel lógico bajo para indicar los accesos a SRAM. A U402 se le denomina comúnmente RAM externa, a diferencia de la RAM interna de 3 kilobytes que forma parte del 68HC11FL0. Ambos espacios de memoria RAM sirven para el propósito. Sin embargo, la RAM interna se usa para guardar los valores calculados que se acceden más frecuentemente.

Los condensadores C402 y C411 sirven para filtrar el ruido de CA que pueda surgir en los 3,3 V de U402.

6.0 Audio de la tarjeta de control y circuitos de señalización

6.1 Circuito integrado del filtro de señalización de audio y X-pand (ASFIC CMP)

El ASFIC CMP (U504) empleado en el controlador tiene las siguientes cuatro funciones:

1. Conformación del audio de recepción/transmisión (filtraje, amplificación, atenuación).
2. Señalización de recepción/transmisión (PL/DPL/HST/MDC)
3. Detección de la señal de silenciador
4. Generación de la señal de reloj del µP

El ASFIC CMP se programa a través del bus SPI (pines 20, 21 y 22 de U504), que normalmente recibe 19 bytes. Esta programación establece varios trayectos dentro del ASFIC CMP para encaminar el audio y/o la señalización a través de los bloques correspondientes de filtraje, ganancia y atenuación. EL ASFIC CMP también tiene 6 bits de control general (GCB0-5), que son salidas de niveles CMOS y se emplean para lo siguiente:

- GCBO: selector de ancho de banda
- GCB1: enciende y apaga el PA de audio
- GCB2: "DC Power On" enciende y apaga el regulador de voltaje (y el radio)
- GCB3: control del pin 9 del MUX U509 para seleccionar entre el trayecto de micrófono de bajo costo y el trayecto de micrófono estándar.
- GCB4: control del pin 11 del MUX U509 para seleccionar entre el trayecto de recepción no filtrado y el trayecto de recepción filtrado en el conector de accesorio.
- GCB5: control del pin 10 del MUX U509 para seleccionar entre el enmudecedor del trayecto de transmisión no filtrada y el trayecto de transmisión no filtrada.

7.0 Circuitos de audio de transmisión

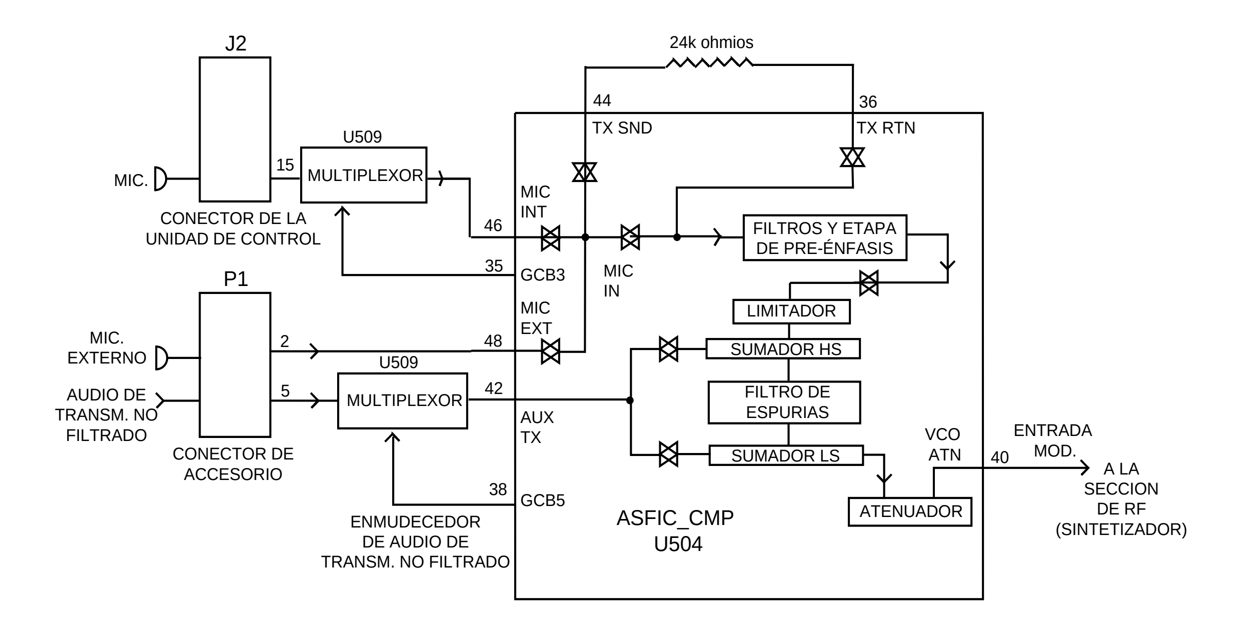


Figura 2-7 Trayectos de audio de transmisión

7.1 Trayecto de entrada de micrófono

El radio acepta 2 trayectos distintos de micrófono, conocidos como micrófono interno (desde la unidad de control J2-15) y micrófono externo (desde el conector de accesorio P1-2) y un trayecto

auxiliar ("FLAT TX AUDIO" [audio de transmisión no filtrada], desde conector de accesorio P1-5). Los micrófonos usados en el radio requieren un voltaje CC de polarización provisto por una red de resistencias.

Los dos trayectos de las entradas de audio del micrófono entran al ASFIC CMP por el pin 48 de U504 (micrófono externo) y el pin 46 de U504 (micrófono interno). El micrófono se enchufa en la unidad de control del radio y se conecta a la señal CC de audio a través del pin 15 de J2. Seguidamente, la señal se envía a través de C5045 al MUX U509 que selecciona uno de dos trayectos con ganancias diferentes para aceptar micrófonos de bajo costo (micrófonos sin amplificador incorporado) y micrófonos estándar.

7.1.1 Micrófono estándar

El pin "Hook" (gancho) está unido eléctricamente al gancho del micrófono dentro del micrófono estándar. Cuando el micrófono está descolgado, se envían 3,3 V a R429 a través de R458, D401, y el divisor de voltaje R429/R430 hace que aparezcan 0,7 V en MIC_SENSE (µP U403-67). U403 monitorea este voltaje y envía un comando al ASFIC_CMP, U504, para poner GCB3 en ‘1’. La señal de audio se encamina desde C5045 a través de U509-3 (Z1), R5072, U507, R5026, C5091, R5014, pasando por C5046, al pin 46 de U504, micrófono interno (C5046 de 100 nF produce un polo en 159 Hz con la impedancia del micrófono interno, U504-46, de 16K ohmios). Los 9,3 V CC se envían a través de R5077, R5075 a J2-15, y se generan 4,65 V con la impedancia del micrófono. C5010 proporciona una tierra de CA para generar una impedancia de CA de 510 ohmios a través de R5075, y filtra el voltaje de alimentación de 9,3 V CC para polarización del micrófono.

Nota: La señal de audio en el pin 46 de U504 debe ser de aproximadamente 12 mV para 1,5 kHz o 3 kHz de desviación con 12,5 kHz o 25 kHz de separación entre canales.

La señal del micrófono externo entra al radio por el pin 2 del conector de accesorio P1 y se encamina a R5054 a través de la línea EXT MIC. R5078 y R5076 proporcionan 9,3 V CC de polarización. El divisor de resistencias R5054/R5070 divide la señal de entrada entre 5,5 y proporciona protección a la entrada del amplificador CMOS. R5076 y C5009 proporcionan un trayecto a tierra de CA de 510 ohmios que ajusta la impedancia de entrada para el micrófono y determina la ganancia con base en la resistencia de emisor en el circuito del amplificador del micrófono.

C5047 funciona como un condensador de bloqueo de CC. La señal de audio en el pin 48 de U504 debe ser de aproximadamente 14 mV para 1,5 kHz o 3 kHz de desviación con 12,5 KHz o 25 KHz de separación entre canales.

La señal de audio de transmisión no filtrado (FLAT TX AUDIO) en el pin 5 del conector de accesorio P1 se alimenta del ASFIC CMP (del pin 42 de U504 al pin 2 de U509, hasta el pin 15 de U509, pasando a través del circuito del amplificador operacional U506 y de C5057).

El ASFIC tiene un AGC interno que puede controlar la ganancia del trayecto de audio del micrófono. El µP puede habilitar y deshabilitar el AGC. Otra función que se puede habilitar y deshabilitar en el ASFIC es la función VOX. Este circuito, junto con el condensador C5023 en el pin 7 de U504, proporcionan el voltaje CC que permite al µP detectar el audio del micrófono. El ASFIC se puede también programar para enviar el audio del micrófono al parlante para aplicaciones de megafonía.

7.2 Monitoreo de PTT y procesamiento de audio de transmisión

El PTT del micrófono interno se monitorea a través del pin 71 del µP U403. El radio transmite cuando este pin está en “0” y selecciona dentro del ASFIC_ CMP U504 el trayecto de micrófono interno. Cuando el PTT del micrófono interno está en “0”, el PTT del micrófono externo se pone a tierra a través de D402. El PTT del micrófono externo se monitorea mediante el pin 72 de U403 a través de los circuitos del Q412. El radio transmite cuando este pin está en “0” y selecciona dentro del ASFIC _CMP U504 el trayecto del micrófono externo.

Dentro del ASFIC CMP, el audio del micrófono se filtra para eliminar componentes de frecuencia fuera de la banda de voz de 300 a 3.000 Hz, y se pre-enfatiza si está habilitada la funcionalidad de pre-énfasis. Seguidamente esta señal se limita para prevenir una desviación excesiva en el transmisor. El audio limitado del micrófono se envía a través de un sumador, que se utiliza para agregar datos de señalización, y acto seguido se lleva a un filtro de espurias para eliminar los componentes espectrales de alta frecuencia que pueda haber generado el limitador. Posteriormente, el audio se envía a un atenuador que fue sintonizado en fábrica o en campo para ajustar la cantidad adecuada de desviación de FM. El audio de transmisión sale del ASFIC CMP en el pin 40 de U504, MOD IN, y a continuación se envía a la sección de RF.

8.0 Circuitos de señalización de transmisión

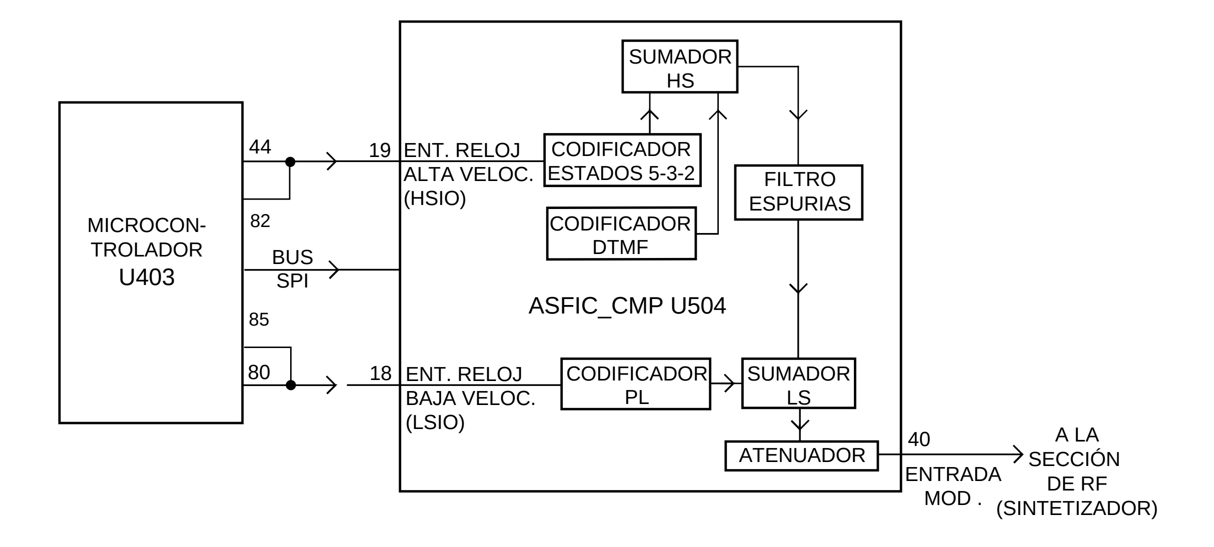


Figura 2-8 Trayecto de señalización de transmisión

Desde el punto de vista del hardware, hay tres tipos de señalización:

- Datos subaudibles (PL / DPL / tono de conexión) que se suman con la señalización o la voz transmitida;
- Los datos DTMF para comunicación telefónica en sistemas convencionales y troncalizados; y
- Señalización audible, incluidas las señales MDC y de sistemas troncalizados de alta velocidad.

Nota: Los tres tipos son manejados por el hardware mientras que el software del radio determina cuál tipo de señalización está disponible.

8.1 Datos subaudibles (PL/DPL)

Los datos subaudibles implican una señalización cuyo ancho de banda está por debajo de 300 Hz. Las formas de onda PL y DPL se utilizan para la operación en modo convencional, mientras que los tonos de conexión se emplean para la operación de canales de voz en modo troncalizado. El tono de conexión de sistemas troncalizados es simplemente un tono PL a un nivel de desviación más alto que el PL en un sistema convencional. Aun cuando se le llaman "datos subaudibles", el espectro de frecuencia real de estas formas de onda puede llegar hasta 250 Hz, por lo que pueden ser perceptibles al oído humano. Sin embargo, el receptor del radio filtra todas las señales de audio por debajo de 300 Hz, de tal forma que estos tonos no sean oídos en dicho sistema.

En un momento dado, U504 (ASFIC CMP) sólo puede generar un tipo de datos subaudibles. El proceso es como sigue: valiéndose del bus SPI, el µP programa el ASFIC CMP para ajustar la desviación adecuada para datos de baja velocidad y selecciona los filtros PL o DPL. Seguidamente, el µP genera una onda cuadrada que selecciona la entrada de codificación PL/DPL del ASFIC (LSIO), en el pin 18 de U504, a doce veces la velocidad de transmisión de datos deseada. Por ejemplo: para una frecuencia PL de 103 Hz, la frecuencia de la onda cuadrada sería 1236 Hz.

Esto activa un generador de tonos dentro de U504 el cual genera una aproximación en escalera a una onda sinusoidal de PL o a un patrón de datos de DPL. Esta forma de onda interna pasa a continuación por un filtro pasabajos y se suma a la voz o a los datos. Así, la forma de onda resultante de la suma aparece en el pin 40 de U504 (MOD IN), donde se envía a la tarjeta de RF, tal como se describió anteriormente al hablar de los circuitos de audio de transmisión. El tono de conexión del sistema troncalizado se genera en la misma forma que un tono PL.

8.2 Datos de alta velocidad

Los datos de alta velocidad se refieren a formas de onda de 3600 baudios, conocidas como palabras de señalización de entrada (ISW), que se emplean en un sistema troncalizado para comunicaciones de alta velocidad entre el controlador central y el radio. Para generar una ISW, el µP primero programa el ASFIC CMP (U504) con los ajustes adecuados de ganancia y de filtro. Seguidamente, envía impulsos de selección al pin 19 de U504 (HSIO) cuando se supone que los datos cambien de estado. El codificador de estados 5-3-2 de U504 (que está en un modo de dos estados) es alimentado al bloque sumador postlimitador y a continuación al filtro de espurias. Desde ese punto, se envía a través del atenuador de modulación y posteriormente sale del ASFIC CMP a la tarjeta de RF. Las señales MDC se generan básicamente de la misma forma que las señales ISW en sistemas troncalizados. Sin embargo, en algunos casos estas señales pueden pasar a través de un bloque de pre-énfasis de datos en el ASFIC CMP. Estos esquemas de señalización se basan también en el envío de una combinación de tonos de 1.200 Hz y 1.800 Hz solamente. El audio del micrófono se enmudece durante la señalización de datos de alta velocidad.

8.3 Datos de multifrecuencia de dos tonos (DTMF)

Los datos DTMF consisten en una forma de onda de dos tonos, empleada durante la operación de inteconexión telefónica. Son los mismos tipos de tonos que se oyen cuando se emplea un teléfono con teclado de tonos (“Touch Tone”).

Hay siete frecuencias, cuatro de ellas en el grupo bajo (697, 770, 852, 941 Hz) y tres en el grupo alto (1.209, 1.336, 1.477 Hz). Los tonos del grupo alto son generados por el µP (pin 46 de U403) mediante impulsos de selección en el pin 19 de U504 a seis veces la frecuencia de los tonos menores de 1440 Hz, o al doble de la frecuencia de los tonos mayores de 1440 Hz. Los tonos del

grupo bajo son generados por el ASFIC CMP, controlado por el µP a través del bus SPI. Dentro de U504, los tonos del grupo bajo y los del grupo alto se suman (con la amplitud de los tonos del grupo alto aproximadamente a 2 db por encima de las de los tonos del grupo bajo) y seguidamente se pre-enfatizan antes de ser enviados al sumador y al filtro de espurias. La forma de onda DTMF sigue el mismo trayecto que el descrito para los datos de alta velocidad.

9.0 Circuitos de audio de recepción

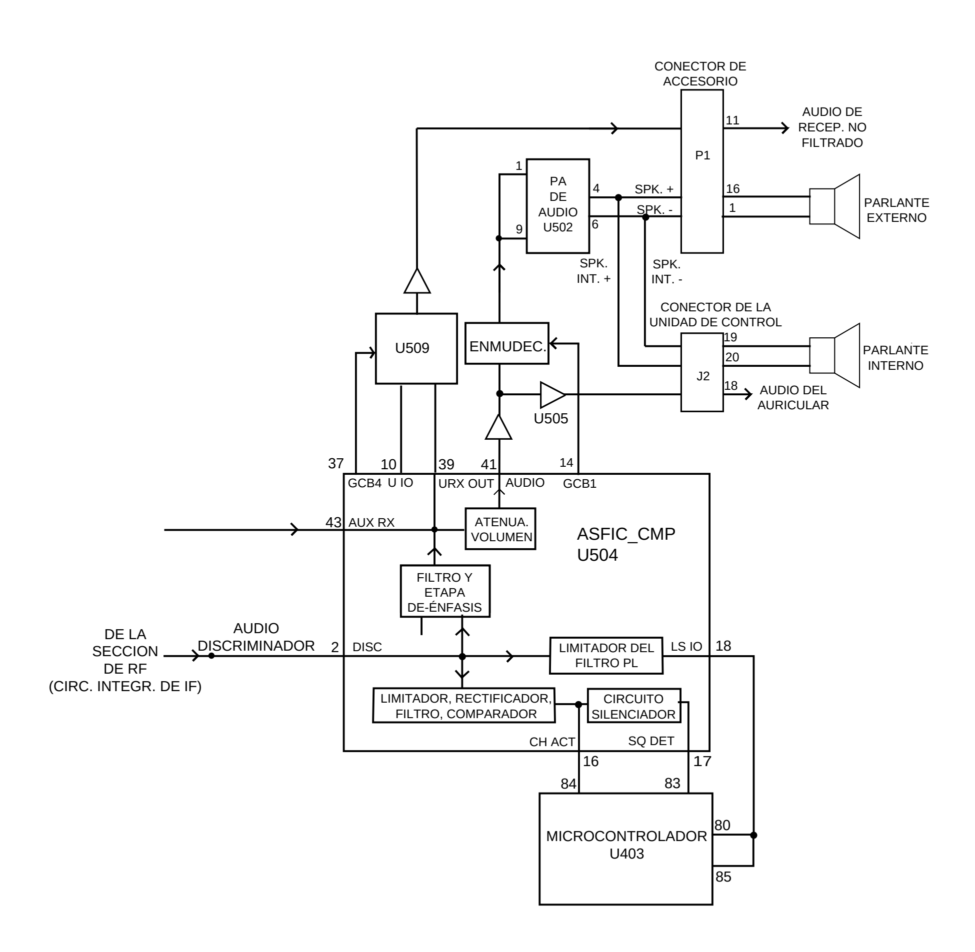


Figura 2-9 Trayectos de audio de recepción

9.1 Detección del silenciador

Los circuitos de RF del radio generan constantemente una salida en el discriminador (circuito integrado de frecuencia intermedia). Esta señal (DISC AUDIO) se encamina a la entrada DISC de la circuitería de detección del silenciador del ASFIC CMP (pin 2 de U504). Toda la circuitería de detección del silenciador se encuentra dentro del ASFIC CMP. Por lo tanto, desde el punto de vista del usuario, DISC AUDIO entra al ASFIC CMP, y el ASFIC CMP genera dos salidas de niveles lógicos CMOS con base en el resultado. Ellas son CH ACT (pin 16 de U504) y SQ DET (pin 17 de U504).

La señal del silenciador que entra al ASFIC CMP se amplifica, se filtra, se atenúa, y se rectifica. Seguidamente se envía al comparador para generar una señal con nivel activo alto en CH ACT. Se emplea un circuito de cola del silenciador para generar SQ DET (pin 17 de U504) a partir de CH ACT. CH ACT y de SQ DET presentan un nivel alto (nivel lógico “1”) cuando se detecta portadora; el resto del tiempo están a nivel bajo (nivel lógico “0”).

CH ACT se encamina al pin 84 del µP mientras que SQ DET se encamina al pin 83 del µP.

SQ DET se utiliza para determinar todas las decisiones de enmudecer y desenmudecer el audio, exceptuando el caso de rastreo convencional. En este caso, CH ACT es un preindicador ya que se genera un poco más rápido que SQ DET.

9.2 Procesamiento de audio y control de volumen digital

La señal de audio del receptor (DISC AUDIO) entra a la sección del controlador proveniente del circuito integrado de frecuencia intermedia donde se acopla en CC al ASFIC CMP a través de la entrada DISC en el pin 2 de U504. A continuación, la señal es aplicada a los trayectos de audio y de PL/DPL.

El trayecto de audio tiene un amplificador programable, cuyo ajuste se basa en el ancho de banda del canal por el que se está recibiendo, un filtro pasabajos para eliminar los componentes de frecuencia por encima de 3.000 Hz, y un filtro pasaaltos para eliminar los datos subaudibles por debajo de 300 Hz. Seguidamente, el audio recuperado pasa a través de un filtro de de-énfasis (si está habilitado para compensar el pre-énfasis que se emplea para reducir los efectos del ruido de FM). El circuito integrado envía el audio a través de un atenuador programable de 8 bits, cuyo nivel se ajusta dependiendo del valor del control de volumen. Finalmente, la señal de audio filtrada pasa a través de un búfer de salida dentro del ASFIC CMP. La señal de audio abandona el ASFIC CMP por la salida AUDIO (pin 41 de U504).

El µP programa el atenuador, valiéndose del bus SPI, según el ajuste de volumen. Los ajustes mínimo/máximo del atenuador se realizan con base en los parámetros del Codeplug.

Como las señales subaudibles se suman con la información de voz al transmitir, se deben separar de la información de voz antes de procesarlas. Toda señal subaudible entra al ASFIC CMP proveniente del circuito integrado de frecuencia intermedia por el pin 2 de U504 (DISC). Una vez dentro, pasa a través del trayecto PL/DPL. La señal primero pasa a través de uno de los dos filtros pasabajos, ya sea el filtro pasabajos PL o el filtro pasabajos DPL/LST. Cualquiera de estas señales posteriormente se filtra, se pasa a través del circuito limitador y sale al ASFIC CMP por LSIO (pin 18 de U504). En este punto, la señal aparecerá como una versión de una onda cuadrada de la señal subaudible que recibió el radio. El pin 80 del µP U403 decodificará la señal directamente para determinar si es el tono o el código que se encuentra actualmente activo en ese modo.

9.3 SPK+ y SPK- para amplificación de audio

La salida del potenciómetro de volumen digital del ASFIC CMP, pin 41 de U504, se encamina a través del condensador de bloqueo de CC (C5049) al PA de audio (pines 1 y 9 de U502).

El amplificador de potencia de audio (PA) tiene una salida invertida y una salida no invertida que producen la salida de audio diferencial SPK+/SPK- (pines 4 y 6 de U502).

El PA de audio se habilita a través del ASFIC CMP (GCB1 de U504). Cuando la base de Q501 está en nivel lógico bajo, el transistor está apagado y el pin 8 de U502 se pone a nivel alto valiéndose de

la resistencia elevadora R5041, con lo cual se enciende el PA de audio. El voltaje en el pin 8 de U502 debe estar por encima de 8,5 V CC para activar adecuadamente el dispositivo.

Si el voltaje está entre 3,3 V y 6,4 V, el dispositivo estará activo pero tendrá sus entradas (pines 1 y 9 de U502) apagadas. Ésta es una condición de enmudecimiento que se utiliza para evitar chasquidos de audio cuando el PA está habilitado.

Las salidas SPK+ y SPK- del PA de audio tienen una polarización CC que varía proporcionalmente con B+ (pin 7 de U502). El voltaje B+ de 11 V produce un desplazamiento de 5 V CC, mientras que el B+ de 17 V produce un desplazamiento de 8,5 V CC. Si alguna de estas líneas se conecta a tierra, es posible que el PA de audio se dañe. SPK+ y SPK- se encaminan al conector de accesorio (pines 1 y 16 de P1) y a la unidad de control (pines 19 y 20 de J2).

9.4 Audio del auricular

Ciertos accesorios del auricular tienen un parlante interno que requiere un nivel de voltaje diferente al provisto por U502. Para estos dispositivos se dispone de la señal AUDIO HANDSET en el pin 18 del conector J2 de la unidad de control.

El audio recibido de la salida del atenuador de volumen digital del ASFIC CMP se encamina al pin 2 de U505 para ser amplificado. Esta señal se envía desde la salida del amplificador operacional U505 al pin 18 de J2. Desde la unidad de control, esta señal se envía directamente al conector hembra del micrófono.

9.5 Audio filtrado y audio no filtrado

El audio de salida del ASFIC en el pin 39 de U504 ha pasado por el filtro y por la etapa de de-énfasis, pero no ha pasado a través del atenuador de volumen digital. La señal del pin 39 del ASFIC CMP U504 se envía por medio de R5034 a través de la compuerta del pin 12 de U509 y se acopla en CA al pin 6 de U505. La compuerta controlada por el puerto GCB4 del ASFIC CMP selecciona entre la señal de audio filtrada proveniente del pin 39 del ASFIC CMP (URXOUT) y la señal de audio no filtrada ("Flat Audio") proveniente del pin 10 ASFIC CMP (UIO). Las resistencias R5034 y R5021 determinan la ganancia del amplificador operacional para el audio filtrado en el pin 6 de U505, mientras que las resistencias R5032 y R5021 determinan la ganancia para el audio no filtrado. La salida del pin 7 de U505 se encamina al pin 11 de P1 a través del condensador de bloqueo de CC C5003. Observe que todo ajuste de volumen de la señal en este trayecto deberá ser realizado por el accesorio.

10.0 Circuitos de señalización de recepción

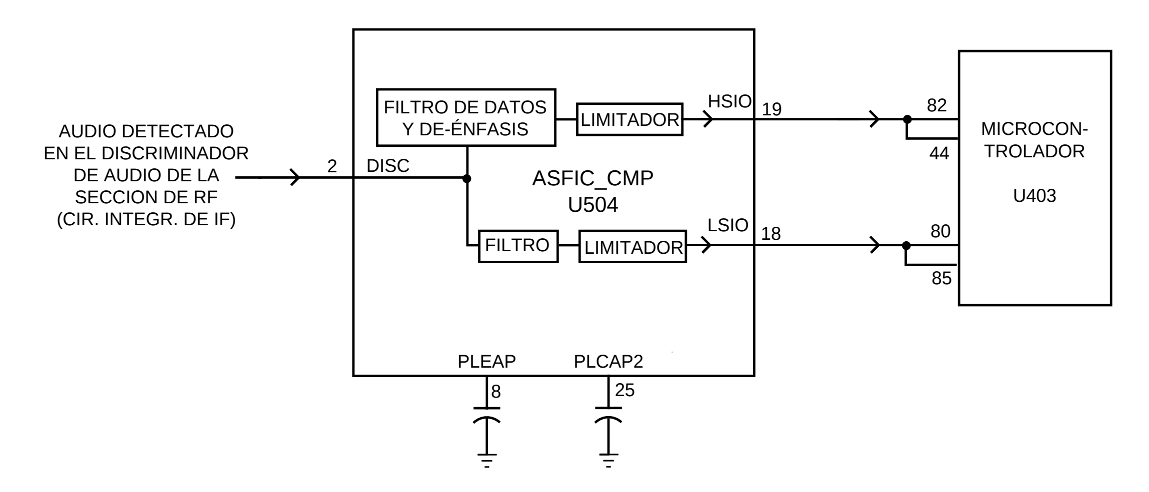


Figura 2-10 Trayectos de señalización de recepción

10.1 Decodificador de datos de alta velocidad y datos subaudibles (PL/DPL)

El ASFIC CMP (U504) se utiliza para filtrar y limitar todos los datos recibidos. Los datos ingresan al ASFIC CMP por la entrada DISC (pin 2 de U504). Dentro del U504 los datos se filtran de acuerdo con el tipo de datos (HS o LS), tras lo cual se limitan a un nivel digital de 0 - 3,3 V. Los datos de alta velocidad de sistemas troncalizados y MDC salen del pin 19 de U504, donde se conectan al µP por el pin 80 de U403.

La salida de los datos limitados de baja velocidad (PL, DPL y sistema troncalizado LS) salen por el pin 18 de U504, donde se conectan al µP en el pin 80 de U403.

Los datos de baja velocidad son leídos por el µP al doble de la frecuencia de la forma de onda de muestreo; un circuito de retención (latch) en el ASFIC CMP almacena un bit por cada ciclo de reloj. Los condensadores externos C5028 y C5026 ajustan el polo de baja frecuencia de un detector de cruces por cero en los circuitos limitadores para los datos PL y HS. La histéresis de estos circuitos limitadores se programa de acuerdo al tipo de datos recibidos.

10.2 Circuitos de tonos de alerta

Cuando el software determina que se necesita enviar al operador una realimentación audible (para indicar la presión correcta o incorrecta de una tecla), o indicar el estado del radio (sistema troncalizado ocupado, llamada telefónica, fallas del circuito), envía un tono de alerta al parlante. Esto se logra enviando datos a través del bus SPI al U504, lo cual establece el trayecto de audio hacia el parlante para los tonos de alerta. El tono de alerta puede generarse mediante una de dos formas: internamente, mediante el ASFIC CMP, o externamente, utilizando el µP y el ASFIC CMP.

Los tonos internos de alerta permitidos son 304, 608, 911, y 1.823 Hz. En este caso, un código contenido dentro del bus SPI se carga en el ASFIC CMP para fijar el trayecto y determinar la frecuencia del tono, y el nivel de volumen en el que se debe generar el tono. (No tiene que estar relacionado al ajuste de volumen de voz).

Para tonos externos de alerta, el µP puede generar cualquier tono dentro de la banda de audio de 100 a 3.000 Hz. Esto se logra haciendo que el µP genere una onda cuadrada que entra al ASFIC CMP por el pin 19 de U504. Dentro del ASFIC CMP, esta señal se envía al generador de tonos de alerta.

La salida del generador se suma en la cadena de audio justo después del bloque de de-énfasis del audio de recepción. Dentro de U504, el tono se amplifica y se filtra, y a continuación pasa a través del atenuador de volumen digital de 8 bits, el cual se carga normalmente con un valor especial para audio de tonos de alerta. El tono sale por el pin 41 de U504 y se encamina al PA de audio como audio recibido.

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO

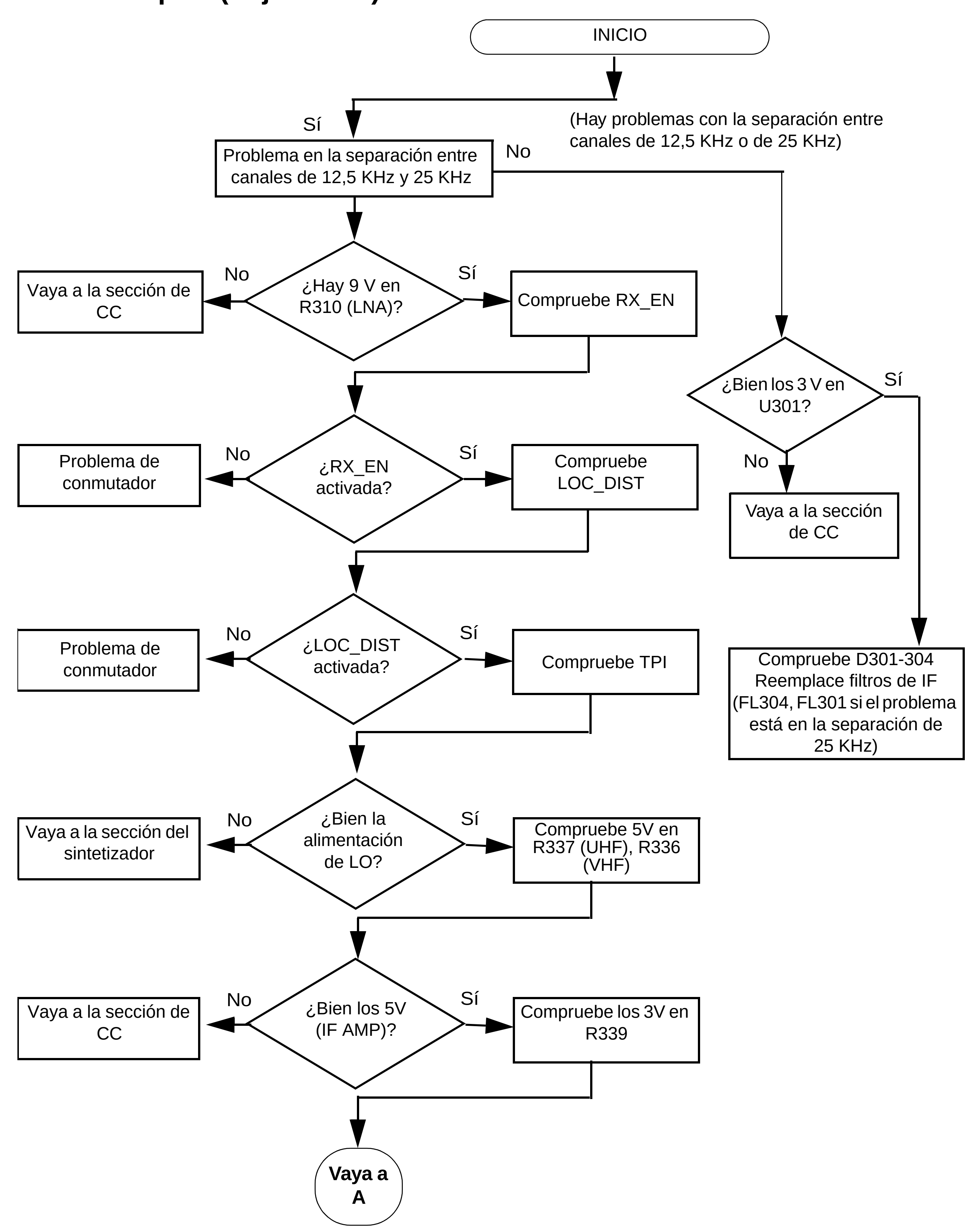
Capítulo 3

CUADROS DE SOLUCIÓN DE PROBLEMAS

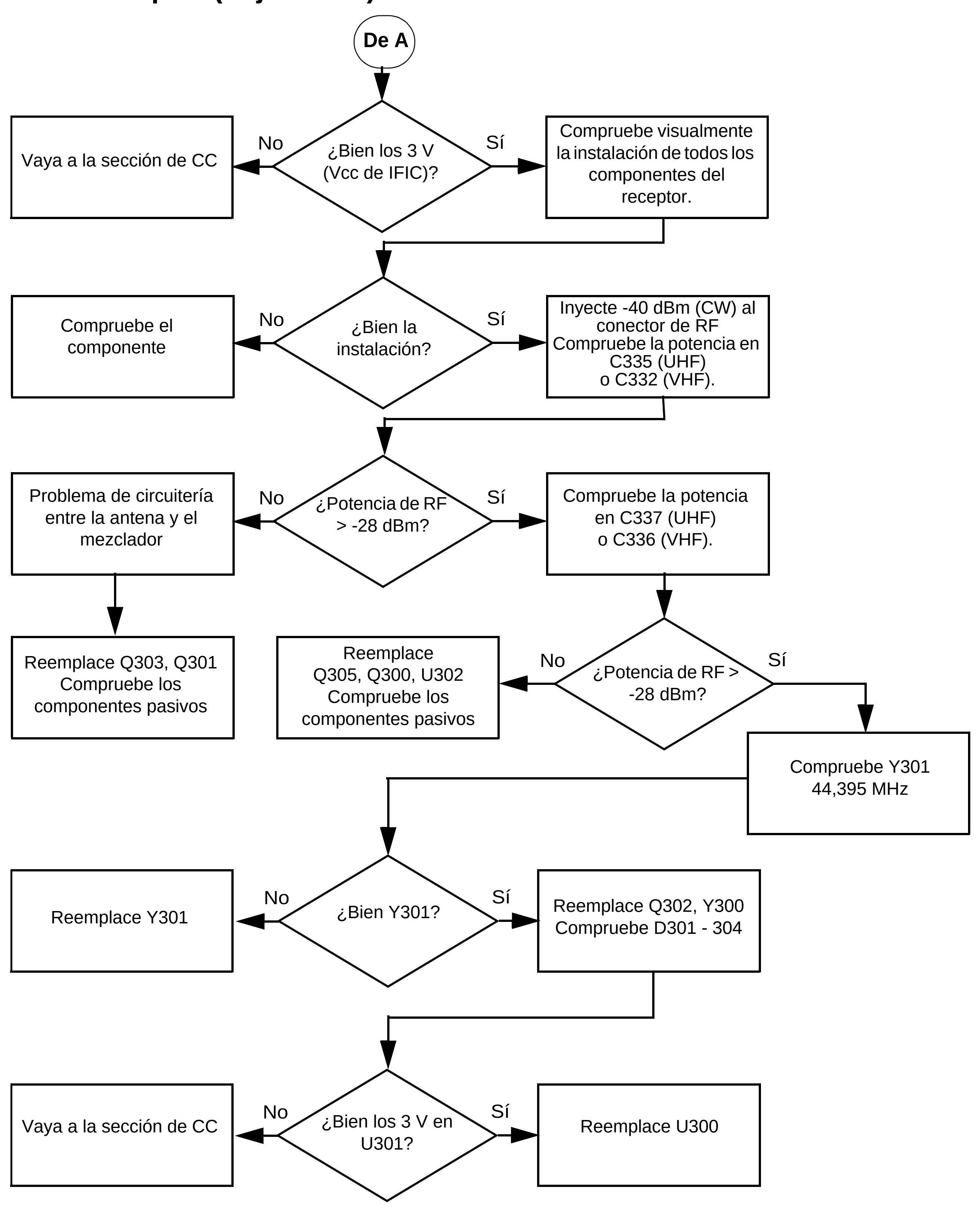
Esta sección contiene los diagramas de flujo detallados para solución de problemas. Estos diagramas deben ser usados como guía para la identificación de las áreas con problemas. Los mismos no sustituyen el conocimiento del funcionamiento de los circuitos y las técnicas perspicaces de solución de problemas. Es aconsejable consultar las descripciones detalladas de los circuitos correspondientes en las secciones de descripción del funcionamiento antes de intentar aplicar los siguientes procedimientos.

La mayoría de los diagramas de solución de problemas terminan indicando el reemplazo de un circuito integrado. Aun cuando no siempre se indica, es una buena práctica verificar los voltajes de alimentación y tierra del circuito integrado afectado, así como verificar la continuidad de la señal defectuosa y de los circuitos relacionados, antes de reemplazar cualquier circuito integrado. Por ejemplo, si una señal de reloj no está disponible en un determinado punto de destino, se debe verificar la continuidad desde el circuito integrado de origen antes de reemplazar el circuito integrado.

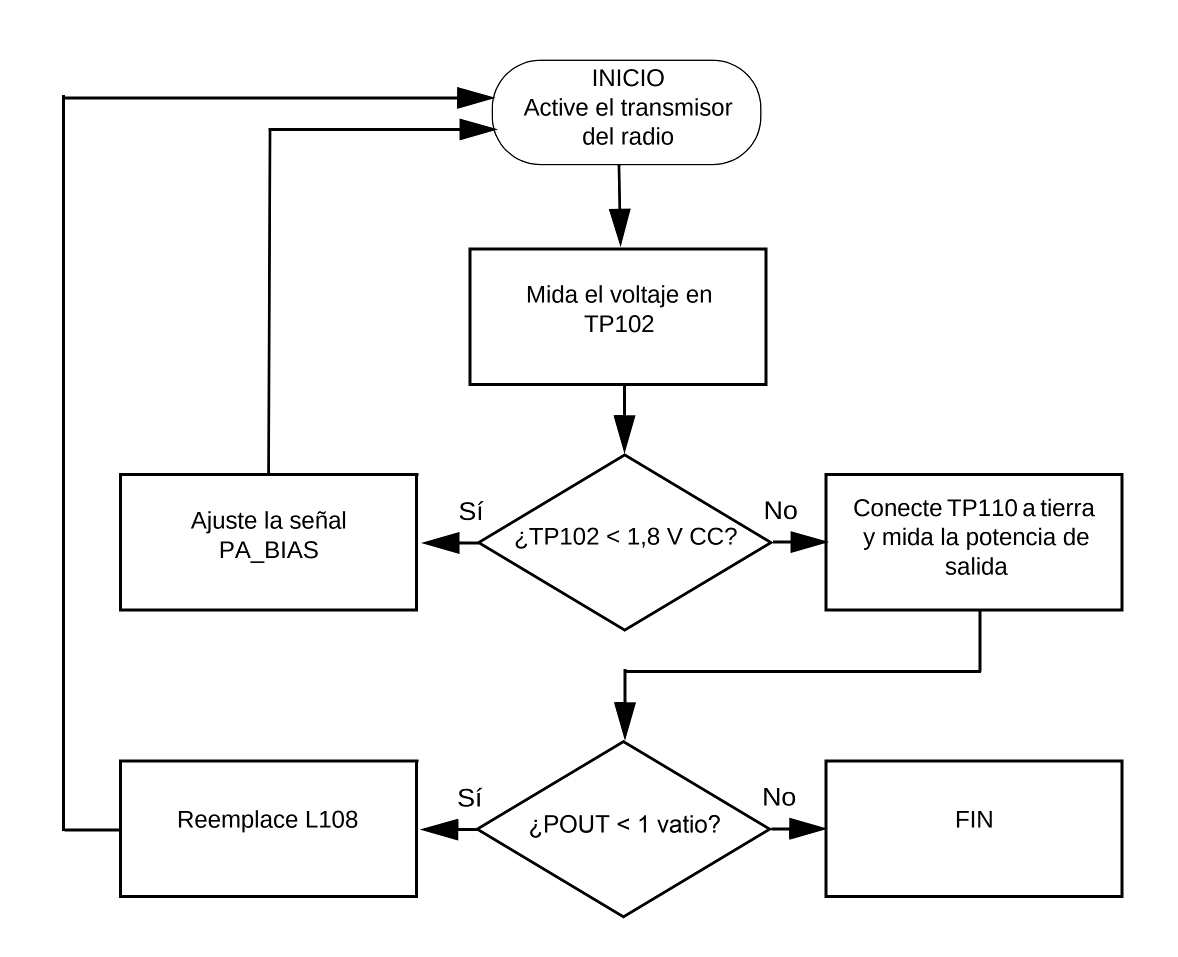
1.0 Diagrama de flujo para solución de problemas de RF del receptor (hoja 1 de 2)



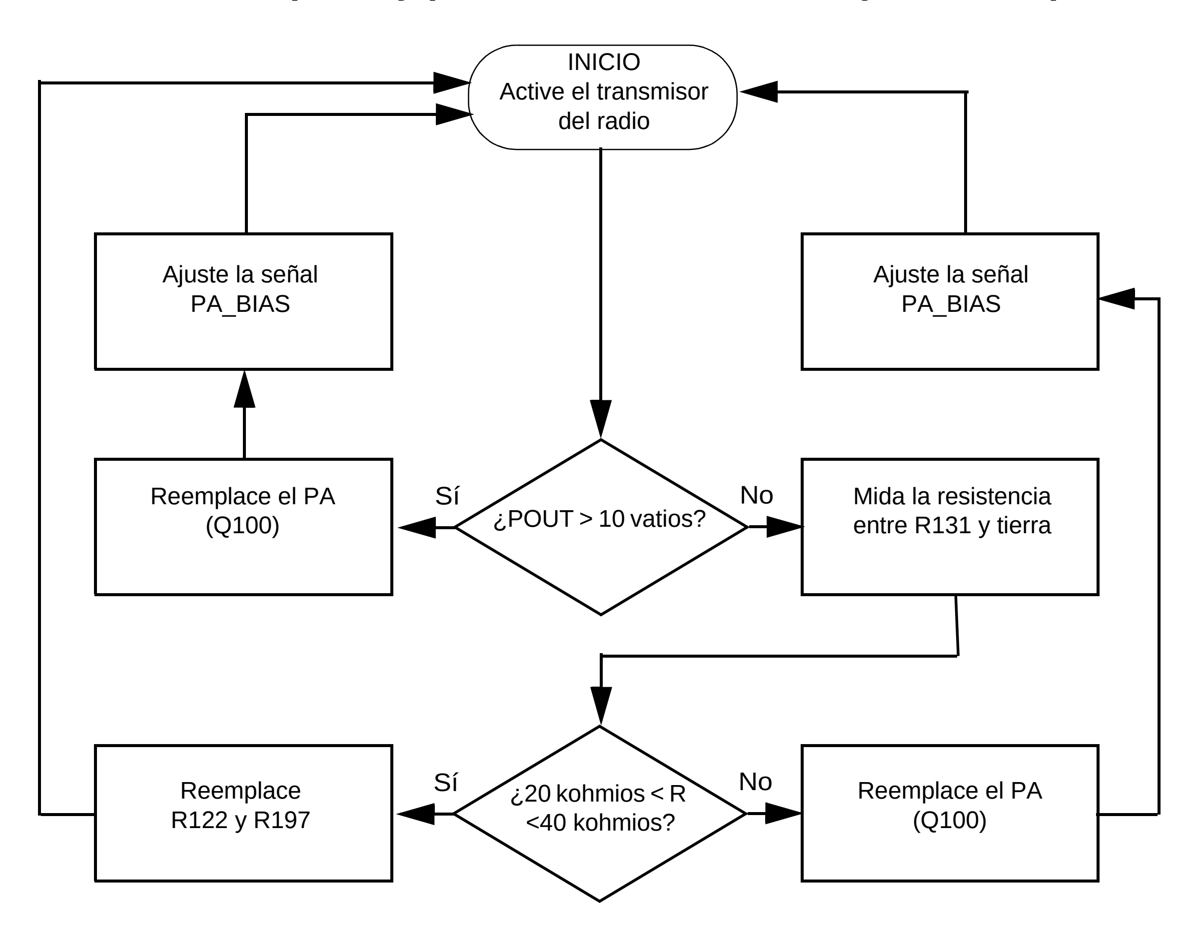
1.1 Diagrama de flujo para solución de problemas de RF del receptor (hoja 2 de 2)



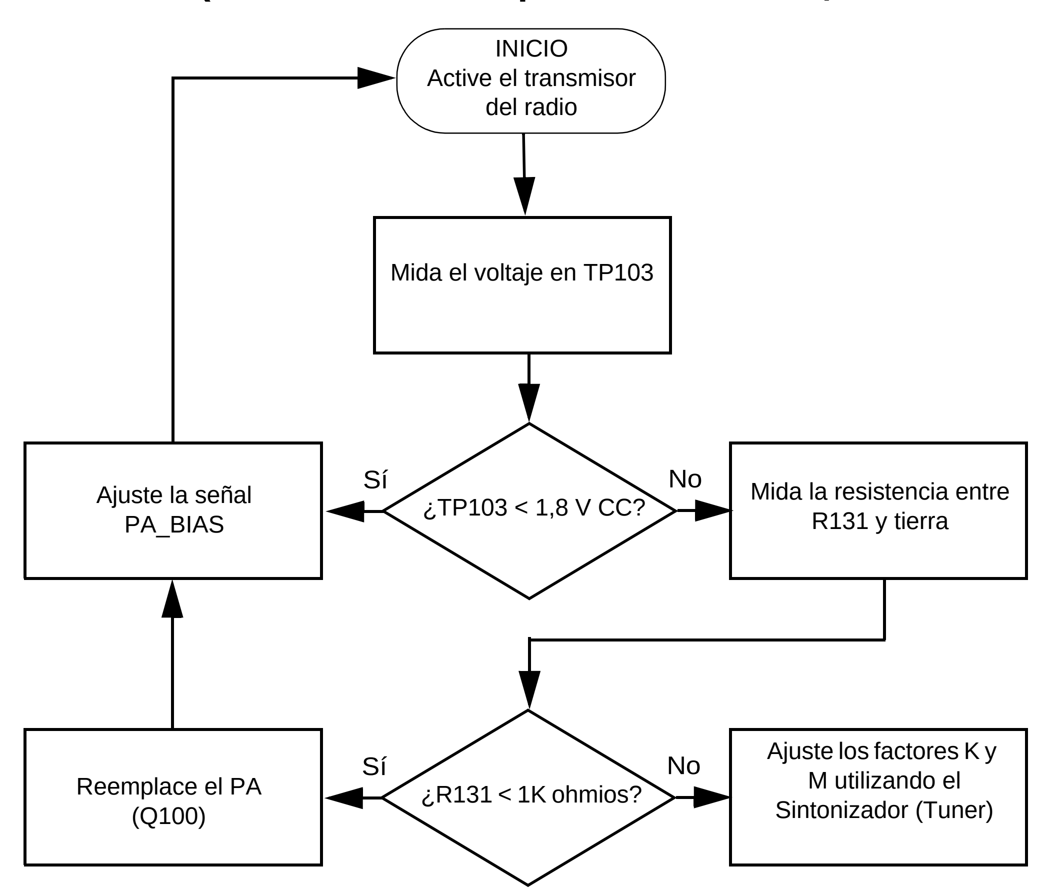
2.0 Diagrama de flujo para solución de problemas de RF del transmisor (no hay potencia de salida)



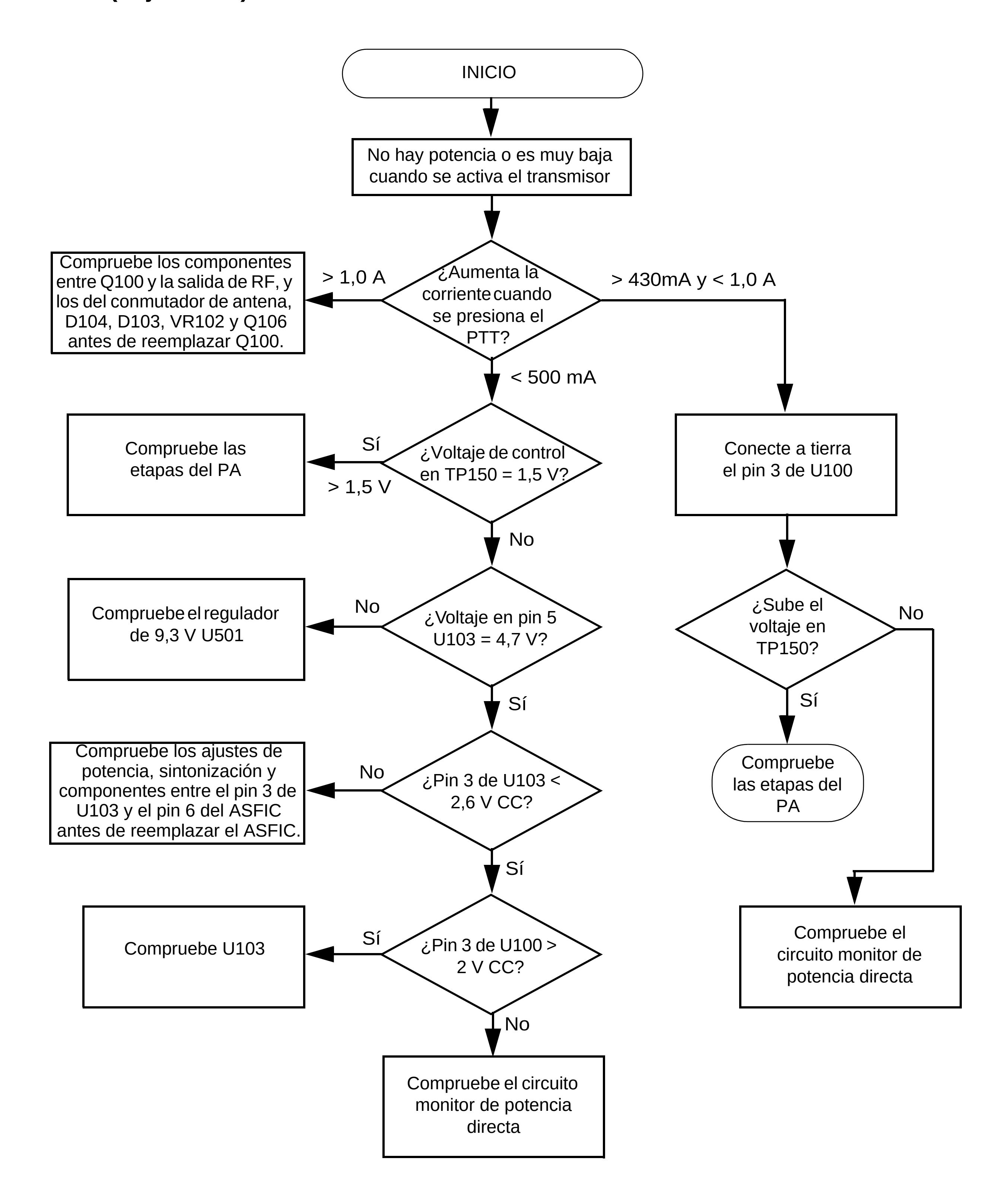
2.1 Diagrama de flujo para solución de problemas de RF del transmisor (no hay potencia de salida/no hay corriente)



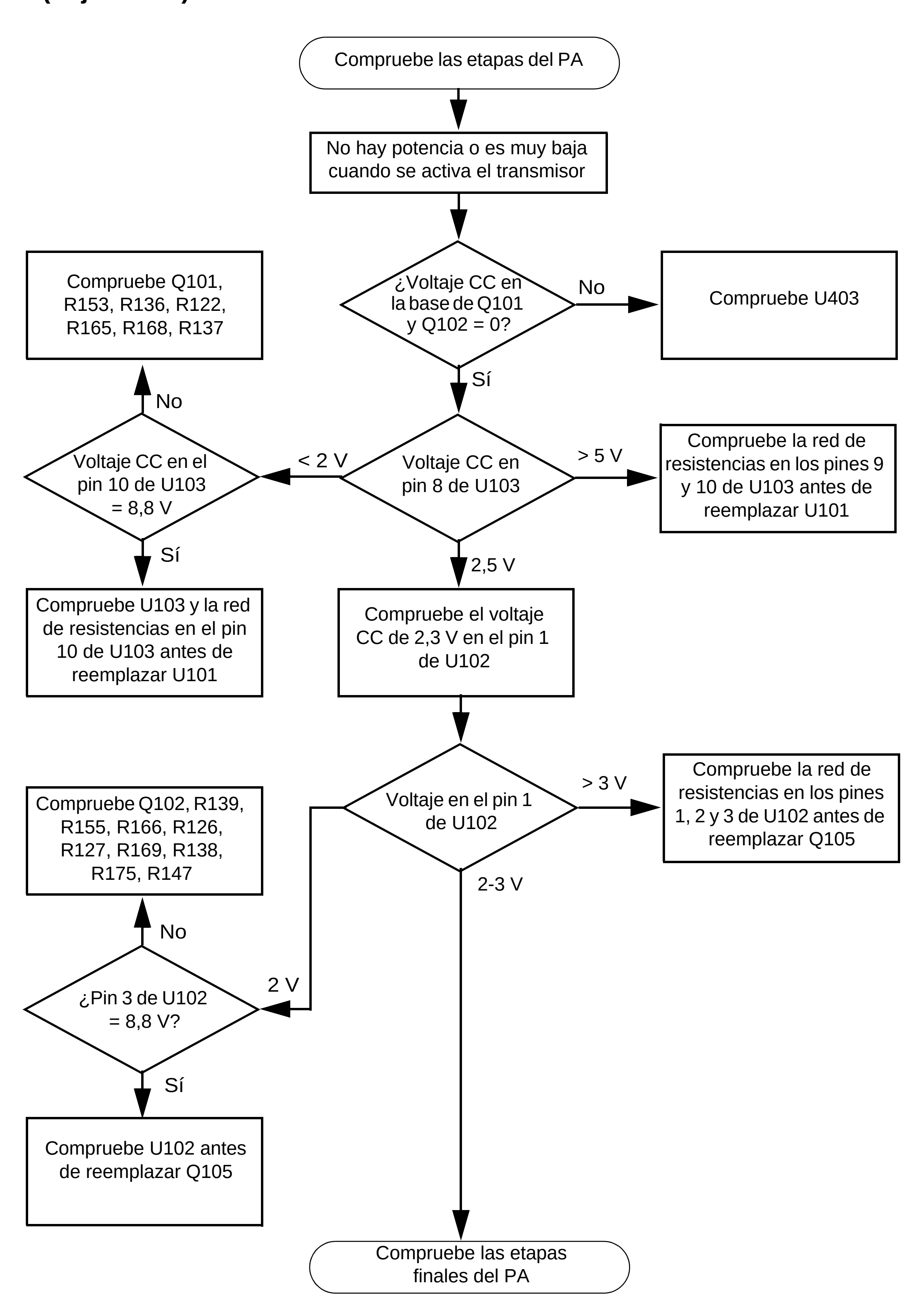
2.2 Diagrama de flujo para solución de problemas de RF del transmisor (no transmite a la potencia nominal)



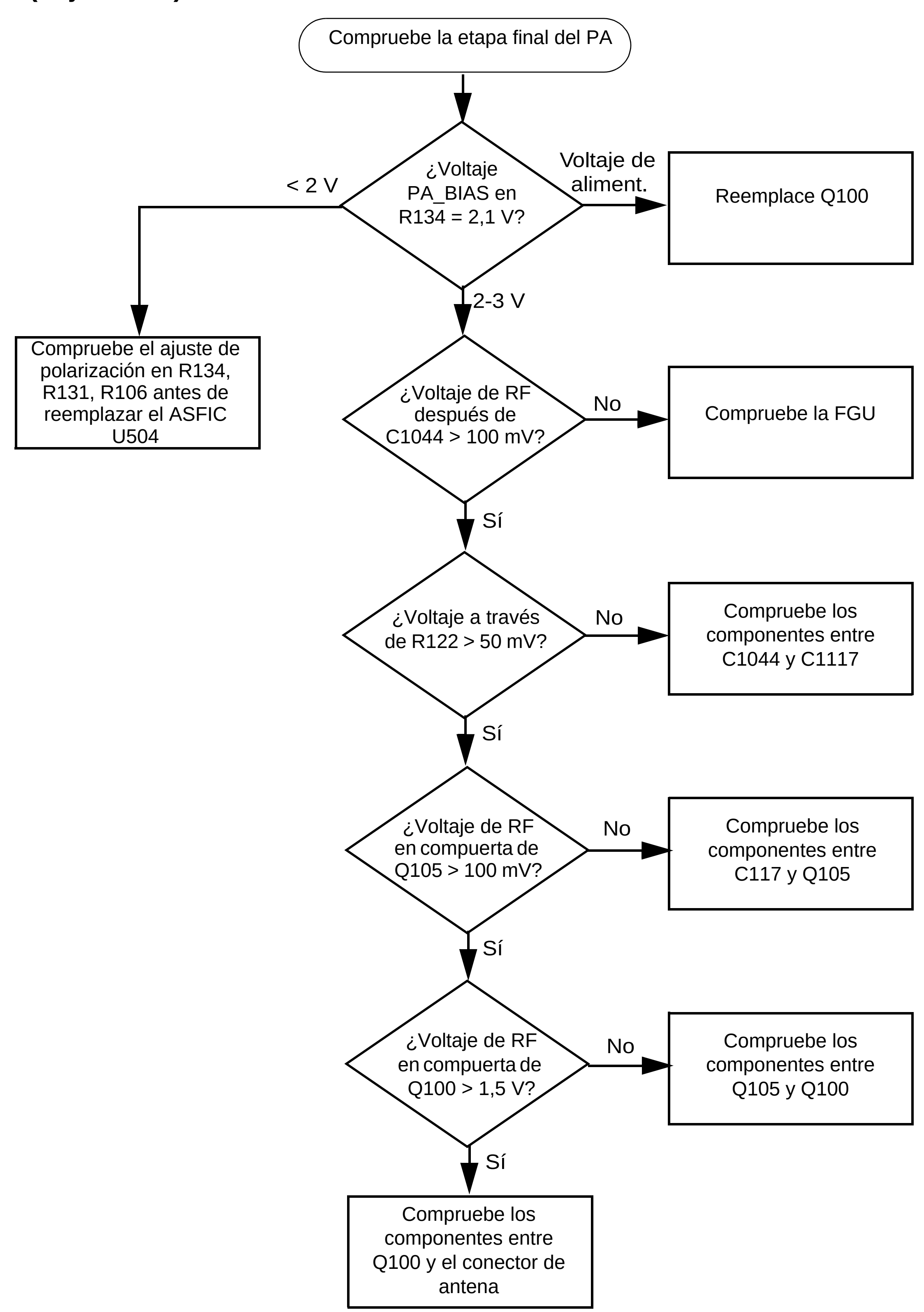
2.3 Diagrama de flujo para solución de problemas del transmisor de 25 W (hoja 1 de 3)



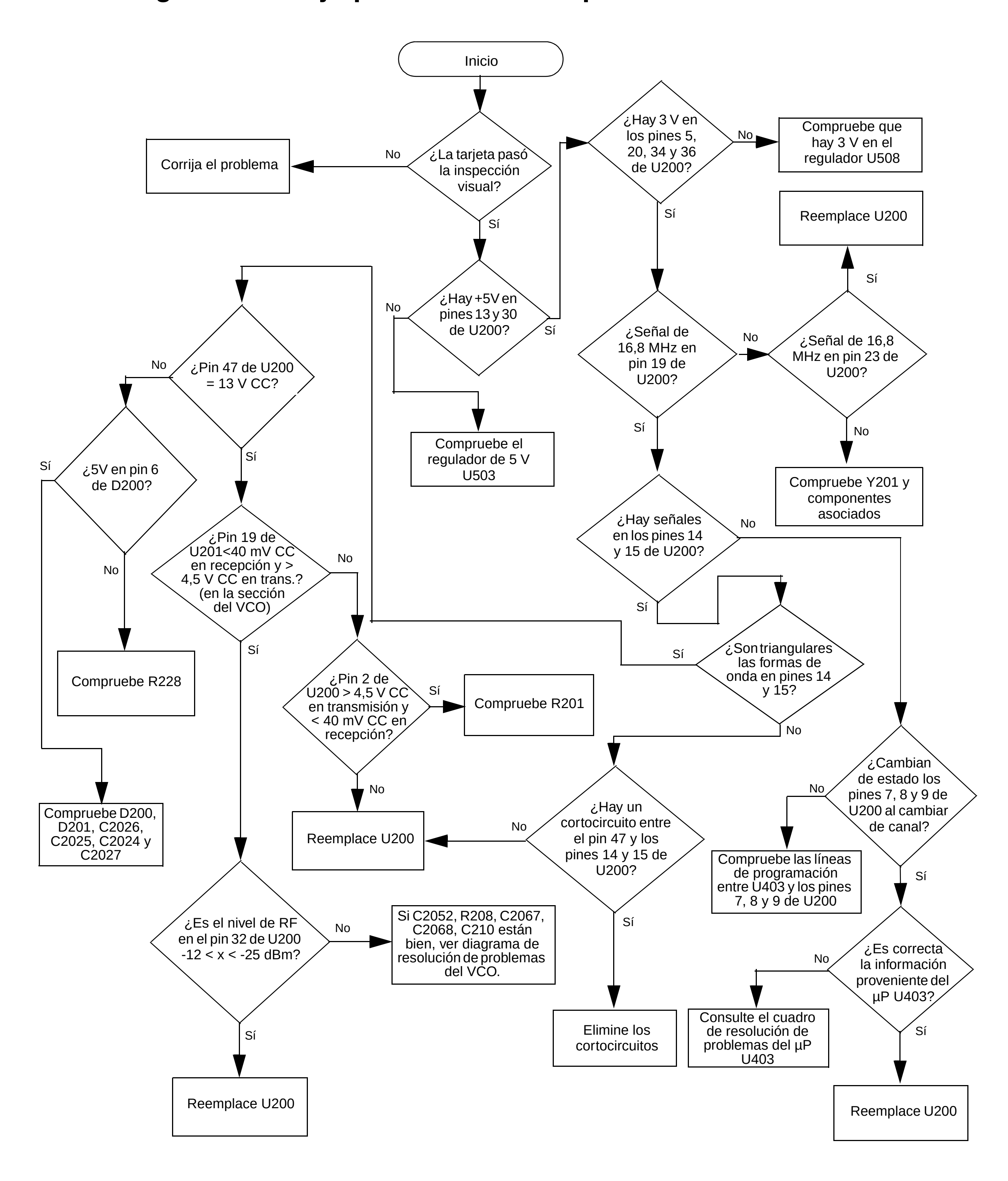
2.4 Diagrama de flujo para solución de problemas del transmisor de 25 W (hoja 2 de 3)



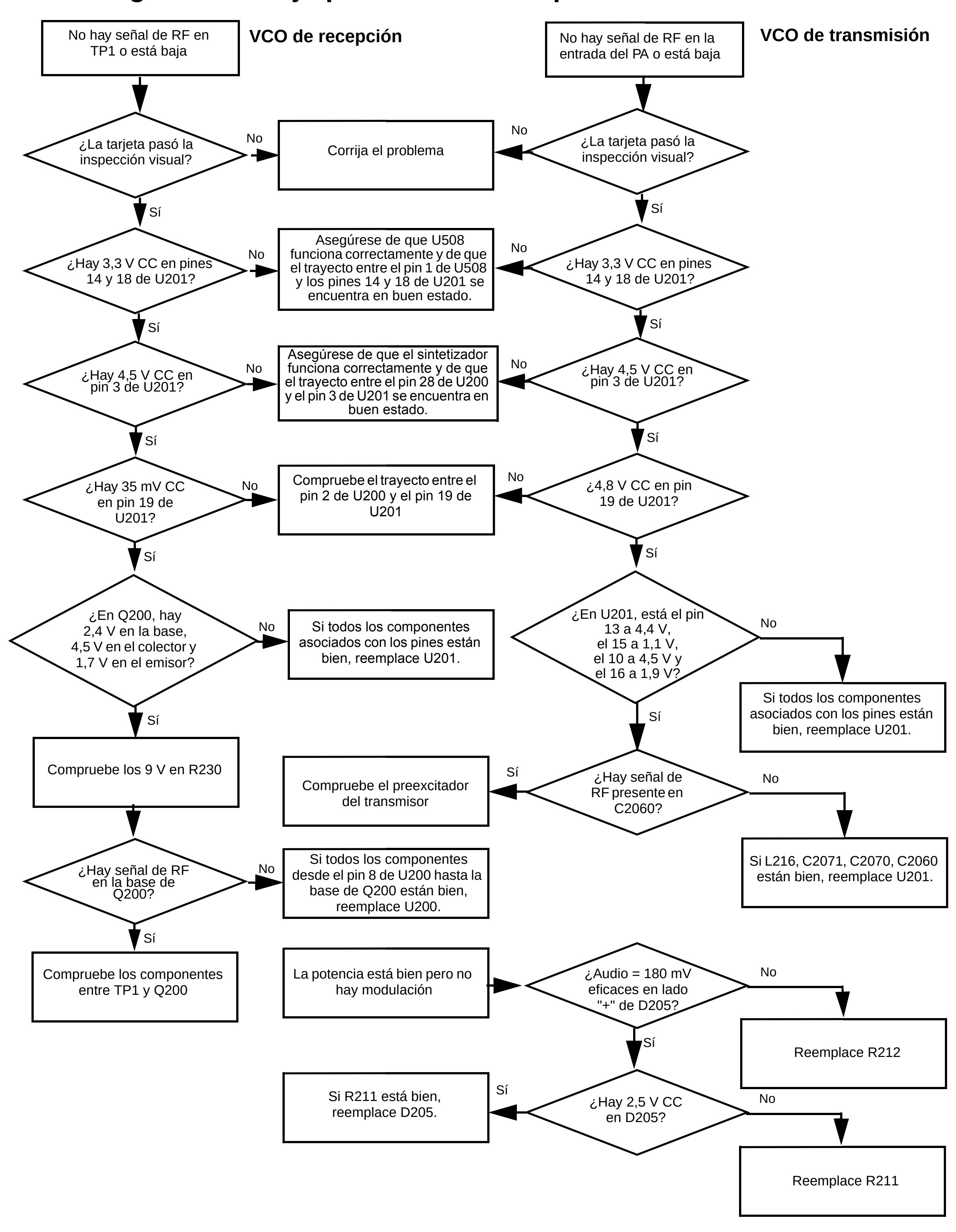
2.5 Diagrama de flujo para solución de problemas del transmisor de 25 W (hoja 3 de 3)



3.0 Diagrama de flujo para solución de problemas del sintetizador

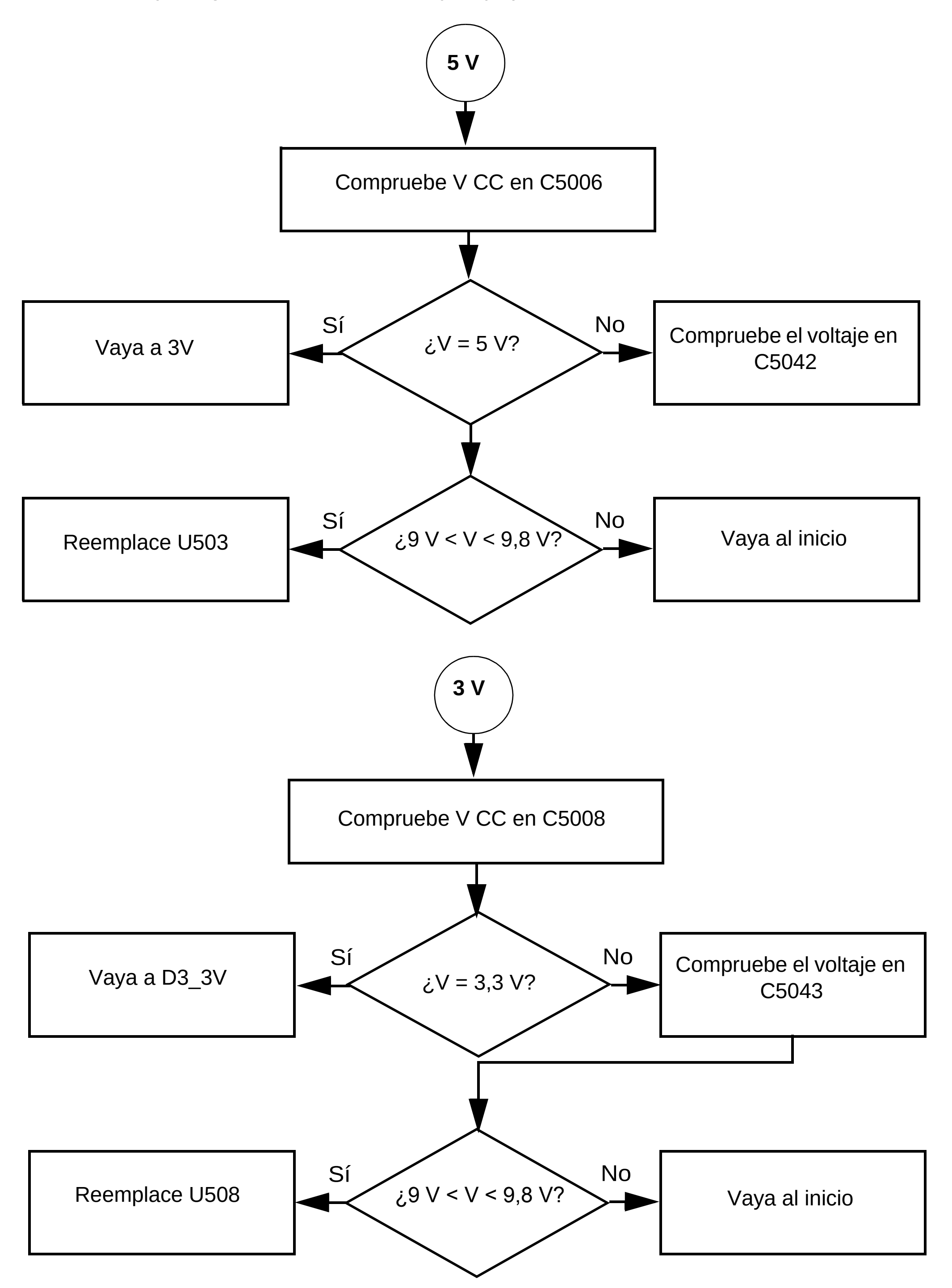


4.0 Diagrama de flujo para solución de problemas del VCO

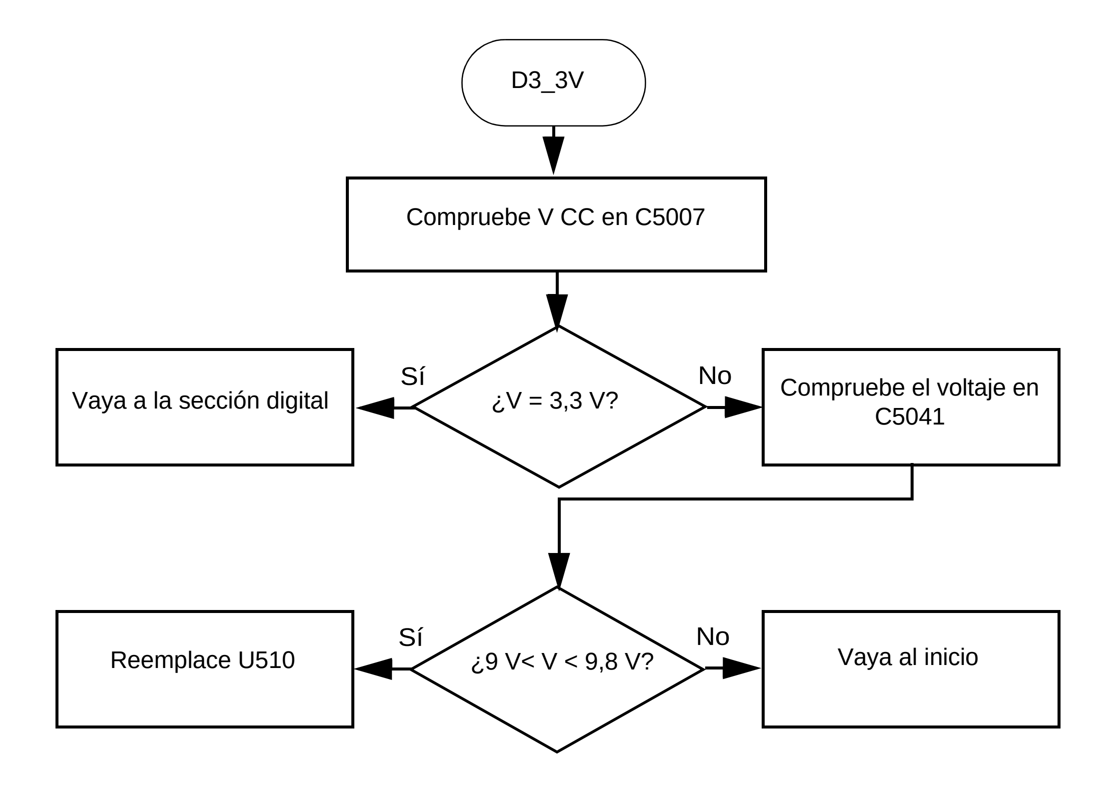


5.0 Diagrama de flujo para solución de problemas de la fuente de alimentación de CC (hoja 1 de 2)

Como la falla de una fuente de alimentación esencial puede causar que el radio se apague automáticamente, los voltajes de la fuente deben ser comprobados primero con un multímetro. Si todos los voltajes de la tarjeta están ausentes, el punto de prueba de voltaje se debe probar de nuevo usando un osciloscopio sincronizado con el frente de subida. Si el voltaje continúa ausente, se debe probar otro voltaje usando el osciloscopio. Si ese voltaje está presente, significa que la fuente de voltaje original está defectuosa y hay que verificar los circuitos asociados.



5.1 Diagrama de flujo para solución de problemas de la fuente de alimentación de CC (hoja 2 de 2)



ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO

Capítulo 4

ESQUEMAS ELÉCTRICOS, PLANOS DE UBICACIÓN DE COMPONENTES Y LISTAS DE PARTES DE UHF1

1.0 Ubicación de los esquemas eléctricos y tarjetas de circuitos

1.1 Circuitos del controlador y de UHF1

Los circuitos de UHF están alojados en la tarjeta de circuito impreso, que también contiene los circuitos del controlador. Este capítulo muestra los esquemas eléctricos de los circuitos de UHF y de los circuitos del controlador. Los diagramas de colocación de componentes en la tarjeta y las listas de partes que aparecen en este capítulo muestran los componentes de los circuitos del controlador y de UHF. Los esquemas eléctricos de UHF y del controlador, así como la correspondiente tarjeta de circuito impreso y la lista de partes, se muestran en las tablas siguientes.

Tabla 4-1 Diagramas y listas de partes del radio UHF1 de 1-25 W

Tarjeta de circuito impreso:	
Lado superior de la tarjeta principal **8486684Z01**	Página 4-4
Lado inferior de la tarjeta principal **8486684Z01**	Página 4-5
ESQUEMAS ELÉCTRICOS	
Circuito principal	Página 4-6/página 4-7
Transmisor	Página 4-8/página 4-9
Sintetizador y VCO	Página 4-10/página 4-11
Etapas de entrada y de salida del receptor	Página 4-12/página 4-13
Circuitos de CC y de audio	Página 4-14/página 4-15
Circuitos del microprocesador y del controlador	Página 4-16/página 4-17
Circuito de control de potencia	Página 4-18
Lista de partes	
8486684Z01	Página 4-19
Versión del controlador: T1	

Tabla 4-2 Diagramas y listas de partes del radio UHF1 de 1-25 W

Tarjeta de circuito impreso:	
Lado superior de la tarjeta principal **8486684Z03-B**	Página 4-30
Lado inferior de la tarjeta principal **8486684Z03-B**	Página 4-31
ESQUEMAS ELÉCTRICOS	
Circuito principal	Página 4-32/página 4-33
Transmisor	Página 4-34/página 4-35
Sintetizador y VCO	Página 4-36/página 4-37
Etapas de entrada y de salida del receptor	Página 4-38/página 4-39
Circuitos de CC y de audio	Página 4-40/página 4-41
Circuitos del microprocesador y del controlador	Página 4-42/página 4-43
Circuito de control de potencia	Página 4-44

Tabla 4-2 Diagramas y listas de partes del radio UHF1 de 1-25 W

Tarjeta de circuito impreso: Lado superior de la tarjeta principal **8486684Z03-B** Lado inferior de la tarjeta principal **8486684Z03-B**	 Página 4-30 Página 4-31
Lista de partes **8486684Z03-B**	 Página 4-45
Versión del controlador: T1	



Radios de la Serie EM200/EM400

Información de servicio del radio

UHF1 (403-440 MHz) de 25-40 W

Revisión: Agosto de 2004

Derechos de propiedad intelectual del software para computadora

Contenido

Capítulo 1 *CUADRO DE MODELOS Y ESPECIFICACIONES TÉCNICAS*

Capítulo 2 *DESCRIPCIÓN DE FUNCIONAMIENTO*

Capítulo 3 *CUADROS DE SOLUCIÓN DE PROBLEMAS*

Capítulo 4 *ESQUEMAS ELÉCTRICOS, PLANOS DE UBICACIÓN DE COMPONENTES Y LISTAS DE PARTES DE UHF1*

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO

Capítulo 1

CUADRO DE MODELOS Y ESPECIFICACIONES TÉCNICAS

1.0 Cuadro de modelos EM200/EM400 de 403-433 MHz

UHF1, 40 W, 403-433 MHz			
Modelo			**Descripción**
LAM50QPC9AA1_			EM200 403-433 MHz, 40 W, 4 canales, mini UHF
	LAM50QPF9AA1_		EM400 403-433 MHz, 40 W, 32 canales, mini UHF
		Ítem	**Descripción**
X		PMUE2155_	Super Tanapa para el EM200, UHF1, 40 W, 4 canales, mini UHF
	X	PMUE2158_	Super Tanapa para el EM400, UHF1, 40 W, 32 canales, mini UHF
X		PMUE2155_S	Tarjeta de servicio para el EM200, UHF1, 40 W, mini UHF
	X	PMUE2158_S	Tarjeta de servicio para el EM400, UHF1, 40 W, mini UHF
X	X	HKLN4212	CD-ROM con manual de usuario/instalación para la serie E (español/inglés/portugués)

x = Indica que se requiere uno de cada uno.

2.0 Especificaciones técnicas

Generales	
Especificación	**UHF1**
Dimensiones (largo x ancho x altura)	118 mm x 169 mm x 44 mm (4,65 x 6,67 x 1,73 polegadas)
Peso	1,02 kg (2,22 lb)
Salida de potencia (en espera)	300 mA
Salida de potencia de audio (parlante externo de 7,5 W y 8Ω)	1,5 A
Transmisión	9 A a 40 W
Números de modelo:	LAM50QPC9AA1_N LAM50QPF9AA1_N
Separación entre canales:	12,5/25 kHz
Rango de frecuencias:	403-440 MHz
Estabilidad de frecuencia (-30° C a +60° C, ref. 25° C)	±2,5 PPM
Designación FCC	No corresponde

Transmisor

Especificación	UHF1
Salida de potencia	25-40 W
Limitación de modulación:	±2,5 kHz a 12,5 kHz ±4,0 kHz a 20 kHz ±5,0 kHz a 25 kHz
Ruido y zumbido de FM:	-35 dB a 12,5 kHz -40 dB a 25 kHz
Emisiones por conducción/ radiación:	-36 dBm < 1 GHz -30 dBm > 1 GHz
Respuesta de audio: (con pre-énfasis de 6 dB/octava, 300 a 3,000 Hz)	TIA 603
Distorsión de audio de transmisión	< 3%

Receptor

Especificación	UHF1
Sensibilidad (12 dB de SINAD):	0,35 µV a 12,5 kHz 0,3 µV a 25 kHz
Intermodulación según TIA 603	-60 dB a 12,5 kHz -70 dB a 25 kHz
Selectividad de canal adyacente:	-60 dB a 12,5 kHz -70 dB a 25 kHz
Respuestas espurias	70 dB
Potencia nominal de audio	4 W (con parlante interno) 13 W (con parlante externo)
Distorsión de audio	< 3 %
Ruido y zumbido:	-35 dB a 12,5 kHz -40 dB a 25 kHz
Respuesta de audio	ETS 300 y TIA 603
Emisión de espurias por conducción y radiación	-57 dBm < 1 GHz -47 dBm > 1 GHz

Especificaciones sujetas a cambio sin previo aviso. Todos los métodos y especificaciones eléctricas están basados en las normas EIA/TIA 603.

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO

Capítulo 2

DESCRIPCIÓN DE FUNCIONAMIENTO

1.0 Introducción

En este capítulo se presenta una descripción detallada del funcionamiento de los circuitos UHF del radio. Esta sección del manual incluye la descripción de funcionamiento y solución de problemas de los circuitos asociados con el controlador.

2.0 Receptor de UHF (403-440 MHz)

2.1 Etapa de entrada del receptor

La señal recibida se aplica al conector de entrada de la antena del radio y se encamina a través del filtro de armónicas y del conmutador de antena. La pérdida de inserción del filtro de armónicas y el conmutador de antena es menor que 1 dB. La señal se encamina al primer filtro (3 polos), el cual presenta generalmente una pérdida de inserción de 2 dB. La salida del filtro se acopla a la base del LNA (Q303), que brinda una ganancia de 16 dB y una figura de ruido mejor que 2 dB. La fuente de corriente Q301 se utiliza para mantener la corriente de colector de Q303. El diodo CR301 protege Q303 cortando el exceso de voltaje de las señales de entrada. La salida de Q303 se aplica al segundo filtro (4 polos), el cual presenta un pérdida de inserción de 1,5 dB. En el modo distante, Q304 se enciende y hace que D305 conduzca, saltándose así C327 y R338. En el modo local, la señal pasa a través de C327 y R338, produciéndose 7 db de atenuación. Dado que el atenuador está ubicado después del amplificador de RF, la sensibilidad del receptor se reduce solamente en 6 db, mientras que se eleva la intercepción total de entrada de tercer orden.

El primer mezclador es del tipo pasivo y doblemente equilibrado, conformado por T300, T301 y U302. Este mezclador proporciona todo el rechazo necesario de la respuesta espuria en la mitad de la frecuencia intermedia. La inyección del lado de baja frecuencia a +10 dBm se entrega al primer mezclador. La salida del mezclador se conecta a su vez a una red dúplex que acopla su salida con la entrada del filtro piezoeléctrico (FL300) en la frecuencia intermedia de 44,85 MHz. La red dúplex termina en una resistencia de 50 ohmios (R340) en todas las demás frecuencias.

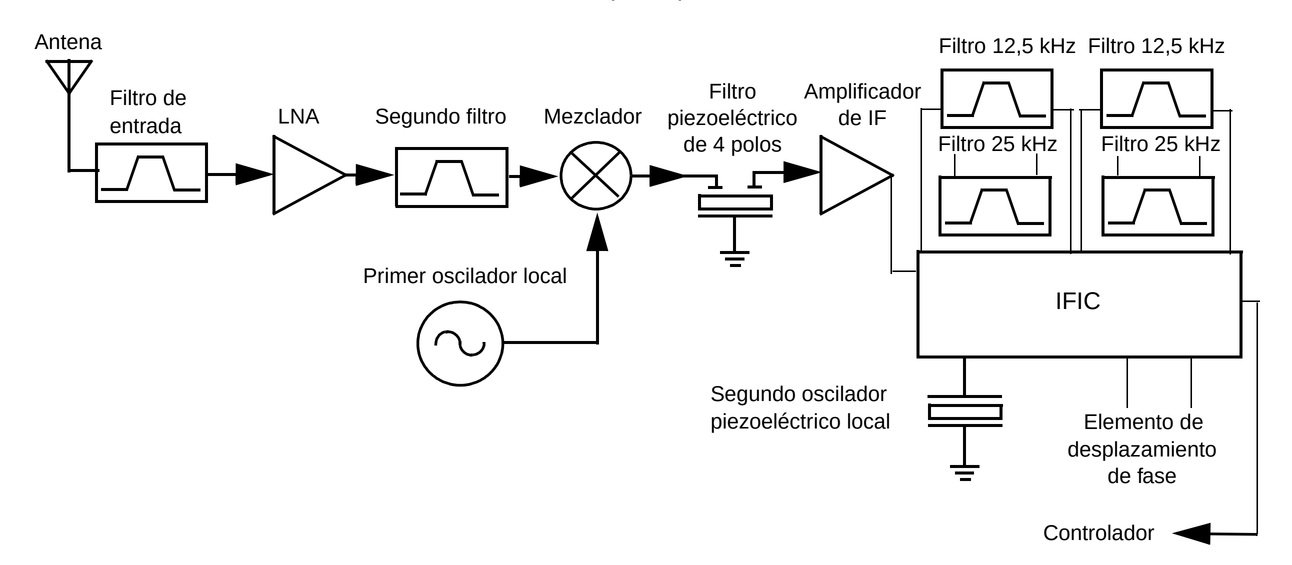


Figura 2-1 Diagrama de bloques del receptor de UHF

2.2 Etapa de salida del receptor

La señal de frecuencia intermedia (IF) proveniente del filtro piezoeléctrico entra al amplificador de IF, el cual proporciona 20 db de ganancia y alimenta el circuito integrado de IF a través del pin 1. La señal de la primera IF en 44,85 MHz se mezcla con el segundo oscilador local (LO) a 44,395 MHz para producir la segunda IF en 455 MHz. El segundo oscilador local utiliza el cristal externo Y301. La segunda señal de IF es amplificada y filtrada mediante dos filtros cerámicos externos (FL303/ FL302 para una separación entre canales de 12,5 KHz y FL304/FL301 para una separación entre canales de 25 KHz). El circuito integrado de IF demodula la señal mediante un detector de cuadratura y envía el audio detectado (por el pin 7) a los circuitos de procesamiento de audio. En el pin 5 del circuito integrado de IF está disponible un voltaje proporcional a la intensidad de la señal recibida (RSSI) con un rango dinámico de 70 dB.

3.0 Amplificador de potencia del transmisor de UHF (403-440 MHz)

El PA de 40 W del radio es un amplificador de tres etapas utilizado para reforzar la salida del circuito integrado VCOBIC al nivel de transmisión del radio. En las tres etapas se utiliza tecnología LDMOS. La ganancia de la primera etapa (U101) se ajusta y controla mediante el pin 7 de U103-2 a través de U103-3. Le sigue una etapa LDMOS, Q105, y una etapa final LDMOS, Q100.

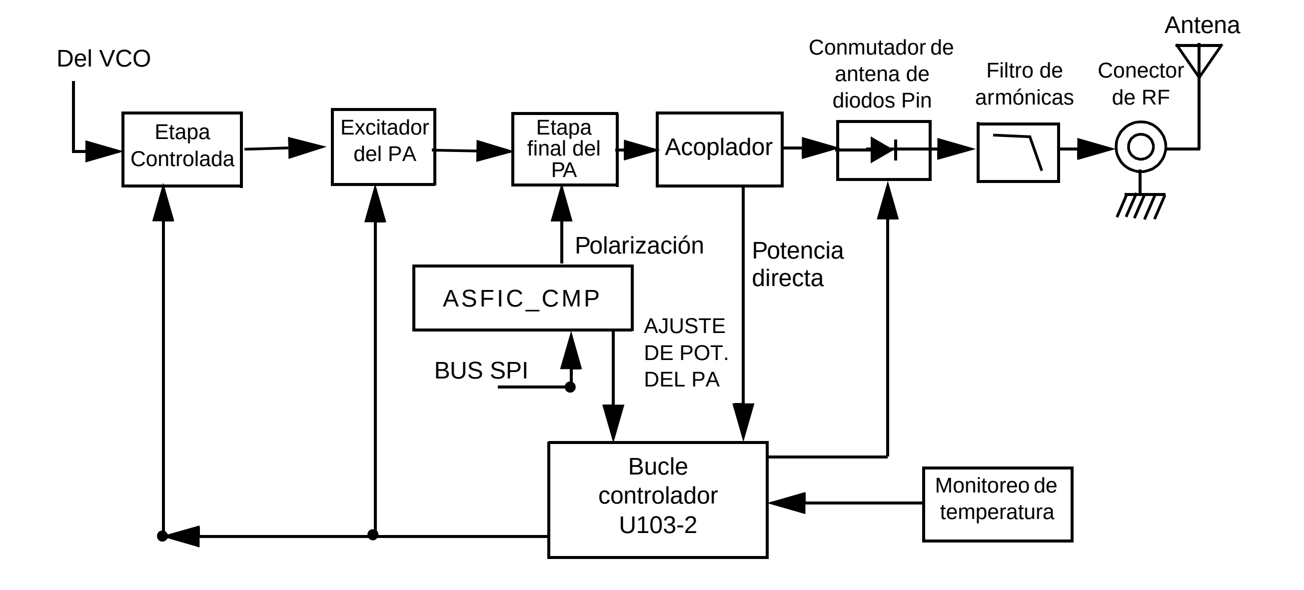


Figura 2-2 Diagrama de bloques del transmisor de UHF

Los componentes U101, Q105 y Q100 son de montaje en superficie. Q100 va enroscado al chasis para asegurar un buen contacto térmico. Este esquema también asegura un contacto térmico suficiente entre el excitador y el chasis.

3.1 Primera etapa del controlador de potencia

La primera etapa (U101) está formada por un circuito integrado de 24 dB de ganancia que contiene dos etapas amplificadoras con transistores de efecto de campo (FET) LDMOS. Amplifica la señal

de RF proveniente del VCO (TX_INJ). La salida de potencia de la etapa U101 es controlada mediante un voltaje CC aplicado al pin 1 que proviene del pin 8 del amplificador operacional U103-3. El voltaje de control varía simultáneamente la polarización de dos etapas de transistores FET dentro de U101. Este punto de polarización determina la ganancia total de U101 y, por lo tanto, su nivel de excitación de salida hacia Q105, que a su vez controla la salida de potencia del PA. El amplificador operacional U103-3 monitorea la corriente de drenaje de U101 a través de la resistencia R122 y ajusta el voltaje de polarización de U101.

En el modo de recepción, el voltaje CC proveniente de la línea RX_EN enciende Q101, el cual a su vez apaga el voltaje de polarización a U101.

3.2 Etapa excitadora de potencia controlada

La siguiente etapa está conformada por un dispositivo LDMOS (Q105) que proporciona una ganancia de 12 dB. Este dispositivo requiere una polarización de compuerta positiva y un flujo de corriente de reposo para un funcionamiento adecuado. El voltaje de PA_CURRENT se ajusta en el modo de transmisión mediante el ASFIC (pin 5 de U504) y se envía a la compuerta de Q105 a través de la red de resistencias R186, R187. Este voltaje de polarización se ajusta en la fábrica. Si se reemplaza el transistor, el voltaje de polarización deberá ser ajustado utilizando el Sintonizador Global (Global Tuner). Debe evitarse a toda costa ajustar el transistor a un voltaje de polarización superior al máximo permitido. Este dispositivo drena corriente directamente desde B+ a través de L122.

3.3 Etapa final

La etapa final está compuesta por un dispositivo LDMOS (Q100) que proporciona una ganancia de 12 dB. Este dispositivo también requiere una polarización de compuerta positiva y un flujo de corriente de reposo para un funcionamiento adecuado. El voltaje de la línea PA_BIAS se ajusta en modo de transmisión mediante el ASFIC (pin 4 de U504) y se envía a la compuerta de Q100 a través de la red de resistencias R134, R131. Este voltaje de polarización se ajusta en la fábrica. Si el transistor se reemplaza, el voltaje de polarización deberá ser ajustado utilizando el Sintonizador Global (Global Tuner). Se debe proceder con cuidado para no exceder el voltaje de polarización máximo permitido, pues podría dañarse el dispositivo. La corriente de drenaje del dispositivo proviene directamente de la entrada de voltaje de alimentación CC del radio, B+, a través de L117, L115, L124 y L125.

Una red adaptadora de impedancias compuesta de C1005, C1017, C1004, C1009, C1008, C1007, C1274, C1279, C1275, C1276, C1277, C1278, C1021, C1280, C1013, L126 y L127, junto con dos microcintas, transforman la impedancia de 50 ohmios y alimentan el acoplador direccional.

3.4 Acoplador direccional

El acoplador direccional es un circuito impreso de microcinta que acopla una pequeña cantidad de potencia directa de la potencia de RF proveniente de Q100. La señal acoplada es rectificada por el diodo D105 para producir un voltaje CC proporcional y el voltaje CC resultante se envía a la sección de control de potencia para asegurar que la potencia directa que sale del radio se mantenga constante.

3.5 Conmutador de antena

El conmutador de antena utiliza la fuente de CC disponible (B+) para el dispositivo de la última etapa (Q100). La operación básica consiste en encender ambos diodos PIN (D103, D104) durante la activación del transmisor mediante una polarización directa. Esto se logra reduciendo el voltaje en el cátodo de D104 a alrededor de 12,4 V (caída de 0,7 V a través de cada diodo). La corriente a través de los diodos debe ser ajustada a unos 100 mA para abrir completamente el trayecto de transmisión a través de la resistencia R108. Q106 es una fuente de corriente controlada por Q103 que se enciende en modo de transmisión mediante TX_EN. VR102 asegura que el voltaje en la resistencia R107 nunca exceda los 5,6 V.

3.6 Filtro de armónicas

Los inductores L111, L113 y L128, junto con los condensadores C1011, C1023, C1020, C1016, C1025 y C1026, forman un filtro pasabajos para atenuar la energía de las frecuencias armónicas provenientes del transmisor. La resistencia R150 junto con L130 drenan toda carga electrostática que de otra manera podría acumularse en la antena. El filtro de armónicas también evita que las señales de RF por encima de la banda pasante del receptor lleguen a los circuitos del mismo, mejorando de esta forma el rechazo a las respuestas espurias.

3.7 Control de potencia

La potencia de salida se regula mediante un bucle de control para detección de potencia directa. Un acoplador direccional toma una muestra de la potencia de RF directa y reflejada. La señal de potencia directa de RF muestreada se rectifica mediante el diodo D105, y el voltaje CC resultante se envía al amplificador operacional U100. La corriente de salida de error se envía a un integrador y se convierte en el voltaje de control. Este voltaje controla la polarización de la etapa del preexcitador (U101). El nivel de potencia de salida lo establece PWR_SET en el ASFIC (pin 6 de U504) que actúa como referencia del bucle de control de potencia directa.

La potencia acoplada reflejada se rectifica mediante el diodo D107, y el voltaje CC resultante se amplifica mediante el amplificador operacional U100 y se encamina a la unión sumadora. Este detector protege la etapa final Q100 frente a la potencia reflejada mediante un incremento de la corriente de error. El sensor de temperatura protege la etapa final Q100 frente al sobrecalentamiento mediante un incremento de la corriente de error. El termistor RT100 mide la temperatura de Q100 en la etapa final. La salida del divisor de voltaje se encamina al amplificador operacional U103 y seguidamente se envía a la unión sumadora. El diodo Zener VR101 mantiene el voltaje de control del bucle por debajo de 5,6 V y elimina la corriente CC proveniente del regulador de 9,3 V U501.

A fin de estabilizar la corriente de cada etapa, se emplea un bucle local para el preexcitador (U101).

En el modo de recepción, los dos transistores Q101 y Q102 se saturan y apagan el transmisor poniendo a tierra el preexcitador U101.

4.0 Sintetizador de frecuencia de UHF (403-440 MHz)

El sintetizador consiste en un oscilador de referencia (Y201), un sintetizador Fractional-N (LVFRAC-N) de bajo voltaje (U200) y un oscilador controlado por voltaje (VCO) (U201).

4.1 Oscilador de referencia

El oscilador de referencia está compuesto de un oscilador Colpitts controlado por cristal (Y201) con una frecuencia de 16,8 MHz. El transistor del oscilador y el circuito de arranque están ubicados en el LVFRAC-N (U200), mientras que los condensadores de realimentación del oscilador, el cristal y los varactores de sintonización son externos. Un conversor analógico-digital (A/D), alojado en el interior del LVFRAC-N (U200) y controlado por el microprocesador a través de la SPI, ajusta el voltaje de la salida WARP en el pin 25 de U200. Así se ajusta la frecuencia del oscilador. Por consiguiente, la salida del cristal Y201 se aplica al pin 23 de U200.

El método de compensación de temperatura consiste en aplicar una curva inversa de voltaje de Bechmann, que adapta la curva de Bechmann del cristal a un varactor que constantemente corrige la frecuencia del oscilador. El fabricante caracteriza el cristal dentro de un rango específico de temperatura e incluye esta información en un código de barras que se imprime en el paquete del cristal. En producción, este código del cristal se lee a través de un lector de códigos de barras bidimensional y se guardan los parámetros.

Este oscilador posee una compensación de temperatura que le proporciona una exactitud de +/-2,5 PPM entre -30 y 60°C. El esquema de compensación de temperatura se implementa mediante un algoritmo basado en cinco parámetros del cristal (cuatro de ellos caracterizan la curva inversa de voltaje de Bechmann y uno la exactitud de frecuencia del oscilador de referencia a 25°C). El LVFRAC-N (U200) se encarga de ejecutar este algoritmo al encender el radio.

El TCXO Y200 junto con la correspondiente circuitería, formada por R204, R205, R210 y C2053, no están colocados en la tarjeta, ya que se ha comprobado que el cristal compensado por temperatura es suficientemente confiable.

4.2 Sintetizador Fractional-N

El LVFRAC-N U200 se compone de un predivisor, un divisor de bucle programable, la lógica del divisor de control, un detector de fase, una bomba de carga, un conversor A/D para modulación digital de baja frecuencia, un atenuador simétrico empleado para equilibrar la modulación analógica de alta y baja frecuencia, un multiplicador de voltaje positivo de 13 V, una interfaz serie para control y un superfiltro para los 5 V regulados.

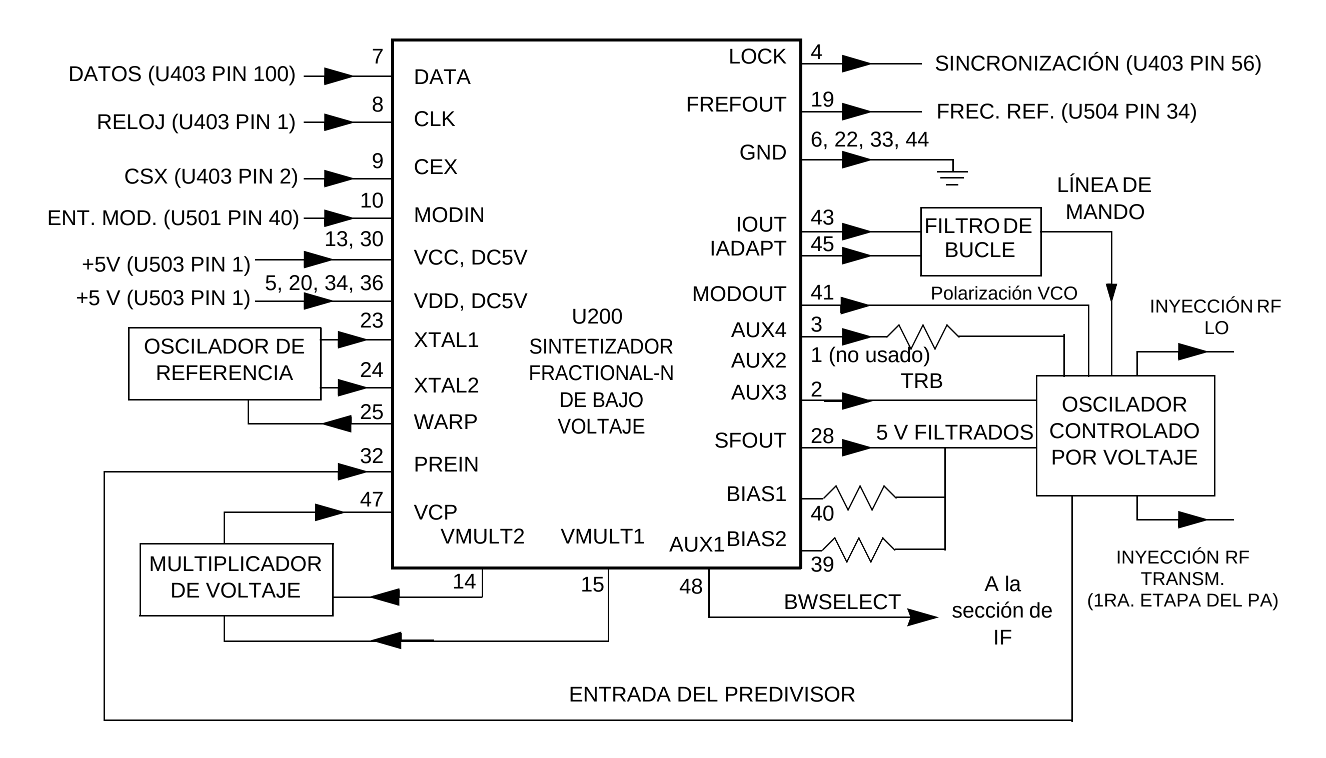


Figura 2-3 Diagrama de bloques del sintetizador de UHF

Un voltaje de 5 V aplicado a la entrada del superfiltro (pin 30 de U200) proporciona una salida de voltaje de 4,5 V CC (VSF) en el pin 28 de U200. Éste proporciona 4,5 V al búfer del VCO, U201.

A fin de generar el alto voltaje necesario para alimentar la etapa de salida del detector de fase (bomba de carga) en el pin VCP (pin 47 de U200), partiendo de una alimentación de bajo voltaje de 3,3 V CC, se emplea un multiplicador de voltaje positivo de 13 V (D200, D201 y condensadores C2024, 2025, 2026, 2055, 2027, 2001).

La salida de sincronización (LOCK) (pin 4 de U200) proporciona información acerca del estado de sincronización del bucle del sintetizador. Un nivel alto en esta salida es señal de un bucle estable. El pin 19 de U200 proporciona una frecuencia de referencia de 16,8 MHz.

4.3 Oscilador controlado por voltaje (VCO)

El oscilador controlado por voltaje (VCO) consta del circuito integrado VCO/búfer(VCOBIC, U201), los circuitos "Tank" de transmisión y recepción, las etapas búfer de recepción externas y la circuitería de modulación.

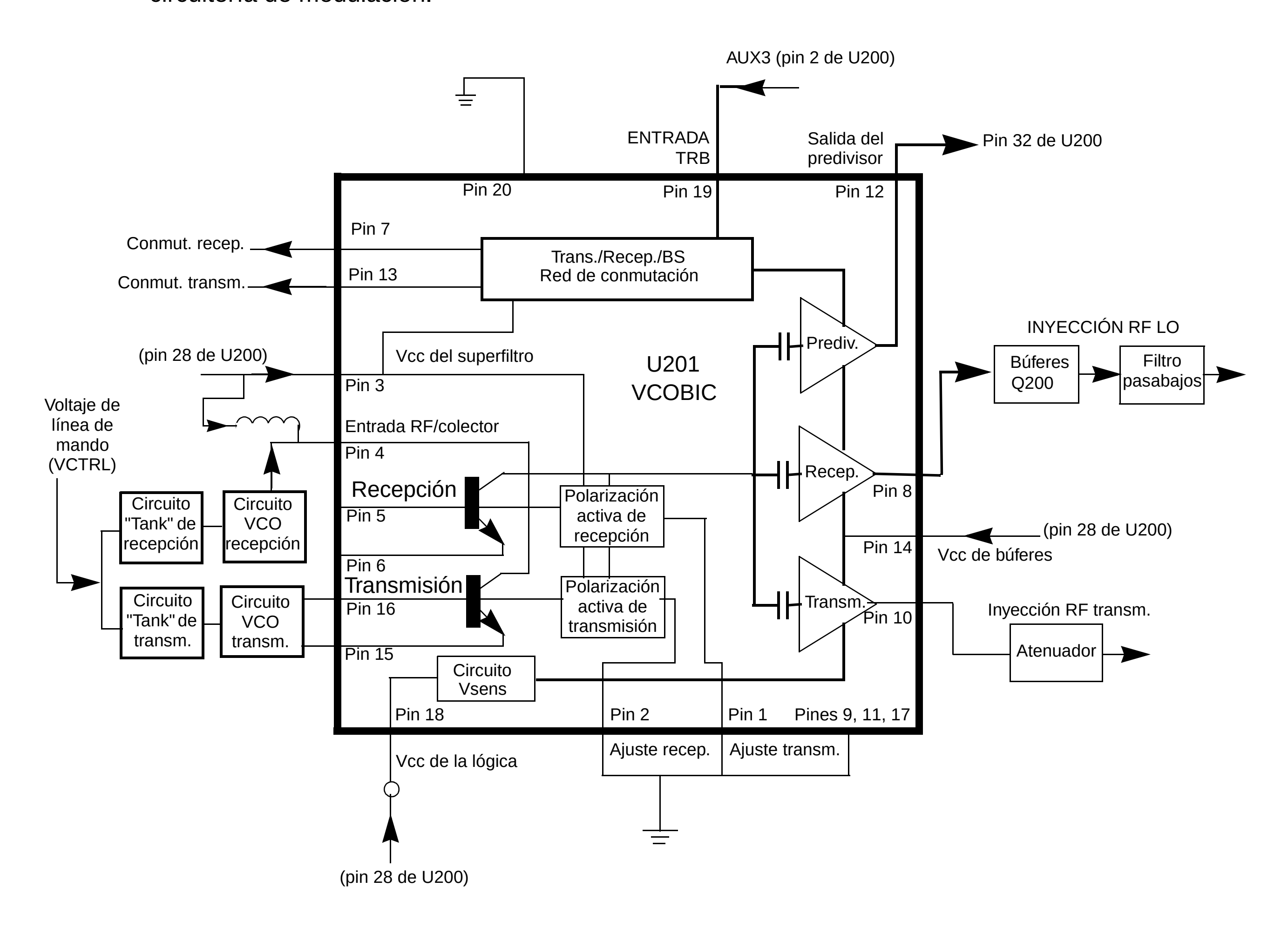


Figura 2-4 Diagrama de bloques del VCO de UHF

El VCOBIC junto con el LVFRAC-N (U200) generan las frecuencias requeridas en los modos de transmisión y recepción. La línea TRB (pin 19 de U201) determina cuál VCO y cuál búfer están habilitados (un nivel alto activa la salida de transmisión en el pin 10, y un nivel bajo activa la salida de recepción en el pin 8). Una muestra de la señal de la salida habilitada se encamina desde el pin 12 de U201 (PRESC_OUT), pasando por un filtro pasabajos, hasta el pin 32 de U200 (PREIN).

Un voltaje de línea de mando entre 3,0 V y 10,0 V en el varactor D204 sintoniza el VCO de transmisión dentro del rango de frecuencias de 403 a 440 MHz, y en el D203 sintoniza el VCO de recepción en el rango de frecuencias de 358,175 a 395,125 MHz.

El amplificador de recepción externo se emplea para aumentar la salida del pin 8 de U201, de 3-4 dBm a los 10 dBm requeridos para el funcionamiento adecuado del mezclador. En el modo de transmisión, la señal de modulación proveniente del LVFRAC-N (pin 41 del U200) se aplica al VCO mediante el circuito de modulación D205, R212, R211, C2073.

4.4 Funcionamiento del sintetizador

El sintetizador se compone de un circuito integrado FRAC-N de bajo voltaje (LVFRAC-N), un oscilador de referencia, los circuitos de bomba de carga, los circuitos de filtro de bucle y una fuente de alimentación de CC. La señal de salida (PRESC_OUT) del VCOBIC (pin 12 del U201) se alimenta a PREIN, pin 32 de U200, a través de un filtro pasabajos que atenúa las frecuencias armónicas y proporciona un nivel de entrada adecuado al LVFRAC-N, con la finalidad de cerrar el bucle del sintetizador.

El predivisor del sintetizador (U200) es un predivisor de doble módulo con relaciones de división seleccionables. La relación de división del predivisor se controla a través de un divisor de bucle, el cual recibe las entradas a través de la SPI. La salida del predivisor se aplica al divisor de bucle. La salida del divisor de bucle se conecta al detector de fase, el cual compara la señal de salida del divisor de bucle con la señal de referencia. La señal de referencia se genera a través de una cadena divisora de la señal del oscilador de referencia (Y201).

La señal de salida del detector de fase es una señal de CC pulsada que se encamina a la bomba de carga. La bomba de carga suministra una corriente por el pin 43 de U200 (IOUT). El filtro de bucle (compuesto de R224, R217, R234, C2074, C2078, C2028 y L205) transforma esta corriente en un voltaje que se aplica a los diodos varactores D203 y D204 para transmisión y recepción, respectivamente. La frecuencia de salida la determina este voltaje de control. La corriente se puede ajustar a un valor fijo en el LVFRAC-N o a un valor determinado por las corrientes que circulan por BIAS 1 (pin 40 de U200) o BIAS 2 (pin 39 de U200). Las corrientes se ajustan variando el valor de R200 y R206 respectivamente. La selección de las tres diferentes fuentes de polarización se realiza mediante programación de software.

Para modular el bucle del sintetizador, se emplea un método de modulación de dos sectores a través de la entrada MODIN (pin 10 del U200) del LVFRAC-N. La señal de audio se aplica al convertidor A/D (trayecto de baja frecuencia) y al atenuador simétrico (trayecto de alta frecuencia). El convertidor A/D transforma la señal de modulación analógica de baja frecuencia en un código digital que se aplica el divisor de bucle, lo cual hace que la portadora se desvíe. El atenuador simétrico se usa para ajustar la sensibilidad de la desviación del VCO con señales moduladoras de alta frecuencia. La salida del atenuador simétrico se presenta en el puerto MODOUT del LVFRAC-N (pin 41 de U200) y se conecta al varactor de modulación del VCO, D205.

5.0 Descripción de funcionamiento del controlador

En esta sección se presenta una descripción detallada del funcionamiento del radio y sus componentes. El radio principal es un diseño de una sola tarjeta, compuesto del transmisor, el receptor y los circuitos controladores. La unidad de control se conecta mediante un cable de extensión. La unidad de control contiene LED indicadores, botones, un conector de micrófono y un parlante.

Además del cable de alimentación y del cable de antena, se puede enchufar un cable de accesorio a un conector ubicado en la parte posterior del radio. El cable de accesorio permite conectar accesorios al radio como, por ejemplo, un parlante externo, un conmutador de emergencia, un botón PTT accionado con el pie, un detector de ignición, etc.

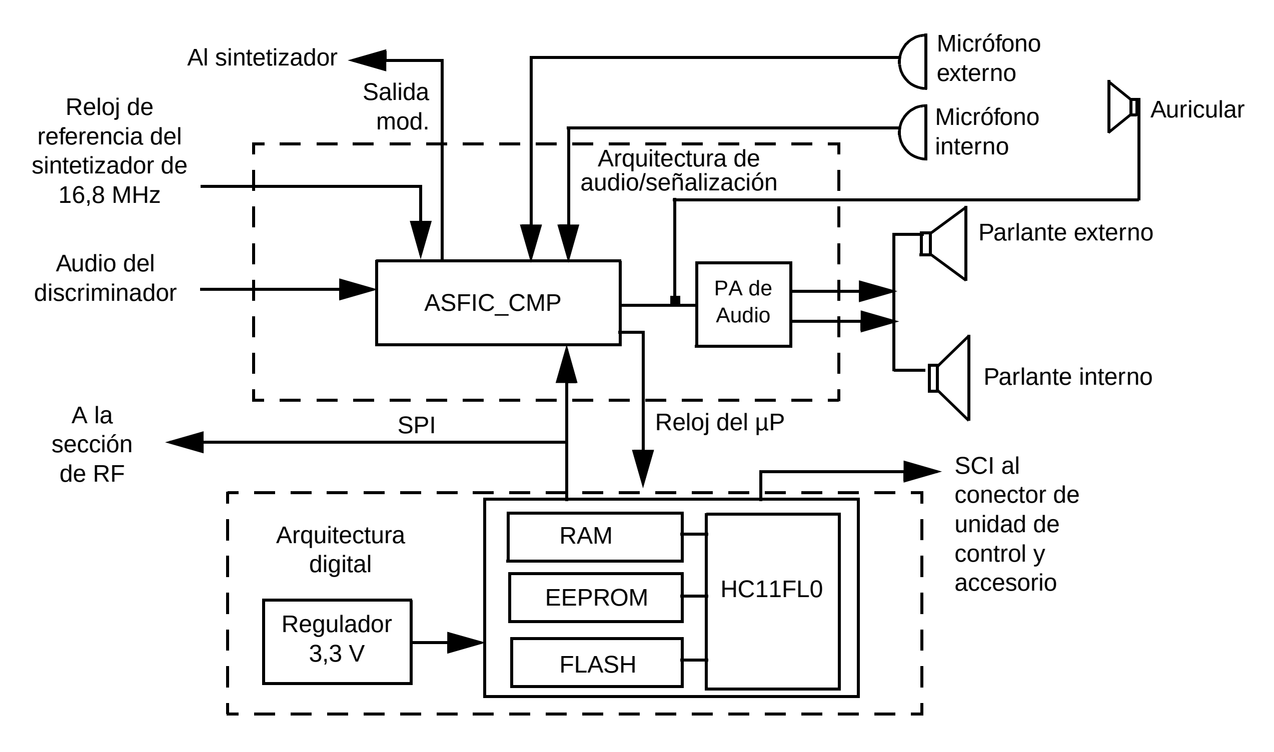


Figura 2-5 Diagrama de bloques del controlador

5.1 Distribución de la alimentación del radio

La distribución de voltaje la proporcionan cinco dispositivos separados:

- FET canal P U514 - Batt + (Ext_SWB+)
- LM2941T U501 - 9,3 V
- LP2951CM U503 - 5 V
- MC 33269DTRK U508 - 3,3 V
- LP2986ILDX U510 - 3,3 V digitales

El voltaje de CC aplicado al conector P2 alimenta directamente la siguiente circuitería:

- Control electrónico de encendido/apagado
- Amplificador de potencia de RF
- FET canal P de 12 voltios - U514
- Regulador de 9,3 V
- PA de audio

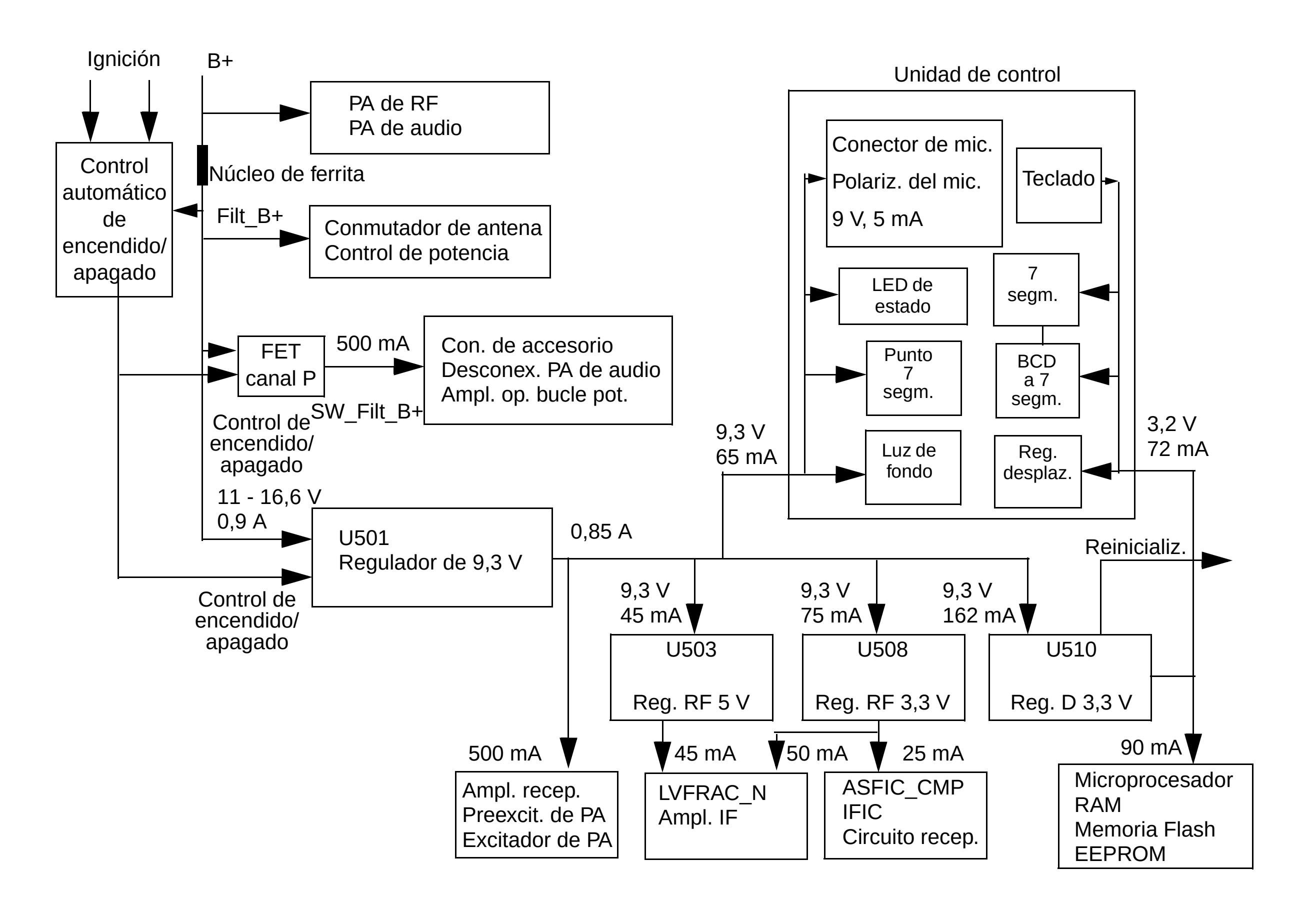


Figura 2-6 Diagrama de bloques de distribución de la alimentación de CC

El regulador U501 se emplea para generar los 9,3 V requeridos por algunos circuitos de audio, los circuitos de RF y la circuitería de control de potencia. Los condensadores de entrada y salida se usan para reducir el ruido de alta frecuencia. Las resistencias R5001 / R5081 ajustan el voltaje de salida del regulador. Esta salida del regulador se habilita electrónicamente mediante una señal de 0 V en el pin 2. Q502, Q505 y R5038 se usan para deshabilitar el regulador cuando el radio se apaga.

El regulador de voltaje U510 proporciona 3,3 V a los circuitos digitales. El voltaje de alimentación proviene de la fuente de 9,3 V regulada. Los condensadores de entrada y salida se usan para reducir el ruido de alta frecuencia y para evitar que la operación resulte afectada durante condiciones transitorias de la batería. U510 proporciona una salida de reinicialización que cae a 0 voltios si la salida del regulador cae por debajo de 3,1 voltios. Este componente se emplea para reinicializar el controlador con el fin de prevenir un funcionamiento incorrecto.

El regulador de voltaje U508 proporciona 3,3 V a los circuitos de RF y al ASFIC_CMP. Los condensadores de entrada y salida se usan para reducir el ruido de alta frecuencia y para evitar que la operación resulte afectada durante estados transitorios de la batería.

El regulador de voltaje U503 proporciona 5 V a los circuitos de RF. Los condensadores de entrada y salida se usan para reducir el ruido de alta frecuencia y para evitar que la operación resulte afectada durante estados transitorios de la batería.

5.2 Dispositivos de protección

El diodo VR500 protege frente a descargas electrostáticas, así como frente a inversión de polaridad del voltaje de alimentación y desconexión de cargas.

VR692 - VR699 proporcionan protección frente a descargas electrostáticas.

5.3 Encendido/apagado automático

El radio puede ser encendido de cualquiera de las tres formas siguientes:

- Conmutador de encendido (modo sin ignición)
- Conmutador de ignición y conmutador de encendido (modo con ignición)
- Emergencia

5.3.1 Modo sin ignición

Cuando el radio se conecta por primera vez a la batería del vehículo, Q500 entra en saturación, Q503 se corta, FILT_SW_B+ pasa a través de R5073, D500 y el pin 6 de S5010 (conmutador de encendido). Cuando S5010 está encendido, Filt_B+ pasa a través del pin 5 de S5010, D511, R5069, R5037 y la base de Q505, lo cual hace que se sature éste último. Esto lleva al pin 2 de U501 a 0,2 V a través de R5038 y D502, y activa tanto a U514 como al regulador de 9,3 V, que a su vez suministra voltaje a todos los demás reguladores y hace que se encienda el radio. Cuando a U504 (ASFIC_CMP) le llegan 3,3 V, GCB2 se coloca en 3,3 V, y mantiene a Q505 en saturación, lo que produce el apagado suave.

5.3.2 Modo con ignición

Cuando la ignición se conecta por primera vez, se genera una corriente alta a través del colector de Q500. Esto saca de saturación a Q500 y consecuentemente Q503 se corta. El pin 6 de S5010 recibe el voltaje de ignición a través de R601 (para desconexión de cargas), R610, (R610 y C678 protegen frente a descargas electrostáticas), VR501, R5074 y D500. Cuando S5010 está encendido, FILT_SW_B+ pasa a través del pin 5 de S5010, D511, R5069, R5037 y la base de Q505, lo cual hace que se sature éste último. Esto lleva el pin 2 de U501 a 0,2 V a través de R5038 y D502, y activa tanto a U514 como al regulador de 9,3 V, que a su vez suministra voltaje a todos los demás reguladores y hace que se encienda el radio. Cuando a U504 (ASFIC_CMP) le llegan 3,3 V, GCB2 se coloca en 3,3 V, y mantiene a Q505 en saturación, lo que produce el apagado suave.

Cuando la ignición esta apagada, Q500 y Q503 están también apagados por lo que el pin 6 de S5010 recibe 0 V de la ignición, mientras que Q504 pasa de saturación a corte y ONOFF_SENSE se pone a 3,3 V y le indica al radio que debe realizar un apagado suave mediante el cambio de GCB2 a ‘0’ después del proceso de registro, si es necesario.

5.3.3 Modo de emergencia

Cuando se acciona el conmutador de emergencia (pin 9 de P1) la base de Q506 se conecta a tierra a través de la línea EMERGENCY _ACCES_CONN. Esto hace que Q506 se apague y consecuentemente la resistencia R5020 lleva el colector de Q506 y la base de Q506 a niveles por encima de 2 V. El transistor Q502 se enciende y lleva el pin 2 de U501 a tierra, lo que hace que el radio se encienda. Cuando el conmutador de emergencia se suelta, R5030 lleva la base de Q506 a 0,6 V. Esto hace que el colector del transistor Q506 se ponga en un nivel bajo (0,2 V), y apague de esta forma a Q502.

Mientras que el radio está encendido, el µP monitorea el voltaje en la entrada de emergencia del conector de accesorio a través del pin 62 de U403. Se pueden distinguir tres estados diferentes: kit de emergencia no conectado, kit de emergencia conectado (no presionado) y emergencia presionada.

Si el conmutador de emergencia no se ha conectado o la conexión al interruptor de emergencia está interrumpida, el divisor de resistencias R5030 / R5049 ajusta el voltaje alrededor de 3,14 V (indica que no se ha encontrado el kit de emergencia por la línea EMERGENCY_SENSE). Si hay un conmutador de emergencia conectado, una resistencia a tierra dentro del conmutador reduce el voltaje en la línea EMERGENCY _SENSE, lo cual indica al µP que el conmutador de emergencia está conectado. Cuando el conmutador de emergencia se acciona, la línea EMERGENCY _SENSE se lleva a tierra. El diodo VR503 limita el voltaje para proteger la entrada del µP.

Mientras que EMERGENCY _ACCES_CONN está a nivel bajo, el µP comienza su ejecución, interpreta que la entrada de emergencia está activa a través del nivel de voltaje en el pin 64 del µP y lleva la salida DC POWER ON del pin 13 del ASFIC CMP a un nivel lógico alto. Este nivel alto mantiene a Q505 en saturación para realizar un apagado suave.

5.4 Sintetizador de reloj del microprocesador

La fuente de reloj del sistema del µP es generada por el ASFIC CMP (U504). Al arranque, el circuito integrado del sintetizador (FRAC-N) genera una forma de onda de 16,8 MHz que se envía de la sección de RF al pin 34 del ASFIC CMP. Para el controlador de la tarjeta principal, el ASIFC CMP utiliza 16,8 MHz como señal de reloj de entrada de referencia para su sintetizador interno. El ASFIC CMP, además de la circuitería de audio, tiene un sintetizador programable que puede generar una señal sintetizada dentro del rango de 1.200 Hz a 32,769 MHz en pasos de 1.200 Hz.

Al aplicársele el voltaje por primera vez, el ASFIC CMP genera una onda cuadrada predeterminada CMOS de 3,6864 MHz UP CLK (pin 28 de U504) la cual se encamina al µP (pin 90 de U403). Una vez que el µP comienza a funcionar, reprograma el sintetizador de reloj del ASFIC CMP con una frecuencia de reloj superior (usualmente 7,3728 ó 14,7456 MHz) y seguidamente continúa la operación.

El ASFIC CMP puede reprogramarse para cambiar las frecuencias del sintetizador de reloj a varias horas, según las características del software que se esté ejecutando. Asimismo, la frecuencia del reloj del sintetizador cambia ligeramente si existe la posibilidad de que las armónicas de la fuente de reloj interfieran con la frecuencia deseada de recepción del radio.

El bucle sintetizador del ASFIC CMP utiliza C5025, C5024 y R5033 para ajustar el tiempo de conmutación y la inestabilidad de la salida del reloj. Si el sintetizador no puede generar la frecuencia de reloj requerida, se coloca de nuevo en la salida predeterminada de 3,6864 MHz.

Debido a que el sintetizador del ASFIC CMP y el sistema del µP no funcionan sin el reloj de referencia de 16,8 MHz (y los reguladores de voltaje), debe ser el primero en verificarse durante la depuración del sistema.

5.5 Interfaz de periféricos serie (SPI)

El µP se comunica con muchos de los circuitos integrados a través del puerto SPI. Este puerto consiste en SPI TRANSMIT DATA (MOSI) (datos de transmisión de SPI) (pin 100 del U403), SPI RECEIVE DATA (MISO) (datos de recepción de SPI) (pin 99 del U403), SPI CLK (reloj de la SPI) (pin 1 del U403) y las líneas de selección de chip que van a los diferentes circuitos integrados, los cuales se conectan a SPI PORT (puerto de SPI) (BUS). Este BUS es un bus síncrono, en el cual la señal del reloj de sincronización CLK se envía simultáneamente con los datos de SPI (SPI TRANSMIT DATA o SPI RECEIVE DATA). Por consiguiente, cuando hay actividad, ya sea en SPI TRANSMIT DATA o bien en SPI RECEIVE DATA, debe haber una señal uniforme en CLK. SPI TRANSMIT DATA se usa para enviar datos en serie del µP a un dispositivo, y SPI RECEIVE DATA se usa para enviar datos de un dispositivo al µP.

Hay dos circuitos integrados en el bus SPI: ASFIC CMP (pin 22 del U504) y la memoria EEPROM (U400). En la sección de RF hay un circuito integrado en el bus SPI: el sintetizador FRAC-N. La línea de selección del chip CSX proveniente del pin 2 del U403 se comparte entre el ASFIC CMP y el sintetizador FRAC-N. Cada uno de estos circuitos integrados lee los datos de la SPI y cuando la información de dirección enviada coincide con la dirección del circuito integrado, los datos siguientes se procesan.

Cuando el µP necesita programar cualquiera de estos circuitos integrados, lleva la línea de selección de chip CSX a un nivel lógico “0” y envía los datos correspondientes junto con las señales de reloj. La cantidad de datos enviados a los diversos circuitos integrados es diferente; por ejemplo, el ASFIC CMP puede recibir hasta 19 bytes (152 bits). Después de que los datos han sido enviados, la línea de selección de chip regresa a un nivel lógico “1”.

5.6 Interfaz serie SBEP

La interfaz serie SBEP permite al radio comunicarse con el Software de Programación (CPS) o con el Sintonizador Universal (Universal Tuner), ya sea a través de la caja de interfaz del radio (RIB) o del cable con RIB interna. Esta interfaz se conecta con la SCI a través del conector de la unidad de control (pin 17 de J2) y con el conector de accesorio P1-6 y contiene BUS+. La línea es bidireccional, lo que significa que tanto el radio como la RIB pueden manejar la línea. El µP envía datos serie y recibe datos serie a través del pin 97. Cuando el µP detecta actividad en la línea BUS+, comienza la comunicación.

5.7 Entrada/salida de uso general

El controlador cuenta con seis líneas de uso general (PROG I/O) disponibles en el conector de accesorio P1 para interconectarse con opciones externas. Las líneas PROG IN 3 y 6 son líneas de entrada, PROG OUT 4 es una línea de salida y PROG IN OUT 8, 12 y 14 son bidireccionales. La configuración de software y de hardware del modelo de radio define la función de cada puerto.

- PROG IN 3 puede usarse como una entrada de PTT externa, o como otras señales, según lo especifique el CPS. El µP lee este puerto a través del pin 72 y Q412.
- PROG OUT 4 puede utilizarse como una salida de alarma externa, programada por el CPS. El transistor Q401 es controlado por el µP (pin 55 de U403).

- PROG IN 6 puede usarse como una entrada normal, programada por el CPS. El µP lee este puerto a través del pin 73 y Q411. Este pin también se emplea para comunicarse con la RIB si la resistencia R421 está colocada.
- DIG IN OUT 8, 12 y 14 son líneas bidireccionales y utilizan la misma configuración del circuito. Cada puerto utiliza una salida Q416, Q404, Q405 controlada por los pines 52, 53, 54 del µP. Los puertos de entrada se leen a través de los pines 74, 76 y 77 del µP; usando Q409, Q410, Q411.

5.8 Funcionamiento normal del microprocesador

Para este radio, el µP se configura para funcionar en uno de los dos modos: el modo ampliado o el modo de autocarga (bootstrap). En el modo ampliado, el µP utiliza los dispositivos de memoria externa para funcionar, mientras que en el modo de autocarga el µP usa únicamente su memoria interna. Durante el funcionamiento normal del radio, el µP trabaja en modo ampliado tal como se describe más adelante.

Durante el funcionamiento normal, el µP (U403) trabaja en modo ampliado y tiene acceso a 3 dispositivos de memoria externa: U400 (EEPROM), U402 (SRAM) y U404 (memoria Flash). También, dentro del µP hay 3 Kilobytes de memoria RAM interna, así como la lógica para seleccionar dispositivos de memoria externa.

El espacio en memoria para la EEPROM externa (U400), denominado Codeplug, contiene la información del radio que es específica del cliente. Esta información incluye parámetros tales como: 1) la banda de operación del radio, 2) las frecuencias asignadas a cada canal, y 3) información de sintonización.

La SRAM externa (U402), así como el espacio en memoria de la propia RAM interna del µP, se usan para cálculos temporales requeridos por el software durante su ejecución. Todos los datos almacenados en estas dos ubicaciones se pierden cuando el radio se apaga.

El µP cuenta con un bus de direcciones de 16 líneas de dirección (ADDR 0 - ADDR 15), y con un bus de datos de 8 líneas de datos (DATA 0 - DATA 7). También tiene 3 líneas de control: CSPROG (pin 38 de U403) para la selección de chip por el pin 30 de U404 (FLASH), CSGP2 (pin 41 de U403) para la selección de chip por el pin 20 de U404 (SRAM) y PG7_R_W (pin 4 de U403) para la selección de lectura o escritura. La memoria EEPROM externa (pin 1 de U400).

Cuando el µP está funcionando normalmente, las líneas de dirección y de datos deben estar cambiando entre los niveles lógicos CMOS. Específicamente, los niveles lógicos altos deben estar entre 3,1 y 3,3 V, mientras que los niveles bajos deben estar entre 0 y 0,2 V. No deben observarse otros niveles intermedios, y los tiempos de subida y caída deben ser < 30 ns.

Las líneas de direcciones de orden inferior (ADDR 0 - ADDR 7) y las líneas de datos (DATOS 0 - DATOS 7) deben estar cambiando a velocidad alta; p. ej., habrá que ajustar el barrido del osciloscopio a 1 us/div. o más rápido para poder observar los impulsos individuales. En las líneas de control del µP deben observarse transiciones CMOS de alta velocidad.

En el µP, las líneas XIRQ (pin 48 de U403), MODA LIR (pin 58 de U403), MODB VSTPY (pin 57 de U403) y RESET (pin 94 de U403) deben estar en nivel lógico alto en todo momento durante el funcionamiento normal. Cuando una línea de datos o de dirección se abre o se cortocircuita con una línea adyacente, un síntoma común es que la línea de reinicialización ("RESET") se pone a nivel lógico bajo periódicamente, con un período del orden de 20 ms. En el caso de líneas cortocircuitadas, es posible que también se detecte periódicamente la línea en un nivel intermedio,

es decir, alrededor de 2,5 V, lo cual ocurre cuando las líneas unidas intentan colocarse en niveles opuestos.

Las entradas del µP MODA LIR (pin 58 de U403) y MODB VSTPY (pin 57 de U403) deben estar a nivel lógico "1" para que el µP comience a funcionar correctamente. Después de que el µP comienza a funcionar, periódicamente genera impulsos en estas líneas para determinar el modo de funcionamiento deseado. Mientras que la unidad central de procesamiento (CPU) está funcionado, MODA LIR se comporta como salida CMOS con drenaje abierto y se pone a nivel lógico bajo cada vez que el µP comienza una nueva instrucción. Una instrucción normalmente requiere entre 2 y 4 ciclos de bus externo, o de búsqueda y carga (fetch) de instrucciones de la memoria.

Hay ocho puertos del convertidor analógico a digital (A/D) en U403 marcados dentro del bloque del dispositivo como PEO - PE7. Estas líneas monitorean el nivel de voltaje dentro del rango de 0 a 3,3 V de la línea de entrada y convierten ese nivel en un número comprendido entre 0 y 255, el cual es leído por el software para tomar la acción apropiada.

5.9 Memoria estática de acceso aleatorio (SRAM)

La SRAM (U402) contiene cálculos temporales del radio o parámetros que pueden cambiar muy frecuentemente, y que son generados y almacenados por el software durante la operación normal. La información se pierde cuando el radio se apaga.

Esto permite al dispositivo un número ilimitado de ciclos de escritura. La señal CS de U402 (proveniente del pin CSGP2 de U403) se pone en un nivel lógico bajo para indicar los accesos a SRAM. A U402 se le denomina comúnmente RAM externa, a diferencia de la RAM interna de 3 kilobytes que forma parte del 68HC11FL0. Ambos espacios de memoria RAM sirven para el propósito. Sin embargo, la RAM interna se usa para guardar los valores calculados que se acceden más frecuentemente.

Los condensadores C402 y C411 sirven para filtrar la salida de cualquier ruido de CA que pueda surgir en los 3,3 V de U402.

6.0 Audio de la tarjeta de control y circuitos de señalización

6.1 Circuito integrado del filtro de señalización de audio y X-pand (ASFIC CMP)

El ASFIC CMP (U504) empleado en el controlador tiene las siguientes cuatro funciones:

1. Conformación del audio de recepción/transmisión (filtraje, amplificación, atenuación).
2. Señalización de recepción/transmisión (PL/DPL/HST/MDC)
3. Detección de la señal de silenciador
4. Generación de la señal de reloj del µP

El ASFIC CMP se programa a través del bus SPI (pines 20, 21 y 22 de U504), que normalmente recibe 19 bytes. Esta programación establece varios trayectos dentro del ASFIC CMP para encaminar el audio y/o la señalización a través de los bloques correspondientes de filtraje, ganancia y atenuación. EL ASFIC CMP también tiene 6 bits de control general (GCB0-5), que son salidas de niveles CMOS y se emplean para lo siguiente:

- GCBO: selector de ancho de banda
- GCB1: enciende y apaga el PA de audio
- GCB2: "DC Power On" enciende y apaga el regulador de voltaje (y el radio)
- GCB3: control del pin 9 del MUX U509 para seleccionar entre el trayecto de micrófono de bajo costo y el trayecto de micrófono estándar.
- GCB4: control del pin 11 del MUX U509 para seleccionar entre el trayecto de recepción no filtrado y el trayecto de recepción filtrado en el conector de accesorio.
- GCB5: control del pin 10 del MUX U509 para seleccionar entre el enmudecedor del trayecto de transmisión no filtrada y el trayecto de transmisión no filtrada.

7.0 Circuitos de audio de transmisión

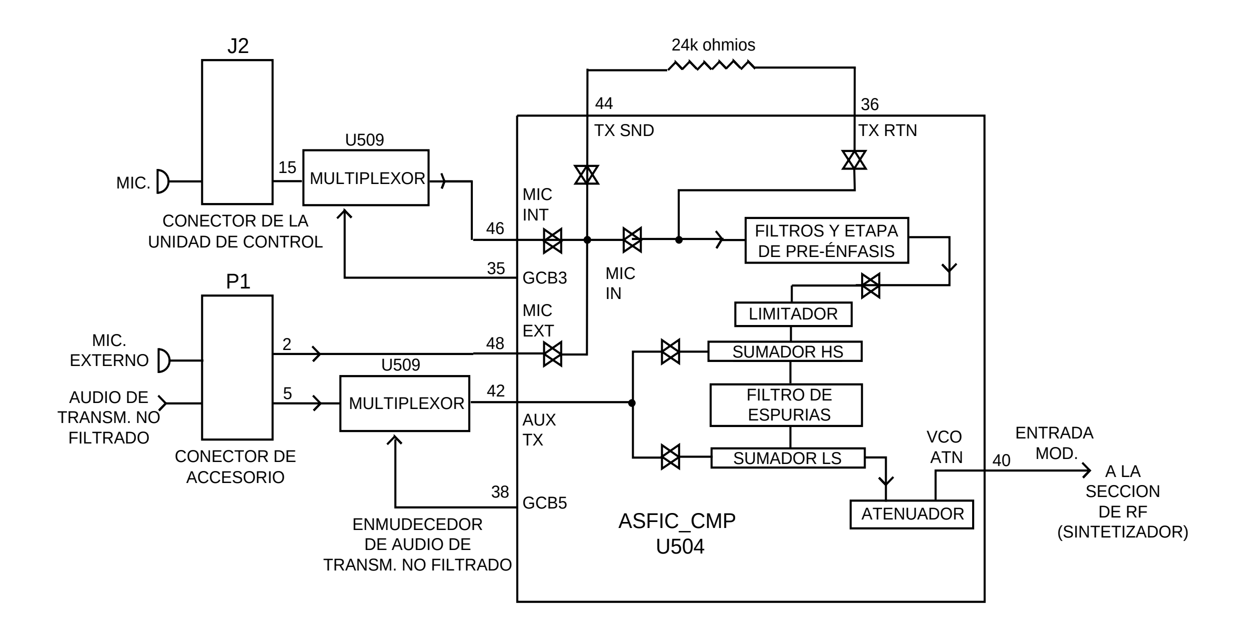


Figura 2-7 Trayectos de audio de transmisión

7.1 Trayecto de entrada de micrófono

El radio acepta 2 trayectos distintos de micrófono, conocidos como micrófono interno (desde la unidad de control J2-15) y micrófono externo (desde el conector de accesorio P1-2) y un trayecto auxiliar ("FLAT TX AUDIO" [audio de transmisión no filtrada], desde conector de accesorio P1-5). Los micrófonos usados en el radio requieren un voltaje CC de polarización provisto por una red de resistencias.

Los dos trayectos de las entradas de audio del micrófono entran al ASFIC CMP por el pin 48 de U504 (micrófono externo) y el pin 46 de U504 (micrófono interno). El micrófono se enchufa en la unidad de control del radio y se conecta a la señal CC de audio a través del pin 15 de J2. Seguidamente, la señal se envía a través de C5045 al MUX U509 que selecciona uno de dos trayectos con ganancias diferentes para aceptar micrófonos de bajo costo (micrófonos sin amplificador incorporado) y micrófonos estándar.

7.1.1 Micrófono estándar

El pin "Hook" (gancho) está unido eléctricamente al gancho del micrófono dentro del micrófono estándar. Cuando el micrófono está descolgado, se envían 3,3 V a R429 a través de R458, D401, y el divisor de voltaje R429/R430 hace que aparezcan 0,7 V en MIC_SENSE (µP U403-67). U403 monitorea este voltaje y envía un comando al ASFIC_CMP, U504, para poner GCB3 en ‘1’. La señal de audio se encamina desde C5045 a través de U509-3 (Z1), R5072, U507, R5026, C5091, R5014, pasando por C5046, al pin 46 de U504, micrófono interno (C5046 de 100 nF produce un polo en 159 Hz con la impedancia del micrófono interno, U504-46, de 16K ohmios). Los 9,3 V CC se envían a través de R5077, R5075 a J2-15, y se generan 4,65 V con la impedancia del micrófono. C5010 proporciona una tierra de CA para generar una impedancia de CA de 510 ohmios a través de R5075, y filtra el voltaje de alimentación de 9,3 V CC para polarización del micrófono.

Nota: La señal de audio en el pin 46 de U504 debe ser de aproximadamente 12 mV para 1,5 kHz o 3 kHz de desviación con 12,5 kHz o 25 kHz de separación entre canales.

La señal del micrófono externo entra al radio por el pin 2 del conector de accesorio P1 y se encamina a R5054 a través de la línea EXT MIC. R5078 y R5076 proporcionan 9,3 V CC de polarización. El divisor de resistencias R5054/R5070 divide la señal de entrada entre 5,5 y proporciona protección a la entrada del amplificador CMOS. R5076 y C5009 proporcionan un trayecto a tierra de CA de 510 ohmios que ajusta la impedancia de entrada para el micrófono y determina la ganancia con base en la resistencia de emisor en el circuito del amplificador del micrófono.

C5047 funciona como un condensador de bloqueo de CC. La señal de audio en el pin 48 de U504 debe ser de aproximadamente 14 mV para 1,5 kHz o 3 kHz de desviación con 12,5 KHz o 25 KHz de separación entre canales.

La señal de audio de transmisión no filtrado (FLAT TX AUDIO) en el pin 5 del conector de accesorio P1 se alimenta del ASFIC CMP (del pin 42 de U504 al pin 2 de U509, hasta el pin 15 de U509, pasando a través del circuito del amplificador operacional U506 y de C5057).

El ASFIC tiene un AGC interno que puede controlar la ganancia del trayecto de audio del micrófono. El µP puede habilitar y deshabilitar el AGC. Otra función que se puede habilitar y deshabilitar en el ASFIC es la función VOX. Este circuito, junto con el condensador C5023 en el pin 7 de U504, proporcionan el voltaje CC que permite al µP detectar el audio del micrófono. El ASFIC se puede también programar para enviar el audio del micrófono al parlante para aplicaciones de megafonía.

7.2 Monitoreo de PTT y procesamiento de audio de transmisión

El PTT del micrófono interno se monitorea a través del pin 71 del µP U403. El radio transmite cuando este pin está en “0” y selecciona dentro del ASFIC_ CMP U504 el trayecto de micrófono interno. Cuando el PTT del micrófono interno está en “0”, el PTT del micrófono externo se pone a tierra a través de D402. El PTT del micrófono externo se monitorea mediante el pin 72 de U403 a través de los circuitos del Q412. El radio transmite cuando este pin está en “0” y selecciona dentro del ASFIC _CMP U504 el trayecto del micrófono externo.

Dentro del ASFIC CMP, el audio del micrófono se filtra para eliminar componentes de frecuencia fuera de la banda de voz de 300 a 3,000 Hz, y se pre-enfatiza si está habilitada la funcionalidad de pre-énfasis. Seguidamente esta señal se limita para prevenir una desviación excesiva en el transmisor. El audio limitado del micrófono se envía a través de un sumador, que se utiliza para agregar datos de señalización, y acto seguido se lleva a un filtro de espurias para eliminar los componentes espectrales de alta frecuencia que pueda haber generado el limitador. Posteriormente, el audio se envía a un atenuador que fue sintonizado en fábrica o en campo para ajustar la cantidad adecuada de desviación de FM. El audio de transmisión sale del ASFIC CMP en el pin 40 de U504, MOD IN, y a continuación se envía a la sección de RF.

8.0 Circuitos de señalización de transmisión

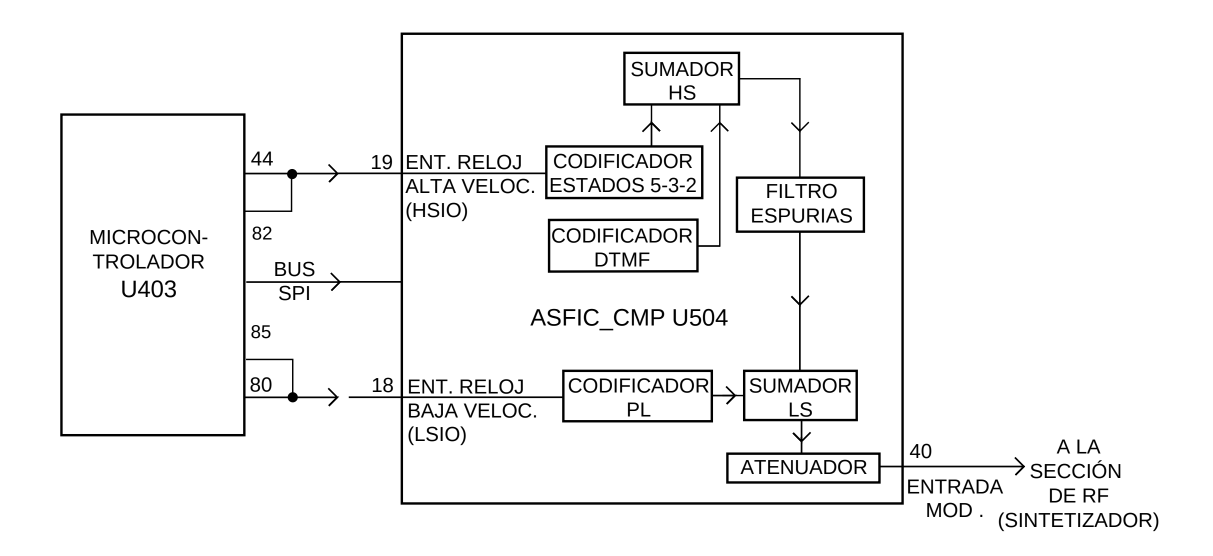


Figura 2-8 Trayecto de señalización de transmisión

Desde el punto de vista del hardware, hay tres tipos de señalización:

- Datos subaudibles (PL / DPL / tono de conexión) que se suman con la señalización o la voz transmitida;
- Los datos DTMF para comunicación telefónica en sistemas convencionales y troncalizados; y
- Señalización audible, incluidas las señales MDC y de sistemas troncalizados de alta velocidad.

Nota: Los tres tipos son manejados por el hardware mientras que el software del radio determina cuál tipo de señalización está disponible.

8.1 Datos subaudibles (PL/DPL)

Los datos subaudibles implican una señalización cuyo ancho de banda está por debajo de 300 Hz. Las formas de onda PL y DPL se utilizan para la operación en modo convencional, mientras que los tonos de conexión se emplean para la operación de canales de voz en modo troncalizado. El tono de conexión de sistemas troncalizados es simplemente un tono PL a un nivel de desviación más alto que el PL en un sistema convencional. Aun cuando se le llaman "datos subaudibles", el espectro de frecuencia real de estas formas de onda puede llegar hasta 250 Hz, por lo que pueden

ser perceptibles al oído humano. Sin embargo, el receptor del radio filtra todas las señales de audio por debajo de 300 Hz, de tal forma que estos tonos no sean oídos en dicho sistema.

En un momento dado, U504 (ASFIC CMP) sólo puede generar un tipo de datos subaudibles. El proceso es como sigue: valiéndose del bus SPI, el µP programa el ASFIC CMP para ajustar la desviación adecuada para datos de baja velocidad y selecciona los filtros PL o DPL. Seguidamente, el µP genera una onda cuadrada que selecciona la entrada de codificación PL/DPL del ASFIC (LSIO), en el pin 18 de U504, a doce veces la velocidad de transmisión de datos deseada. Por ejemplo: para una frecuencia PL de 103 Hz, la frecuencia de la onda cuadrada sería 1236 Hz.

Esto activa un generador de tonos dentro de U504 el cual genera una aproximación en escalera a una onda sinusoidal de PL o a un patrón de datos de DPL. Esta forma de onda interna pasa a continuación por un filtro pasabajos y se suma a la voz o a los datos. Así, la forma de onda resultante de la suma aparece en el pin 40 de U504 (MOD IN), donde se envía a la tarjeta de RF, tal como se describió anteriormente al hablar de los circuitos de audio de transmisión. El tono de conexión del sistema troncalizado se genera en la misma forma que un tono PL.

8.2 Datos de alta velocidad

Los datos de alta velocidad se refieren a formas de onda de 3600 baudios, conocidas como palabras de señalización de entrada (ISW), que se emplean en un sistema troncalizado para comunicaciones de alta velocidad entre el controlador central y el radio. Para generar una ISW, el µP primero programa el ASFIC CMP (U504) con los ajustes adecuados de ganancia y de filtro. Seguidamente, envía impulsos de selección al pin 19 de U504 (HSIO) cuando se supone que los datos cambien de estado. El codificador de estados 5-3-2 de U504 (que está en un modo de dos estados) es alimentado al bloque sumador postlimitador y a continuación al filtro de espurias. Desde ese punto, se envía a través del atenuador de modulación y posteriormente sale del ASFIC CMP a la tarjeta de RF. Las señales MDC se generan básicamente de la misma forma que las señales ISW en sistemas troncalizados. Sin embargo, en algunos casos estas señales pueden pasar a través de un bloque de pre-énfasis de datos en el ASFIC CMP. Estos esquemas de señalización se basan también en el envío de una combinación de tonos de 1.200 Hz y 1.800 Hz solamente. El audio del micrófono se enmudece durante la señalización de datos de alta velocidad.

8.3 Datos de multifrecuencia de dos tonos (DTMF)

Los datos DTMF consisten en una forma de onda de dos tonos, empleada durante la operación de inteconexión telefónica. Son los mismos tipos de tonos que se oyen cuando se emplea un teléfono con teclado de tonos (“Touch Tone”).

Hay siete frecuencias, cuatro de ellas en el grupo bajo (697, 770, 852, 941 Hz) y tres en el grupo alto (1.209, 1.336, 1.477 Hz). Los tonos del grupo alto son generados por el µP (pin 46 de U403) mediante impulsos de selección en el pin 19 de U504 a seis veces la frecuencia de los tonos menores de 1440 Hz, o al doble de la frecuencia de los tonos mayores de 1440 Hz. Los tonos del grupo bajo son generados por el ASFIC CMP, controlado por el µP a través del bus SPI. Dentro de U504, los tonos del grupo bajo y los del grupo alto se suman (con la amplitud de los tonos del grupo alto aproximadamente a 2 db por encima de las de los tonos del grupo bajo) y seguidamente se pre-enfatizan antes de ser enviados al sumador y al filtro de espurias. La forma de onda DTMF sigue el mismo trayecto que el descrito para los datos de alta velocidad.

9.0 Circuitos de audio de recepción

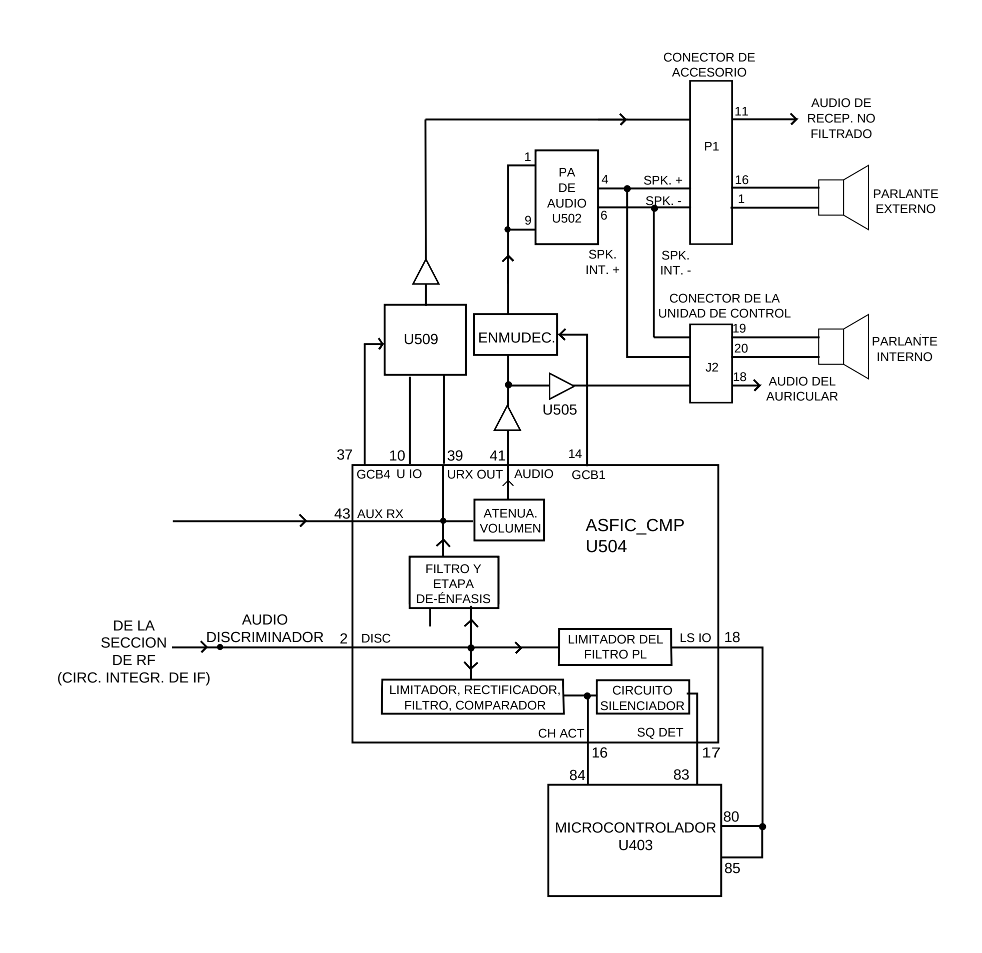


Figura 2-9 Trayectos de audio de recepción

9.1 Detección del silenciador

Los circuitos de RF del radio generan constantemente una salida en el discriminador (circuito integrado de frecuencia intermedia). Esta señal (DISC AUDIO) se encamina a la entrada DISC de la circuitería de detección del silenciador del ASFIC CMP (pin 2 de U504). Toda la circuitería de detección del silenciador se encuentra dentro del ASFIC CMP. Por lo tanto, desde el punto de vista del usuario, DISC AUDIO entra al ASFIC CMP, y el ASFIC CMP genera dos salidas de niveles lógicos CMOS con base en el resultado. Ellas son CH ACT (pin 16 de U504) y SQ DET (pin 17 de U504).

La señal del silenciador que entra al ASFIC CMP se amplifica, se filtra, se atenúa, y se rectifica. Seguidamente se envía al comparador para generar una señal con nivel activo alto en CH ACT. Se emplea un circuito de cola del silenciador para generar SQ DET (pin 17 de U504) a partir de CH ACT. CH ACT y de SQ DET presentan un nivel alto (nivel lógico “1”) cuando se detecta portadora; el resto del tiempo están a nivel bajo (nivel lógico “0”).

CH ACT se encamina al pin 84 del µP mientras que SQ DET se encamina al pin 83 del µP.

SQ DET se utiliza para determinar todas las decisiones de enmudecer y desenmudecer el audio, exceptuando el caso de rastreo convencional. En este caso, CH ACT es un preindicador ya que se genera un poco más rápido que SQ DET.

9.2 Procesamiento de audio y control de volumen digital

La señal de audio del receptor (DISC AUDIO) entra a la sección del controlador proveniente del circuito integrado de frecuencia intermedia donde se acopla en CC al ASFIC CMP a través de la entrada DISC en el pin 2 de U504. A continuación, la señal es aplicada a los trayectos de audio y de PL/DPL.

El trayecto de audio tiene un amplificador programable, cuyo ajuste se basa en el ancho de banda del canal por el que se está recibiendo, un filtro pasabajos para eliminar los componentes de frecuencia por encima de 3000 Hz, y un filtro pasaaltos para eliminar los datos subaudibles por debajo de 300 Hz. Seguidamente, el audio recuperado pasa a través de un filtro de de-énfasis (si está habilitado para compensar el pre-énfasis que se emplea para reducir los efectos del ruido de FM). El circuito integrado envía el audio a través de un atenuador programable de 8 bits, cuyo nivel se ajusta dependiendo del valor del control de volumen. Finalmente, la señal de audio filtrada pasa a través de un búfer de salida dentro del ASFIC CMP. La señal de audio abandona el ASFIC CMP por la salida AUDIO (pin 41 de U504).

El µP programa el atenuador, valiéndose del bus SPI, según el ajuste de volumen. Los ajustes mínimo/máximo del atenuador se realizan con base en los parámetros del Codeplug.

Como las señales subaudibles se suman con la información de voz al transmitir, se deben separar de la información de voz antes de procesarlas. Toda señal subaudible entra al ASFIC CMP proveniente del circuito integrado de frecuencia intermedia por el pin 2 de U504 (DISC). Una vez dentro, pasa a través del trayecto PL/DPL. La señal primero pasa a través de uno de los dos filtros pasabajos, ya sea el filtro pasabajos PL o el filtro pasabajos DPL/LST. Cualquiera de estas señales posteriormente se filtra, se pasa a través del circuito limitador y sale al ASFIC CMP por LSIO (pin 18 de U504). En este punto, la señal aparecerá como una versión de una onda cuadrada de la señal subaudible que recibió el radio. El pin 80 del µP U403 decodificará la señal directamente para determinar si es el tono o el código que se encuentra actualmente activo en ese modo.

9.3 SPK+ y SPK- para amplificación de audio

La salida del potenciómetro de volumen digital del ASFIC CMP, pin 41 de U504, se encamina a través del condensador de bloqueo de CC (C5049) al PA de audio (pines 1 y 9 de U502).

El amplificador de potencia de audio (PA) tiene una salida invertida y una salida no invertida que producen la salida de audio diferencial SPK+/SPK- (pines 4 y 6 de U502).

El PA de audio se habilita a través del ASFIC CMP (GCB1 de U504). Cuando la base de Q501 está en nivel lógico bajo, el transistor está apagado y el pin 8 de U502 se pone a nivel alto valiéndose de la resistencia elevadora R5041, con lo cual se enciende el PA de audio. El voltaje en el pin 8 de U502 debe estar por encima de 8,5 V CC para activar adecuadamente el dispositivo.

Si el voltaje está entre 3,3 V y 6,4 V, el dispositivo estará activo pero tendrá sus entradas (pines 1 y 9 de U502) apagadas. Ésta es una condición de enmudecimiento que se utiliza para evitar chasquidos de audio cuando el PA está habilitado.

Las salidas SPK+ y SPK- del PA de audio tienen una polarización CC que varía proporcionalmente con B+ (pin 7 de U502). El voltaje B+ de 11 V produce un desplazamiento de 5 V CC, mientras que el B+ de 17 V produce un desplazamiento de 8,5 V CC. Si alguna de estas líneas se conecta a tierra, es posible que el PA de audio se dañe. SPK+ y SPK- se encaminan al conector de accesorio (pines 1 y 16 de P1) y a la unidad de control (pines 19 y 20 de J2).

9.4 Audio del auricular

Ciertos accesorios del auricular tienen un parlante interno que requiere un nivel de voltaje diferente al provisto por U502. Para estos dispositivos se dispone de la señal AUDIO HANDSET en el pin 18 del conector J2 de la unidad de control.

El audio recibido de la salida del atenuador de volumen digital del ASFIC CMP se encamina al pin 2 de U505 para ser amplificado. Esta señal se envía desde la salida del amplificador operacional U505 al pin 18 de J2. Desde la unidad de control, esta señal se envía directamente al conector hembra del micrófono.

9.5 Audio filtrado y audio no filtrado

El audio de salida del ASFIC en el pin 39 de U504 ha pasado por el filtro y por la etapa de de-énfasis, pero no ha pasado a través del atenuador de volumen digital. La señal del pin 39 del ASFIC CMP U504 se envía por medio de R5034 a través de la compuerta del pin 12 de U509 y se acopla en CA al pin 6 de U505. La compuerta controlada por el puerto GCB4 del ASFIC CMP selecciona entre la señal de audio filtrada proveniente del pin 39 del ASFIC CMP (URXOUT) y la señal de audio no filtrada ("Flat Audio") proveniente del pin 10 ASFIC CMP (UIO). Las resistencias R5034 y R5021 determinan la ganancia del amplificador operacional para el audio filtrado en el pin 6 de U505, mientras que las resistencias R5032 y R5021 determinan la ganancia para el audio no filtrado. La salida del pin 7 de U505 se encamina al pin 11 de P1 a través del condensador de bloqueo de CC C5003. Observe que todo ajuste de volumen de la señal en este trayecto deberá ser realizado por el accesorio.

10.0 Circuitos de señalización de recepción

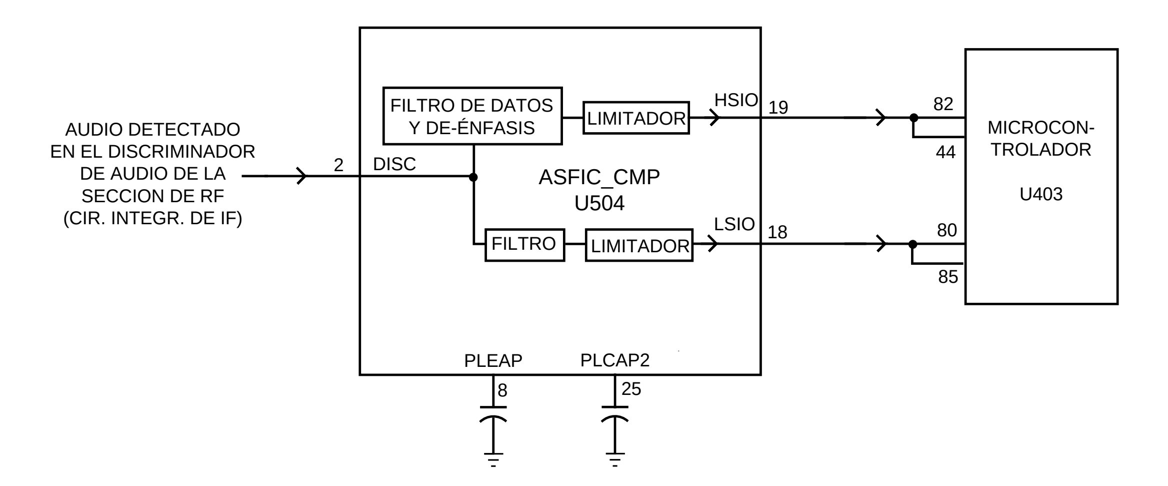


Figura 2-10 Trayectos de señalización de recepción

10.1 Decodificador de datos de alta velocidad y datos subaudibles (PL/DPL)

El ASFIC CMP (U504) se utiliza para filtrar y limitar todos los datos recibidos. Los datos ingresan al ASFIC CMP por la entrada DISC (pin 2 de U504). Dentro del U504 los datos se filtran de acuerdo con el tipo de datos (HS o LS), tras lo cual se limitan a un nivel digital de 0 - 3,3 V. Los datos de alta velocidad de sistemas troncalizados y MDC salen del pin 19 de U504, donde se conectan al µP por el pin 80 de U403.

La salida de los datos limitados de baja velocidad (PL, DPL y sistema troncalizado LS) salen por el pin 18 de U504, donde se conectan al µP en el pin 80 de U403.

Los datos de baja velocidad son leídos por el µP al doble de la frecuencia de la forma de onda de muestreo; un circuito de retención (latch) en el ASFIC CMP almacena un bit por cada ciclo de reloj. Los condensadores externos C5028 y C5026 ajustan el polo de baja frecuencia de un detector de cruces por cero en los circuitos limitadores para los datos PL y HS. La histéresis de estos circuitos limitadores se programa de acuerdo al tipo de datos recibidos.

10.2 Circuitos de tonos de alerta

Cuando el software determina que se necesita enviar al operador una realimentación audible (para indicar la presión correcta o incorrecta de una tecla), o indicar el estado del radio (sistema troncalizado ocupado, llamada telefónica, fallas del circuito), envía un tono de alerta al parlante. Esto se logra enviando datos a través del bus SPI al U504, lo cual establece el trayecto de audio hacia el parlante para los tonos de alerta. El tono de alerta puede generarse mediante una de dos formas: internamente, mediante el ASFIC CMP, o externamente, utilizando el µP y el ASFIC CMP.

Los tonos internos de alerta permitidos son 304, 608, 911, y 1.823 Hz. En este caso, un código contenido dentro del bus SPI se carga en el ASFIC CMP para fijar el trayecto y determinar la frecuencia del tono, y el nivel de volumen en el que se debe generar el tono. (No tiene que estar relacionado al ajuste de volumen de voz).

Para tonos externos de alerta, el µP puede generar cualquier tono dentro de la banda de audio de 100 a 3000 Hz. Esto se logra haciendo que el µP genere una onda cuadrada que entra al ASFIC CMP por el pin 19 de U504. Dentro del ASFIC CMP, esta señal se envía al generador de tonos de alerta.

La salida del generador se suma en la cadena de audio justo después del bloque de de-énfasis del audio de recepción. Dentro de U504, el tono se amplifica y se filtra, y a continuación pasa a través del atenuador de volumen digital de 8 bits, el cual se carga normalmente con un valor especial para audio de tonos de alerta. El tono sale por el pin 41 de U504 y se encamina al PA de audio como audio recibido.

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO

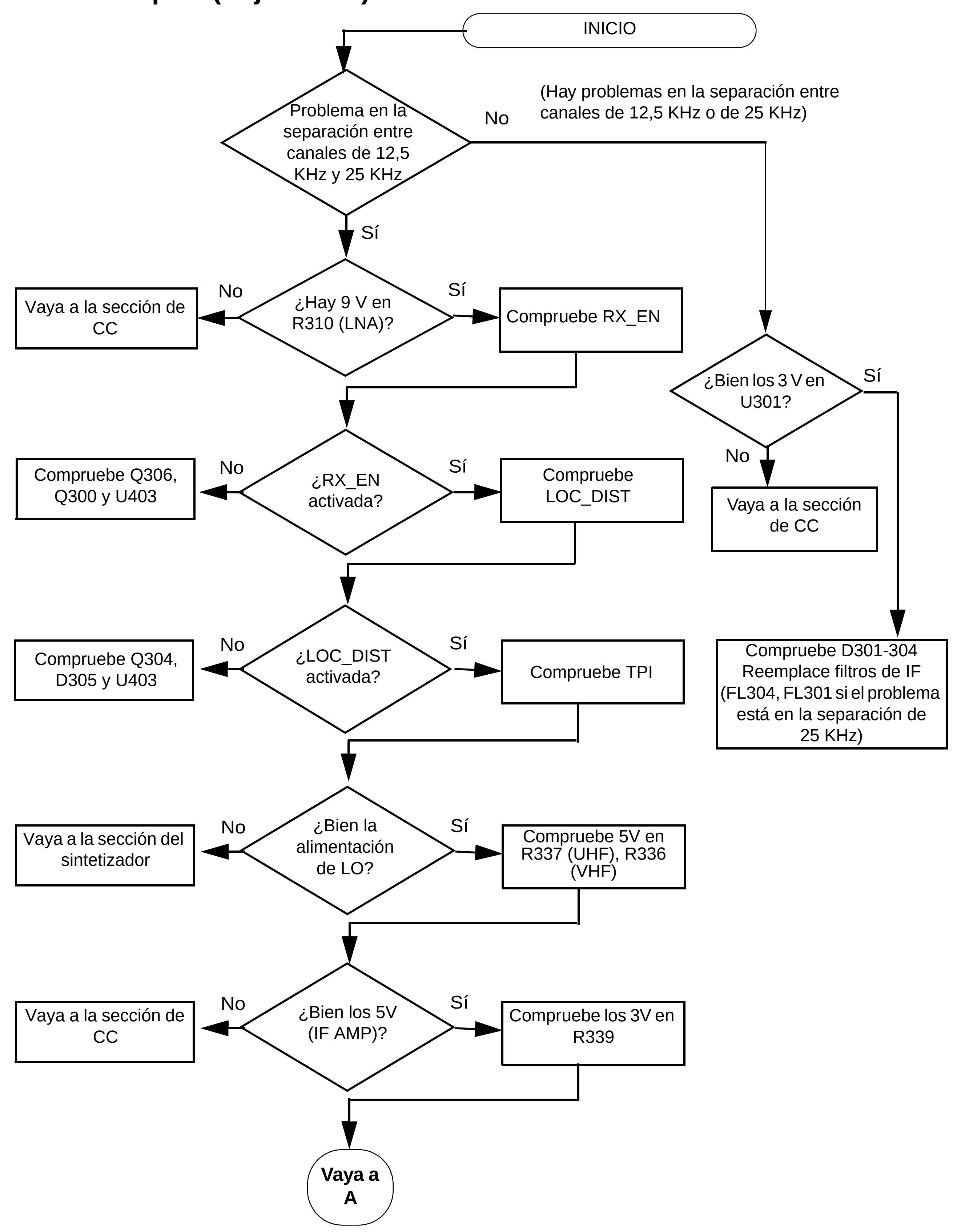
Capítulo 3

CUADROS DE SOLUCIÓN DE PROBLEMAS

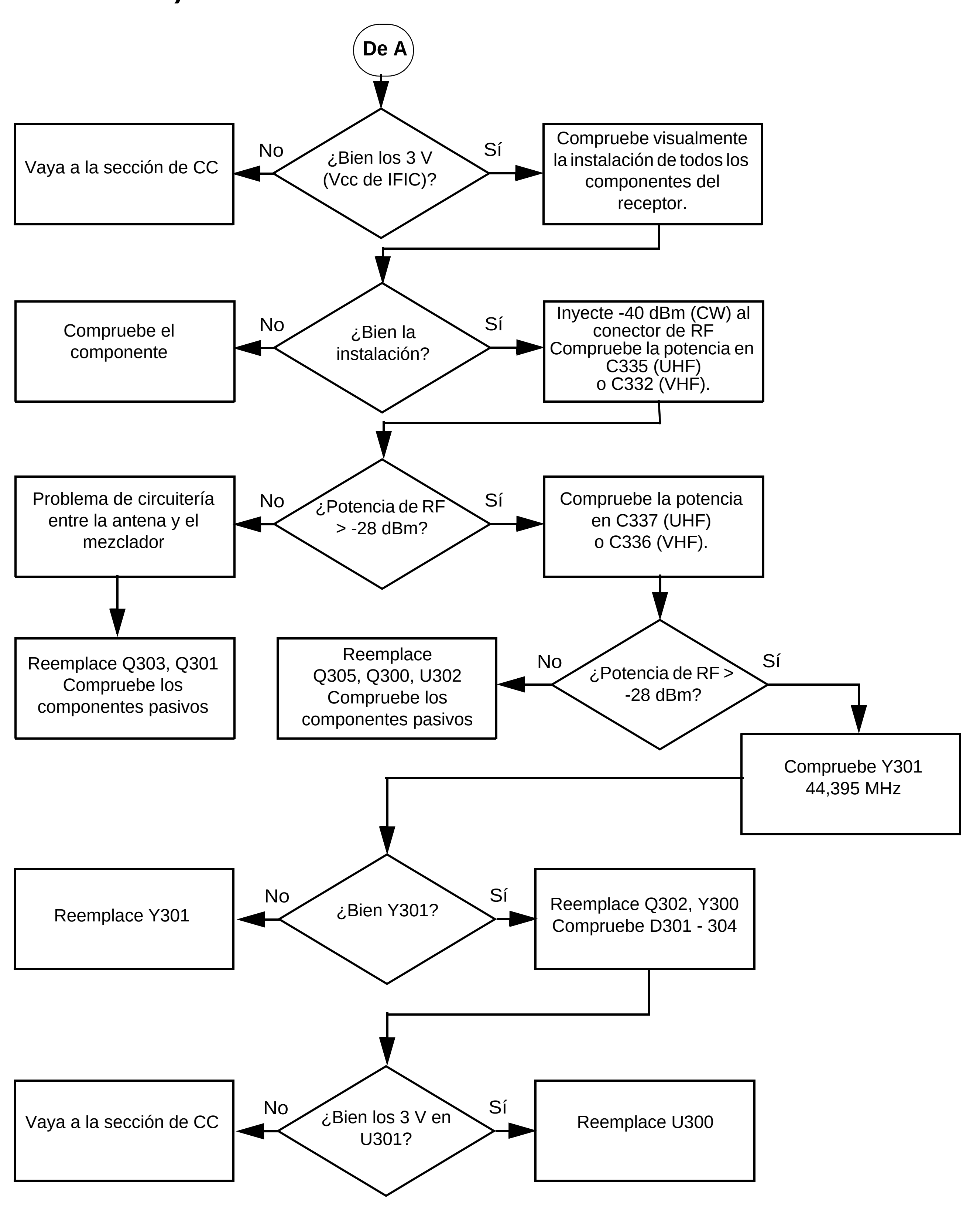
Esta sección contiene los diagramas de flujo detallados para solución de problemas. Estos diagramas deben ser usados como guía para la identificación de las áreas con problemas. Los mismos no sustituyen el conocimiento del funcionamiento de los circuitos y las técnicas perspicaces de solución de problemas. Es aconsejable consultar las descripciones detalladas de los circuitos correspondientes en las secciones de descripción del funcionamiento antes de intentar aplicar los siguientes procedimientos.

La mayoría de los diagramas de solución de problemas terminan indicando el reemplazo de un circuito integrado. Aun cuando no siempre se indica, es una buena práctica verificar los voltajes de alimentación y tierra del circuito integrado afectado, así como verificar la continuidad de la señal defectuosa y de los circuitos relacionados, antes de reemplazar cualquier circuito integrado. Por ejemplo, si una señal de reloj no está disponible en un determinado punto de destino, se debe verificar la continuidad desde el circuito integrado de origen antes de reemplazar el circuito integrado.

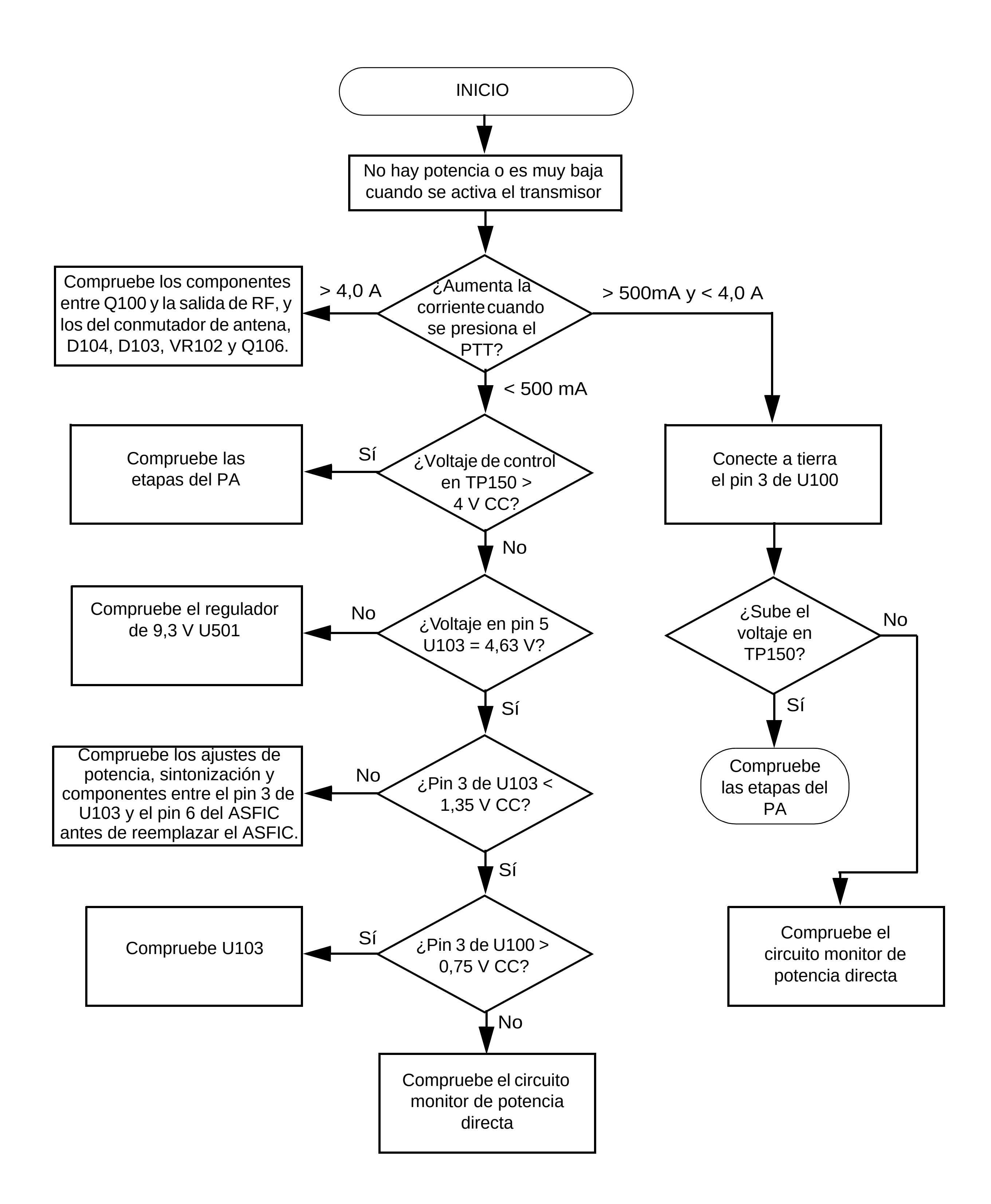
1.0 Diagrama de flujo para solución de problemas de RF del receptor (hoja 1 de 2)



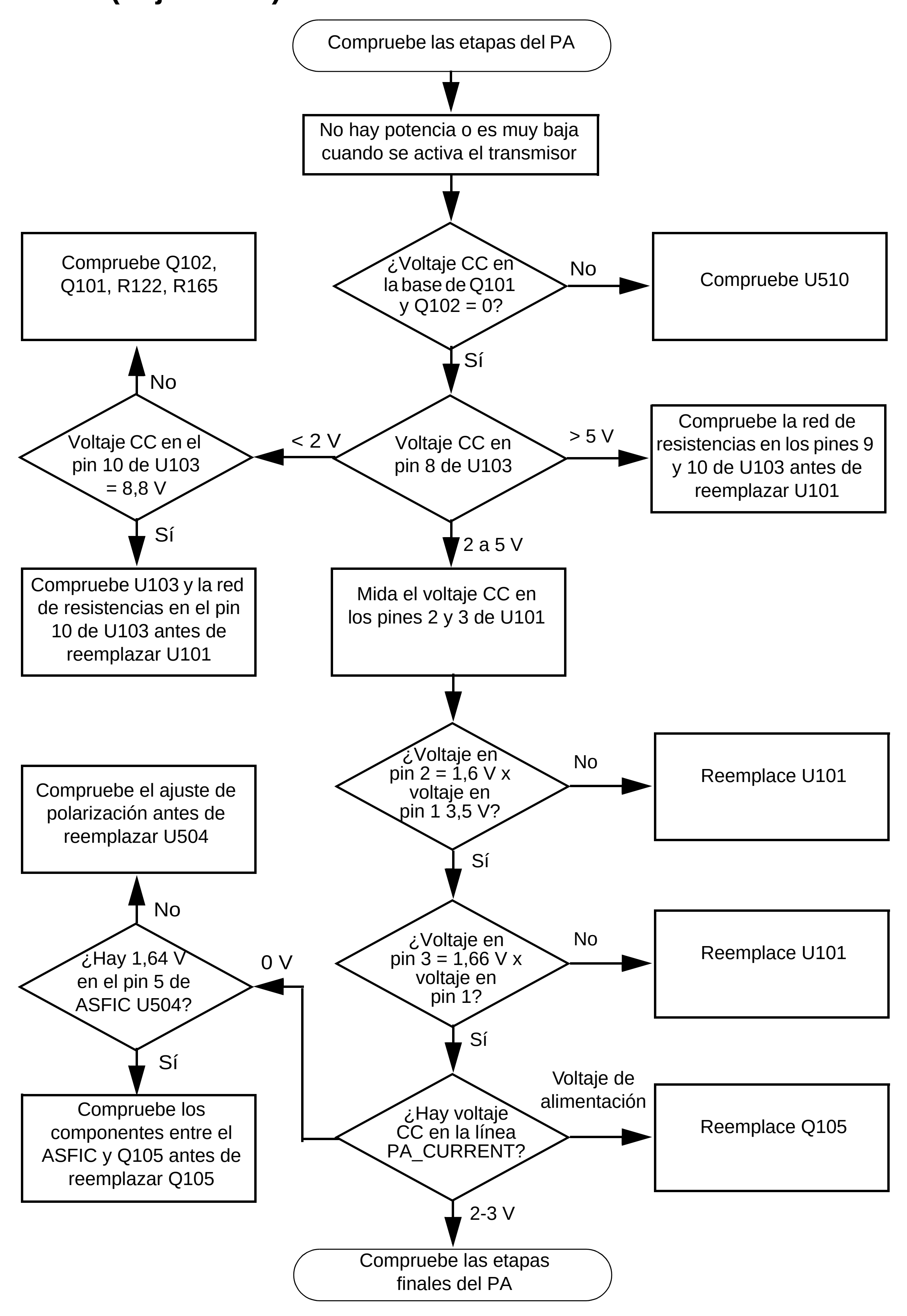
1.1 Diagrama de flujo para solución de problemas del receptor (hoja 2 de 2)



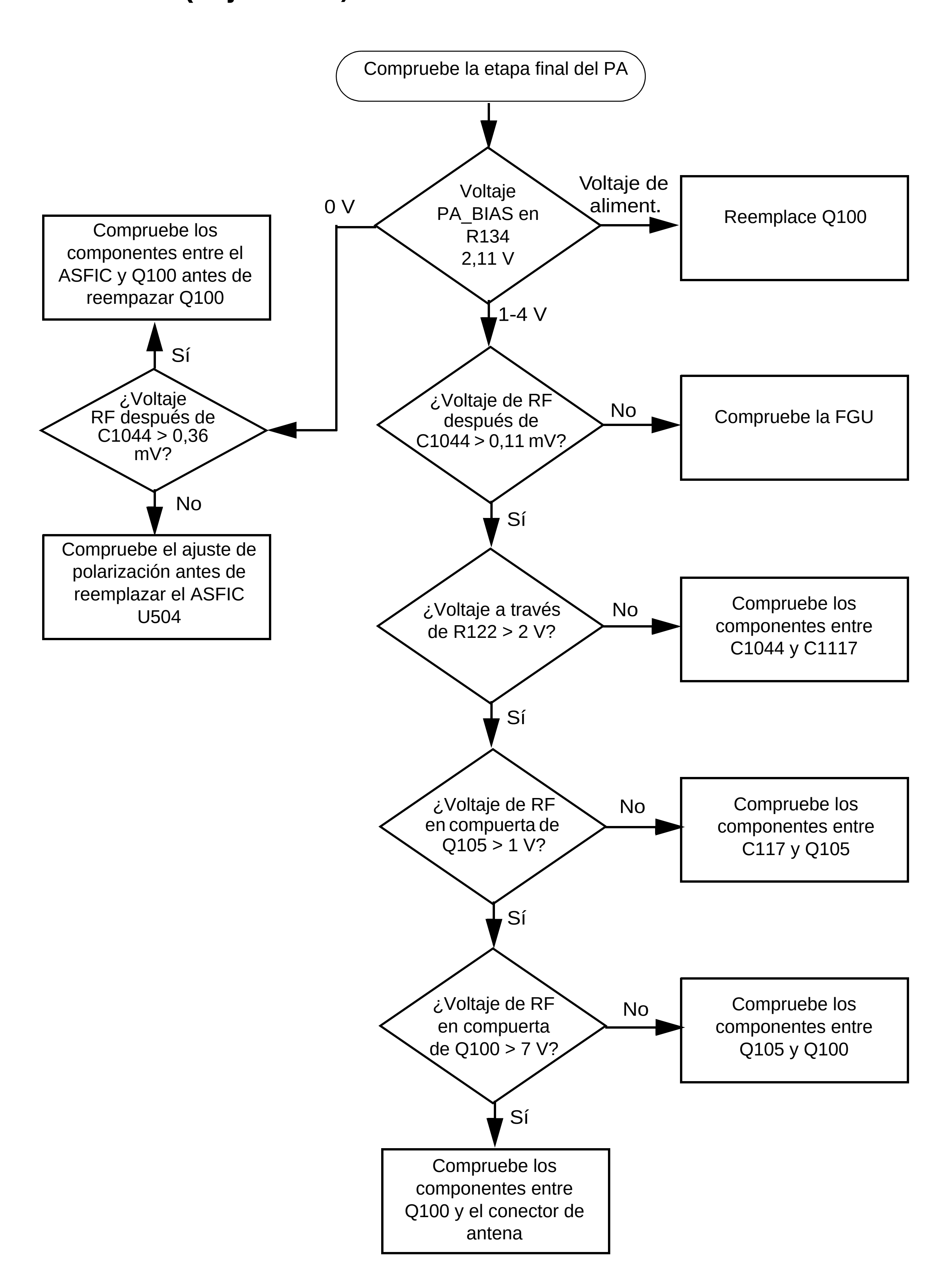
2.0 Diagrama de flujo para solución de problemas del transmisor de 40 W (hoja 1 de 3)



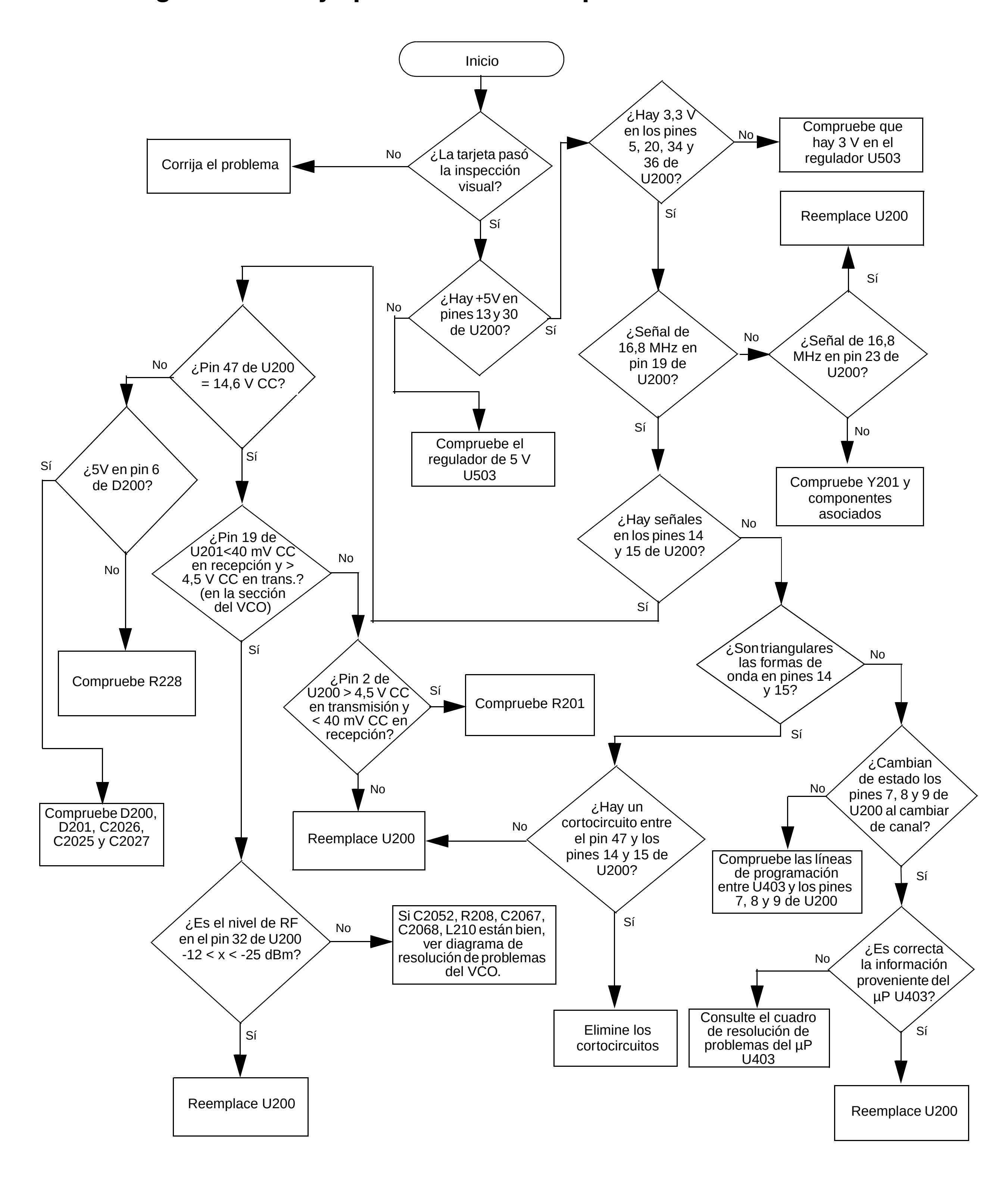
2.1 Diagrama de flujo para solución de problemas del transmisor de 40 W (hoja 2 de 3)



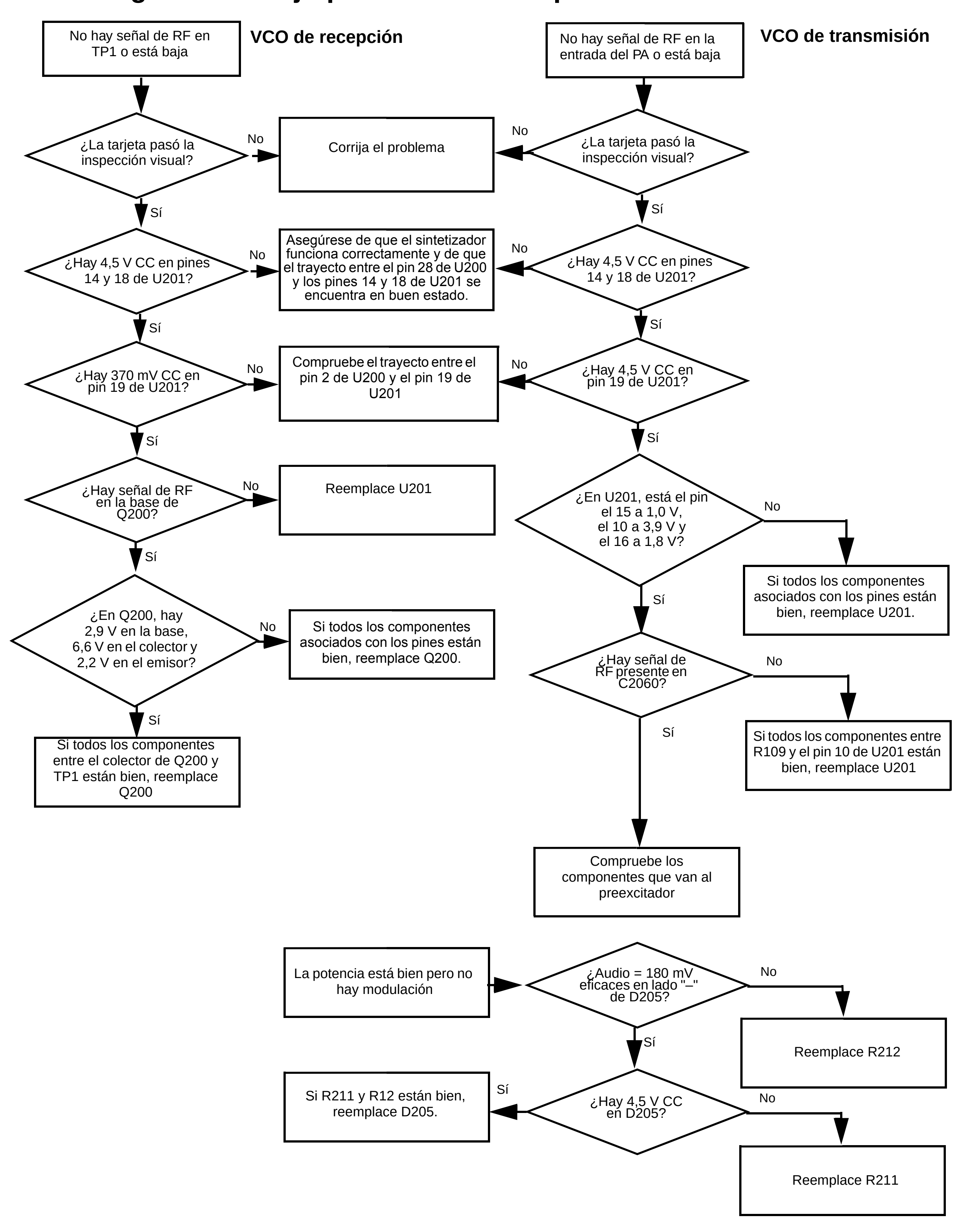
2.2 Diagrama de flujo para solución de problemas del transmisor de 40 W (hoja 3 de 3)



3.0 Diagrama de flujo para solución de problemas del sintetizador

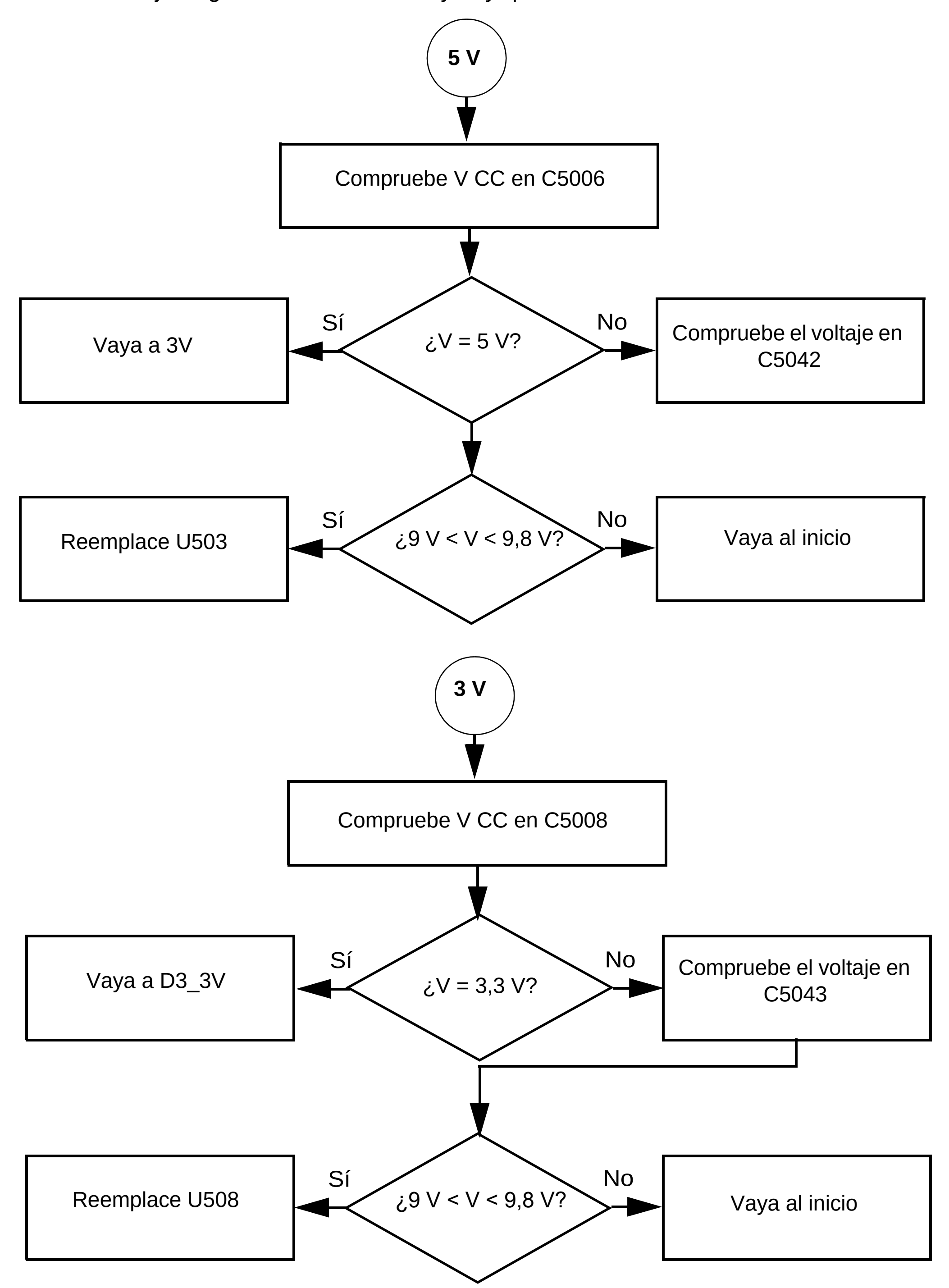


4.0 Diagrama de flujo para solución de problemas del VCO

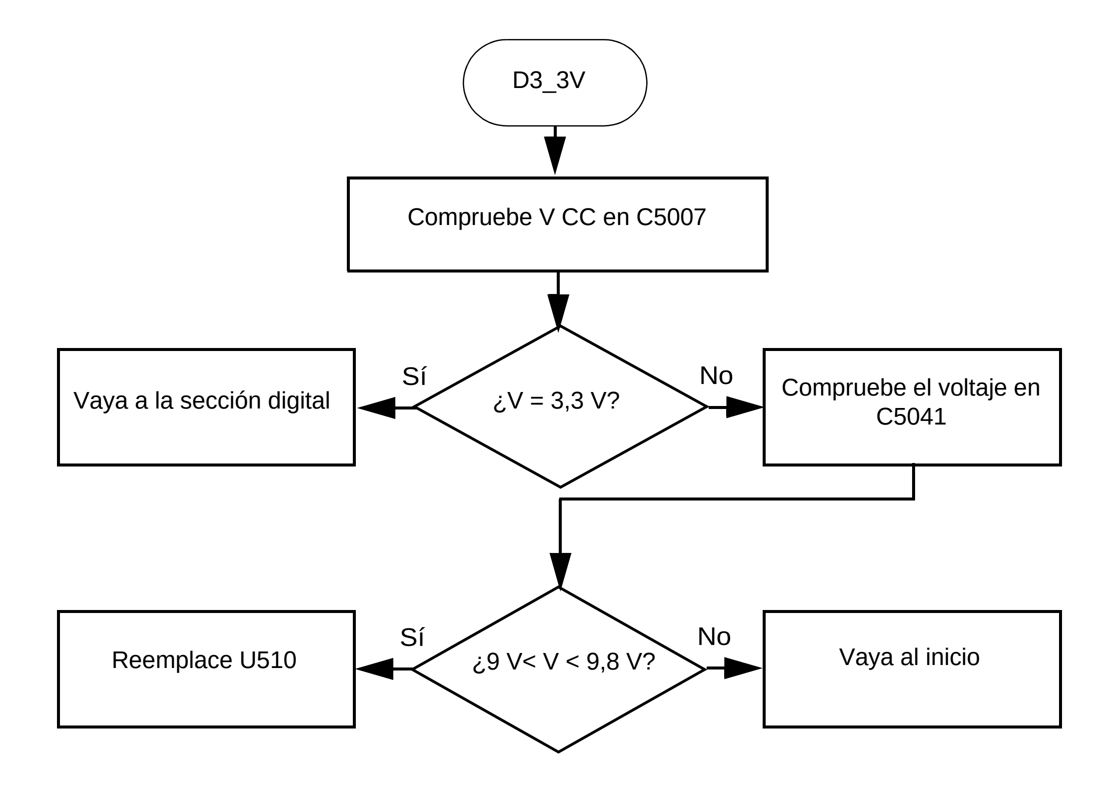


5.0 Diagrama de flujo para solución de problemas de la fuente de alimentación de CC (hoja 1 de 2)

Como la falla de una fuente de alimentación esencial puede causar que el radio se apague automáticamente, los voltajes de la fuente deben ser comprobados primero con un multímetro. Si todos los voltajes de la tarjeta están ausentes, el punto de prueba de voltaje se debe probar de nuevo usando un osciloscopio sincronizado con el frente de subida. Si el voltaje continúa ausente, se debe probar otro voltaje usando el osciloscopio. Si ese voltaje está presente, significa que la fuente de voltaje original está defectuosa y hay que verificar los circuitos asociados.



5.1 Diagrama de flujo para solución de problemas de la fuente de alimentación de CC (hoja 2 de 2)



Capítulo 4

ESQUEMAS ELÉCTRICOS, PLANOS DE UBICACIÓN DE COMPONENTES Y LISTAS DE PARTES DE UHF1

1.0 Ubicación de los esquemas eléctricos y tarjetas de circuitos

1.1 Circuitos del controlador y de UHF1

Los circuitos de UHF están alojados en la tarjeta de circuito impreso, que también contiene los circuitos del controlador. Este capítulo muestra los esquemas eléctricos de los circuitos de UHF y de los circuitos del controlador. Los diagramas de colocación de componentes en la tarjeta y las listas de partes que aparecen en este capítulo muestran los componentes de los circuitos del controlador y de UHF. Los esquemas eléctricos de UHF y del controlador, así como la correspondiente tarjeta de circuito impreso y la lista de partes, se muestran en las tablas siguientes.

Tabla 4-1 Diagramas y listas de partes del radio UHF1 de 25-40 W

Tarjeta de circuito impreso:	
Lado superior de la tarjeta principal **8486577Z03**	Página 4-4
Lado inferior de la tarjeta principal **8486577Z03**	Página 4-5
ESQUEMAS ELÉCTRICOS	
Circuito principal	Página 4-6/página 4-7
Transmisor	Página 4-8/página 4-9
Sintetizador y VCO	Página 4-10/página 4-11
Etapas de entrada y de salida del receptor	Página 4-12/página 4-13
Circuitos de CC y de audio	Página 4-14/página 4-15
Circuitos del microprocesador y del controlador	Página 4-16/página 4-17
Circuito de control de potencia	Página 4-18
Lista de partes	
8486577Z03	Página 4-19
Versión del controlador: T1	

ESTA PÁGINA FUE DEJADA INTENCIONALMENTE EN BLANCO